

POLITECNICO DI MILANO

Facoltà di Ingegneria dell'Informazione



Realizzazione di un processore digitale per spettroscopia nucleare con filtro ottimo configurabile per la stima dell'energia degli impulsi

Relatore: Prof. Angelo GERACI

Correlatore: Ing. Andrea ABBA

Tesi di laurea specialistica di

Davide MAGNONI

Matricola 734804

Ingegneria Elettronica

Progettazione Sistemi Elettronici

Anno Accademico 2009 - 2010

Sommario

<i>Abstract</i>	7
<i>Prefazione</i>	8
Capitolo 1 - Il filtraggio dei segnali in spettroscopia nucleare	11
<i>1.1 Richiami fondamentali</i>	12
<i>1.1.1 Rumore elettronico</i>	17
<i>1.1.2 Il rumore di quantizzazione dell'ADC</i>	19
<i>1.1.3 Il pile up</i>	23
<i>1.1.4 Il deficit balistico</i>	24
<i>1.1.5 La linea di base</i>	25
<i>1.2 Tecniche di filtraggio</i>	26
Capitolo 2 - Panoramica del sistema di emulazione	29
<i>2.1 Conversione digitale-analogica dei segnali</i>	31
<i>2.1.1 Ricostruzione ideale</i>	31
<i>2.1.2 Ricostruzione reale</i>	32
<i>2.1.3 Architettura di DAC a generatori di corrente</i>	33
<i>2.1.4 Errori statici del DAC</i>	39
<i>2.1.5 Errori dinamici del DAC</i>	40
<i>2.1.6 Jitter di campionamento</i>	42
<i>2.2 Ampiezza degli impulsi correlata con lo spettro di emissione</i>	45

2.3	<i>Generazione dei tempi statistici di arrivo degli impulsi</i>	51
2.4	<i>Forma dell'impulso digitale</i>	53
2.5	<i>Emulazione della baseline</i>	56
2.6	<i>Emulazione del rumore</i>	58
2.7	<i>Shaping dell'uscita</i>	60
2.8	<i>Architettura Hardware</i>	62
Capitolo 3	Scheda di conversione dei segnali	66
3.1	<i>Struttura della scheda di conversione</i>	69
3.2	<i>Considerazioni sui circuiti Mixed-Signal</i>	70
3.2.1	<i>Posizionamento dei componenti</i>	72
3.2.2	<i>Regole per trasportare i riferimenti di massa e alimentazione</i>	73
3.2.3	<i>Routing dei segnali tra le porzioni analogica e digitale</i>	78
3.2.4	<i>Considerazioni sul routing del segnale di clock per i convertitori</i>	78
3.2.5	<i>Masse per sistemi mixed-signal multi-board</i>	80
3.2.6	<i>Immunità elettromagnetica</i>	83
3.2.7	<i>Strategie di immunizzazione elettromagnetica applicate alla scheda</i>	86
3.3	<i>Fully differential operational amplifier</i>	90
3.3.1	<i>Analisi del circuito e diagramma a blocchi</i>	92
3.4	<i>Conversione digitale-analogica</i>	95
3.4.1	<i>Convertitore digitale analogico</i>	95
3.4.2	<i>Stadio di uscita fully-differential</i>	100
3.5	<i>Conversione analogico-digitale</i>	106
3.5.1	<i>Convertitore analogico-digitale</i>	107
3.5.2	<i>Variable Gain Amplifier</i>	108
3.5.3	<i>Comparatore ad alta velocità</i>	110

3.6 Generazione e distribuzione del clock.....	110
3.7 Unità di elaborazione digitale.....	112
3.8 Alimentazione dei circuiti analogici	114

Capitolo 4 - Teoria e implementazione del filtro ottimo per la stima dell'energia tramite tecnica DPLMS **121**

4.1 Introduzione	122
4.2 Sintesi del filtro ottimo nel dominio delle frequenze	124
4.2.1 Considerazioni teoriche	124
4.2.2 Vincoli in tempo e frequenza	127
4.3 Tecniche di deconvoluzione.....	128
4.3.1 Metodo della DFT.....	131
4.3.2 Il metodo di Wiener.....	132
4.3.3 Metodo di identificazione dei poli.....	134
4.4 Digital Penalized Least Mean Square (DPLMS)	136
4.4.1 Principio di funzionamento	137
4.4.2 Vincoli puntuali nel dominio del tempo	141
4.4.3 Vincoli puntuali nel dominio delle frequenze.....	142
4.4.4 Funzione peso ad area nulla	144
4.4.5 Reiezione del rumore di quantizzazione.....	144
4.4.6 Confronto tra le tecniche di sintesi.....	145
4.4.7 Reiezione al rumore della tecnica DPLMS.....	148
4.5 Implementazione della tecnica DPLMS.....	149
4.6 Codice MATLAB	156
4.6.1 Preparazione dei dati.....	156
4.6.2 Funzione DPLMS	158

4.6.3 Decomposizione LU di una matrice quadrata.....	160
4.7 Risultati sperimentali.....	169
Conclusioni	178
Indice delle figure	180
<i>Capitolo 1 - Il filtraggio dei segnali in spettroscopia nucleare</i>	180
<i>Capitolo 2 - Panoramica del sistema di emulazione</i>	181
<i>Capitolo 3 - Scheda di conversione dei segnali</i>	183
<i>Capitolo 4 - Teoria e implementazione del filtro ottimo per la stima dell'energia tramite tecnica DPLMS</i>	185
Bibliografia	188

Abstract

Il presente lavoro di tesi descrive lo studio e la realizzazione di un processore digitale per l'elaborazione dei segnali elettrici nell'ambito della spettroscopia nucleare. Il lavoro si inserisce nel contesto di un emulatore di sensore di radiazione, strumento molto complesso di cui, in questa sede, è presentata solo una parte.

Lo strumento permette di generare i segnali tipici presenti all'uscita di un sensore di radiazioni, considerando anche le principali non idealità, al fine di poter disporre di uno strumento completo che possa essere utilizzato in ambienti di ricerca, progettazione, prototipazione e sperimentazione.

E' data particolare enfasi al filtraggio ottimo, in uso in molti sistemi di misura e che permette di ottenere le migliori informazioni possibili contenute in un segnale. In particolare il metodo DPLMS, ampiamente descritto a livello teorico e implementativo, si rivela essere una soluzione molto versatile e di semplice utilizzo per quanto riguarda il filtraggio ottimo. Il suo utilizzo, infatti, non richiede nessuna competenza specifica nell'analisi dei segnali digitali da parte dell'utilizzatore, che si ritrova di fronte a una semplice interfaccia grafica che permette di impostare in modo semplice e intuitivo i dati necessari al calcolo del filtro ottimo.

Una caratteristica molto importante del sistema implementato consiste nel poter calcolare in tempo reale il filtro ottimo che si adatti alle peculiari caratteristiche del segnale acquisito, in modo da poter eliminare tutta una serie di non idealità del filtraggio che necessariamente si avrebbero in caso di filtro FIR a coefficienti costanti.

Prefazione

La ricerca nell'ambito della fisica nucleare ha portato fino ad oggi importanti miglioramenti alla vita dell'uomo.

Sicuramente si può parlare della medicina, campo che si avvale quotidianamente di fenomeni che agiscono a livello nucleare e radioattivo per generare diagnosi sui pazienti. Un esempio è la radiografia digitale, in sostituzione alla vecchia radiografia a lastre fotografiche. Un altro utilizzo consiste nell'iniettare sostanze radioattive in piccole quantità nel paziente, per poi eseguire un'analisi spettrale delle radiazioni o ricostruire il movimento della sostanza radioattiva all'interno del paziente al fine di determinare particolari patologie.

Un altro ambito in cui lo studio della fisica nucleare è di fondamentale importanza è la generazione di energia elettrica. Per fare ciò, dal punto di vista nucleare, si sfrutta soprattutto il fenomeno della fissione, ovvero la scomposizione di un singolo atomo di materia in due atomi, la cui massa complessiva è inferiore alla massa di partenza. La massa "persa" nel processo viene convertita in energia che può, attraverso una serie di trasformazioni, diventare energia elettrica facilmente trasportabile e utilizzabile.

Lo sviluppo della ricerca nel campo della fisica nucleare è quindi estremamente importante per le innovazioni nel nostro mondo ed è in continua crescita. E' dunque utile avere a disposizione una strumentazione che garantisca elevate velocità e accuratezze nelle misure, così da avere set di dati sperimentali migliori di quelli su cui si sono condotti gli studi nel passato, al fine di procedere più agevolmente negli studi.

Il lavoro di tesi qui proposto descrive da vicino uno strumento che trova applicazione nella spettroscopia nucleare. Si tratta di un emulatore di sensore di radiazioni, ovvero un oggetto che riproduce l'andamento dei segnali elettrici a valle di un particolare sensore sottoposto a una radiazione nucleare, riproducendone le principali caratteristiche deterministiche e

stocastiche. E' inoltre possibile emulare anche le non idealità della tipica catena di acquisizione, tenendo conto di rumore, quantizzazione, base-line, efficienza ed effetti non lineari legati alla realizzazione del sensore stesso.

Lo strumento è inoltre in grado di acquisire dati ed eseguire un'analisi e un'elaborazione per restituire le tipiche grandezze di interesse nell'ambito della spettroscopia nucleare, quali energia, forma d'onda, tempo di salita e timing degli impulsi.

Il lavoro svolto e descritto in questo elaborato riguarda solo una parte dell'hardware e del firmware necessario al funzionamento dello strumento. In particolare questo elaborato sarà così strutturato:

Capitolo 1. In questo capitolo introduttivo vengono presentate delle tipiche catene di acquisizione per segnali provenienti da sensori di radiazione, con una descrizione dei segnali che vengono elaborati, le misure che si desidera eseguire su questi segnali e le problematiche legate a rumore e non idealità.

Capitolo 2. Questo capitolo descrive sommariamente il funzionamento dello strumento, in modo da fornire al lettore una panoramica completa del contesto in cui è inserito questo lavoro di tesi.

Capitolo 3. Questo capitolo e il successivo sono il cuore del lavoro di tesi presente. Nel terzo capitolo si descriveranno le procedure e le accortezze adottate per progettare la scheda PCB che si occupa della conversione dei segnali, nonché la sua architettura e i blocchi funzionali.

Capitolo 4. Viene presentata la tecnica DPLMS che permette di ricavare un filtro ottimo per l'analisi dei segnali a partire da alcune specifiche e da set di dati sperimentali. Questa tecnica lavora direttamente sui dati acquisiti sperimentalmente, permettendo una semplicità di utilizzo che si svincola dall'analisi in frequenza e da lunghi calcoli teorici.

Buona lettura.

1

Il filtraggio dei segnali in spettroscopia nucleare

1.1 Richiami fondamentali

Oggetto di studio della spettroscopia nucleare è l'identificazione delle emissioni di sorgenti radioattive mediante la misura della loro energia. Tale energia può essere misurata mediante un rivelatore, in grado di trasdurre in un segnale elettrico l'informazione sull'energia contenuta nel processo di interazione radiazione-materia.

Catalogando in un istogramma le singole misure di energia è possibile ricostruire lo spettro di emissione della sorgente di radiazioni. Nella figura seguente si modella con una struttura a blocchi una classica catena di misura per spettroscopia nucleare.

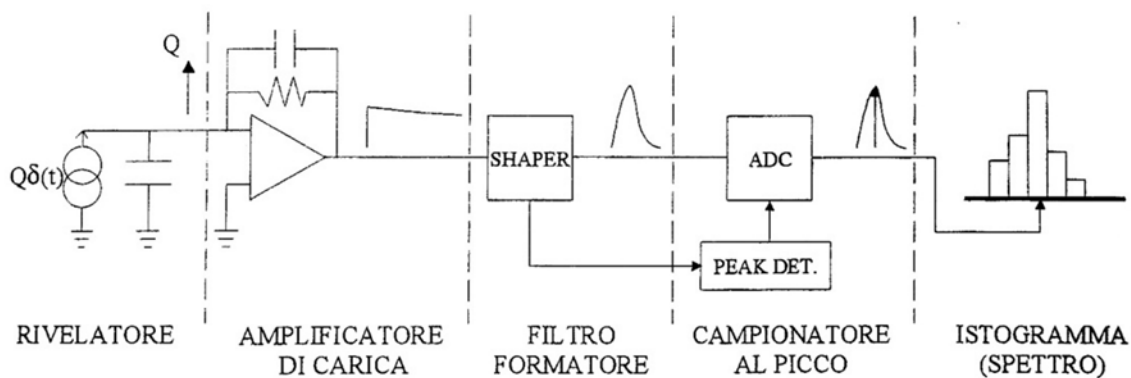


Figura 1 - 1: Catena di misura per spettroscopia con campionamento al picco

Nel caso di rivelatori a semiconduttore il meccanismo di funzionamento sfrutta la caratteristica dell'interazione con la radiazione di generare portatori di carica elettrica. La carica generata risulta proporzionale all'energia del fotone incidente: è perciò sufficiente misurarne con accuratezza il valore Q , per avere indirettamente informazioni sull'energia irradiata dalla sorgente.

In prima approssimazione il rivelatore è modellizzabile mediante un generatore d'impulsi di corrente, con una capacità in parallelo. Dopo il rivelatore si trova il preamplificatore di carica, costituito normalmente da uno stadio integratore. Considerando deltiforme l'uscita del rivelatore (cioè nullo il tempo di raccolta della carica generata) avremo in uscita dall'integratore un segnale esponenziale decrescente di ampiezza proporzionale alla carica Q e di costante di tempo $\tau = RC$.

Il dimensionamento di tale costante di tempo dipende dalle caratteristiche di rumore e dalla risposta in frequenza dell'amplificatore di carica.

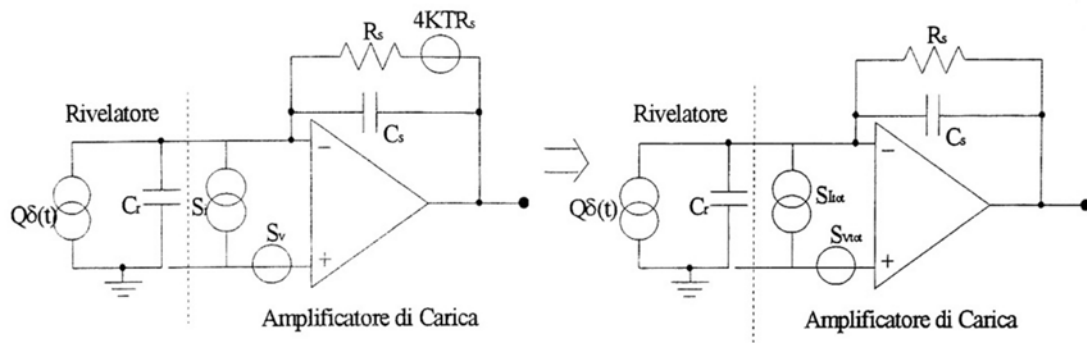


Figura 1 - 2: Studio del contributo del rumore: a sinistra sono mostrati i generatori equivalenti di rumore dei singoli dispositivi e a destra i generatori equivalenti di rumore riportati in ingresso all'amplificatore di carica.

Per quanto concerne il rumore, associando a ciascuna sorgente di rumore il relativo generatore di rumore equivalente e svolgendo un'analisi per piccoli segnali, è possibile ricavare i generatori equivalenti di rumore, riportati in ingresso alla rete.

Con riferimento alla figura 1.2 si ottengono le seguenti espressioni per i due generatori equivalenti di rumore in ingresso all'amplificatore di carica:

$$\begin{cases} S_{I_{tot}} = S_i + \frac{4kT}{R_s} \\ S_{V_{tot}} = S_v \end{cases} \quad (1.1)$$

Si evidenzia come un limite inferiore al valore della resistenza R_s sia dato dal rumore parallelo descritto da $S_{I_{tot}}$.

Per quanto concerne invece la risposta in frequenza, mediante lo studio del sistema retroazionato, si possono calcolare il guadagno d'anello ed il guadagno ideale del sistema:

$$G_{loop}(s) = -A(s) \frac{1 + sR_s C_s}{1 + sR_s (C_s + C_r)}$$

$$G_{ideal}(s) = -\frac{R_s}{1 + sR_s C_s} \quad (1.2)$$

in cui $A(s)$ è il guadagno in frequenza dell'amplificatore operazionale (assunto internamente compensato).

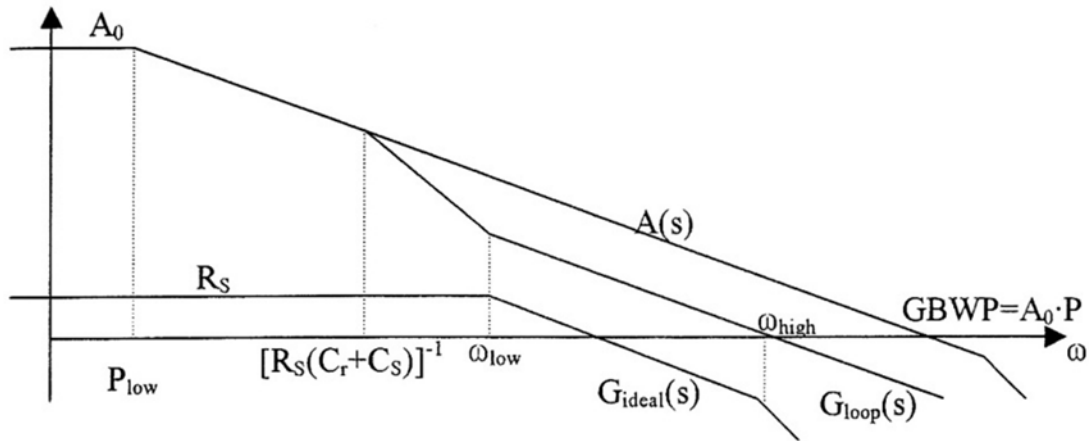


Figura 1 - 3: Andamento in frequenza del modulo del guadagno d'anello, di quello ideale e di quello dell'amplificatore operazionale del primo stadio della catena di misura.

Nella figura 1.3 si sono evidenziate le due pulsazioni ω_{low} ed ω_{high} che individuano l'intervallo in cui il circuito si comporta da integratore approssimato. ω_{low} è ricavata direttamente dall'espressione del guadagno ideale. E' possibile anche ricavare l'espressione di ω_{high} :

$$\omega_{high} = 2\pi \cdot GBWP \cdot \frac{C_s}{C_s + C_r} = 2\pi \cdot GBWP \cdot \frac{1}{1 + \frac{C_r}{C_s}} \quad (1.3)$$

Attribuendo a C_s un valore maggiore rispetto a quello della capacità del rivelatore C_r si rende poco dipendente da C_r valore di ω_{high} , evitando di dover dimensionare lo stadio basandosi su un parametro poco controllabile dal progettista.

Tenendo conto dei vincoli evidenziati, i valori corrispondenti di $\tau_p = R_s C_s$ vanno tipicamente dalle decine di μs a qualche ms.

Il primo stadio contribuisce ad una prima amplificazione del segnale, facendo sì che ulteriori termini di rumore introdotti dagli stadi a valle non contribuiscono a degradare in modo significativo la qualità del segnale.

I blocchi fin qui sommariamente descritti sono soggetti a stringenti vincoli. I vincoli sono di carattere tecnologico per quanto riguarda il rivelatore; per l'amplificatore di carica, invece, si richiederà un'amplificazione del segnale in arrivo tale da introdurre il minimo rumore possibile. Per quanto riguarda i blocchi posti a valle di questi, essi vengono progettati sulla base del tipo di catena di acquisizione che si vuole implementare.

Tipicamente, qualora si opti per un'elaborazione analogica del segnale (figura 1.1), si cerca di progettare una catena di misura in cui, all'atto della misura, la forma d'onda si approssimi ad un segnale gaussiano, poiché essa ha in genere il miglior rapporto segnale rumore.

In questo caso il circuito successivo al preamplificatore si occuperà di compensare il polo lento introdotto dall'amplificatore di carica, fornendo una successiva formatura gaussiana del segnale.

Dato il compito di formare il segnale in modo opportuno, tale filtro prende il nome di filtro formatore (*shaper*).

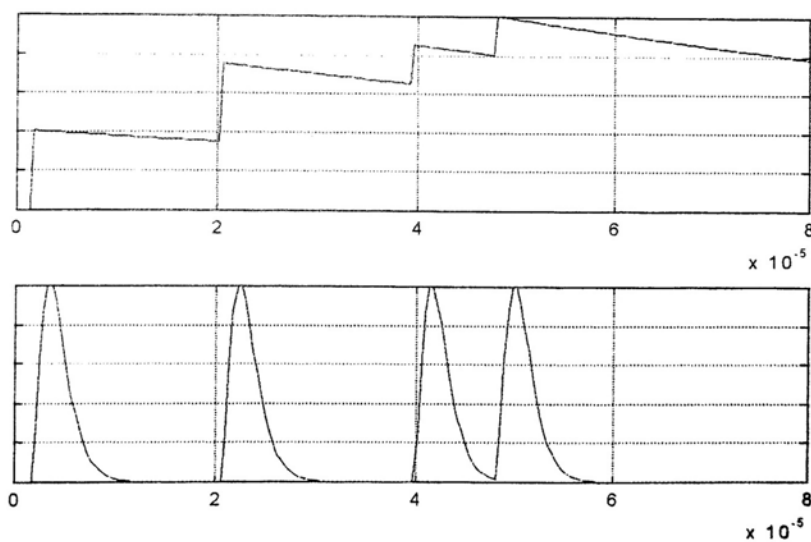


Figura 1 - 4: Deriva verso il limite superiore della dinamica del segnale in uscita dal preamplificatore (sopra) confrontata con l'andamento dello stesso segnale in uscita dallo shaper (sotto).

Se si opta per un'elaborazione digitale del segnale, è necessario valutare a quale livello della catena di misura convertire il segnale da analogico a digitale. Una prima soluzione può consistere nel campionare direttamente il segnale in uscita dall'amplificatore di carica, limitando al minimo indispensabile la strumentazione analogica. Adottando tale scelta si rivelerà necessario utilizzare una frequenza di campionamento molto elevata, per mantenere inalterata la banda del segnale, di per sé abbastanza ampia. E' inoltre evidente, osservando la forma del segnale in uscita dall'amplificatore di carica (figura 1.4), che è necessario utilizzare un convertitore ADC che presenti una dinamica tale che l'arrivo di più impulsi di corrente non comportino troppo facilmente la saturazione del sistema.

Decidendo di campionare il segnale analogico in uscita dal filtro formatore, si ha un requisito meno stringente sul valore minimo della frequenza di campionamento. Ciò è dovuto al fatto che

il filtro formatore limita la banda del segnale. In tal modo è possibile rilassare i requisiti richiesti al sistema di elaborazione digitale. E' addirittura possibile pensare di campionare in un solo punto (il picco del segnale in uscita dal formatore) il segnale per ogni impulso che viene rivelato. Questa tecnica abbassa notevolmente le richieste sulle performance dell'ADC, ma richiede una circuiteria di trigger molto accurata.

La scelta di una forma opportuna per il segnale in uscita dal filtro formatore elimina anche i problemi legati alla saturazione della dinamica del convertitore ADC: è sufficiente infatti scegliere un segnale che torni a zero in un intervallo sufficientemente breve.

Qualunque sia il metodo adottato per processare il segnale, questo tipo di catene di acquisizione è normalmente finalizzata alla misura dell'energia dei singoli fotoni incidenti. Tali misure vengono catalogate in un istogramma che rappresenta lo spettro di energia della radiazione in esame, eventualmente fornendo anche una stima del tempo di arrivo di ciascun fotone.

Il parametro fondamentale che caratterizza un metodo di processamento del segnale, e che spinge verso soluzioni sempre più complicate ed accurate, è la risoluzione dello spettro, ovvero la minima distanza energetica tra due righe spettrali affinché esse risultino distinguibili. Questa grandezza è funzione della tecnica adottata per processare il segnale e del rumore introdotto dal processo di rivelazione.

Restringendo l'analisi ai sistemi lineari, in cui vale il principio di sovrapposizione degli effetti, la completa caratterizzazione dell'azione di un filtraggio avviene assegnando la funzione peso del sistema $W(t, \tau)$, definita come la risposta del sistema all'istante t a seguito di una sollecitazione impulsiva all'istante τ . Una volta assegnata tale funzione e definito il segnale $x(t)$ che sollecita il sistema, è possibile calcolare l'uscita $y(t)$ semplicemente come una somma integrale del segnale in ingresso, opportunamente pesata da $W(t, \tau)$:

$$y(t) = \int_{-\infty}^{+\infty} x(\tau)W(t, \tau)d\tau \tag{1.4}$$

Qualora si abbia a che fare con sistemi lineari tempo invarianti, l'espressione precedente si semplifica ulteriormente poiché in tal caso $W(t, \tau)$ non dipende separatamente dalle due variabili t e x ma soltanto dalla loro differenza $W(t, \tau) = w(t - \tau)$. In tal caso, infatti, data l'invarianza temporale del sistema, non è necessario fissare l'origine dei tempi, dal momento che lo stesso

segnale, applicato in istanti t diversi, produce sempre la stessa risposta in uscita. L'unico parametro d'interesse è l'intervallo temporale $t - \tau$ che intercorre dall'applicazione di un segnale ed il momento in cui si calcola il valore in uscita. In tal caso l'integrale precedente si semplifica nella convoluzione tra $x(t)$ e $w(t)$:

$$y(t) = \int_{-\infty}^{+\infty} x(\tau)w(t - \tau)d\tau \quad (1.5)$$

Per ottenere i migliori risultati possibili è necessario quindi determinare la funzione peso complessiva ottima.

I principali contributi di rumore, che sono presenti all'atto della misura e che determinano un peggioramento della risoluzione, sono:

- Fluttuazione della quantità di carica generata nel rivelatore a seguito di fenomeni statistici associati al processo di interazione radiazione/materia
- Rumore elettronico associato all'amplificatore di carica
- Rumore di quantizzazione dell'ADC
- Sovrapposizione temporale di eventi rivelati (pile up)
- Durata temporale finita degli impulsi di corrente in uscita dal rivelatore (deficit balistico)
- Derive della linea di base

Il primo termine è un rumore intrinseco, in quanto dipendente dal processo fisico di rivelazione e non può essere modificato dalla catena di misura a valle. Esso rappresenta un limite fisico alla risoluzione ottenibile e su di esso non è possibile intervenire in fase di *processing*.

Gli altri termini, invece, possono essere sensibilmente contenuti pur di adottare delle opportune strategie di realizzazione della catena di misura e di filtraggio del segnale in uscita dal rivelatore.

1.1.1 Rumore elettronico

In un circuito elettronico, a causa della fisica di funzionamento dei dispositivi ed a causa di disturbi esterni a cui è soggetto il sistema, si assiste alla comparsa di un contributo di segnale indesiderato, che si sovrappone alla componente da analizzare. Tale contributo aggiuntivo ed indesiderato comporta un peggioramento delle prestazioni del sistema progettato poiché altera

in maniera aleatoria il contenuto informativo presente nel segnale da trattare. In termini formali, definiamo il rumore $n(t)$ come un processo stocastico a media nulla, sovrapposto al segnale utile:

$$x(t) = \overline{x(t)} + n(t) \quad (1.6)$$

Normalmente si inglobano nel termine di segnale $\overline{x(t)}$ anche contributi costanti indesiderati, che andranno eliminati in fase di *processing* del segnale.

Riferendoci all'espressione data per il segnale utile e per il rumore associato, possiamo esprimere il rapporto segnale-rumore, dato dal rapporto tra l'ampiezza del segnale ed il valore quadratico medio del rumore, nel seguente modo:

$$SNR = \frac{\overline{x(t)}}{\sqrt{[x(t) - \overline{x(t)}]^2}} \quad (1.7)$$

La progettazione di una catena di misura avviene cercando di rendere massimo al momento della misura il rapporto espresso nell'equazione 1.7: esiste una teoria, nota con il nome di teoria del filtraggio ottimo, che individua il limite teorico circa l'immunità conseguibile nei confronti del rumore presente nella catena di misura.

La teoria del filtraggio ottimo permette di definire la forma più appropriata del filtro formatore per massimizzare il rapporto segnale/rumore del sistema di misura.

Indicando con $s(\omega)$ la trasformata di Fourier del segnale in ingresso al filtro cercato, con $S_v(\omega)$ la densità spettrale del rumore in ingresso e con $H(\omega)$ la funzione di trasferimento incognita, il filtro ottimo si ricava massimizzando il rapporto segnale-rumore in uscita dal filtro rispetto a $H(\omega)$:

$$SNR^2 = \frac{(\int_{-\infty}^{+\infty} H(\omega)s(\omega)d\omega)^2}{\int_{-\infty}^{+\infty} S_v(\omega)|H(\omega)|^2d\omega} \quad (1.8)$$

Utilizzando la disuguaglianza di Schwarz si trova la seguente relazione:

$$SNR^2 \leq \int_{-\infty}^{+\infty} \frac{s(\omega)}{\sqrt{S_v(\omega)}} d\omega \quad (1.9)$$

dove il segno di uguaglianza vale se $H(\omega) \propto s(\omega)/\sqrt{S_v(\omega)}$.

Il rapporto segnale-rumore ottimo è ottenuto eseguendo una somma integrale dei rapporti segnale-rumore calcolati su ogni pulsazione ω . Il filtro $H(\omega)$ ottimo tende a dare maggior risalto a quelle frequenze in cui la potenza del segnale è maggiore rispetto a quella del rumore. Assumendo un rumore in ingresso con densità spettrale costante (rumore bianco), si ottiene un filtro $H(\omega)$ ottimo proporzionale alla trasformata di Fourier del segnale. Data la linearità della trasformata di Fourier tale relazione di proporzionalità vale anche nel dominio del tempo, dando origine ad una funzione peso con un andamento temporale proporzionale a quello del segnale. Ciò è intuitivamente accettabile, infatti, il filtro in questione dà maggior peso a quella parte del segnale in cui l'ampiezza del segnale è rilevante rispetto al rumore. Una volta ricavato l'andamento ottimo del filtro, sorge il problema di realizzarlo. Utilizzando tecniche analogiche la funzione peso di forma assegnata può essere solo approssimata, ottenendo un risultato peggiore rispetto al caso ideale. In ambito digitale tale tecnica offre nuove prospettive grazie alla recente diffusione di componenti dalle elevate prestazioni con un costo accessibile. La realizzazione di un filtro digitale ottimo verrà discussa nel seguito con la tecnica DPLMS.

1.1.2 Il rumore di quantizzazione dell'ADC

La conversione di un segnale dal dominio analogico a quello digitale richiede di definire una relazione non lineare tra le ampiezze del segnale analogico, variabili con continuità in tutta la dinamica consentita, e quelle del segnale digitale, che, essendo rappresentate in formato numerico, possono assumere un numero finito di valori. Oltre ad una discretizzazione delle ampiezze, nell'operazione di digitalizzazione, è inclusa anche la discretizzazione degli istanti temporali in cui viene valutato il segnale, riducendosi dal tempo continuo proprio del caso analogico al tempo discreto del caso digitale. I parametri più importanti nelle specifiche di un convertitore sono direttamente collegati con le due questioni esposte: il numero di bit adottati

per la conversione e la massima frequenza di campionamento, definita come l'inverso del minimo passo temporale discreto adottabile. All'aumentare del numero di bit cresce la precisione con cui avviene la conversione, facendo sì che l'operazione di arrotondamento delle ampiezze analogiche abbia un effetto sempre meno rilevante e, allo stesso tempo, l'utilizzo di una frequenza di campionamento maggiore permette di scandire con più precisione l'evoluzione del segnale. Il segnale analogico può essere pensato come un segnale digitale in cui il numero di bit e la frequenza di campionamento sono infinite. L'operazione attraverso cui si passa da un segnale analogico ad uno digitale è nota come quantizzazione.

La quantizzazione può essere espressa matematicamente definendo una funzione non lineare che, assegnato un numero reale $X(t_0)$, restituisce il numero binario $X_q(t_0)$ che si discosta meno da $X(t_0)$. In tal senso, la quantizzazione dell'ampiezza è un processo che può essere eseguito separatamente rispetto alla quantizzazione degli istanti temporali in cui viene valutato il segnale.

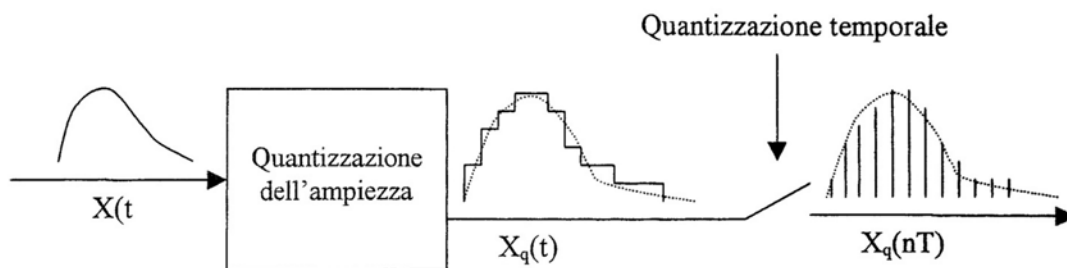


Figura 1 - 5: Effetto della quantizzazione sull'ampiezza

Una modellizzazione matematica accurata degli effetti dovuti alla quantizzazione delle ampiezze è piuttosto complessa, poiché l'errore commesso $\varepsilon_q(t)$ è dipendente dal segnale in ingresso. Solo facendo opportune ipotesi semplificative è possibile esprimere in maniera quantitativa l'effetto della quantizzazione: si assume l'errore di quantizzazione indipendente dal segnale analogico e distribuito con uguale probabilità su ciascun intervallo di quantizzazione. Tale ipotesi semplificativa è realistica qualora l'ampiezza del segnale in ingresso sia molto maggiore della minima ampiezza digitale (LSB) e qualora il segnale non sia periodico, nel qual caso, risultando periodico anche l'errore di quantizzazione, l'ipotesi di indipendenza tra i due segnali sarebbe poco realistica.

Assumendo la validità di tali ipotesi, è possibile esprimere l'effetto della quantizzazione assumendo che questa introduca un rumore (il rumore di quantizzazione ε_q) che si sovrappone

al segnale, peggiorandone le caratteristiche. Anche in questo caso è possibile riferirsi al rapporto segnale-rumore per quantificare l'effetto di tale rumore:

$$SNR = \frac{X(nT)}{\sqrt{\sigma_{\epsilon}^2}} = \frac{X(nT)}{\sqrt{\frac{LSB^2}{12}}} = \sqrt{12} \cdot \frac{X(nT)}{LSB} \quad (1.10)$$

Nella precedente espressione si è tenuto conto dell'indipendenza del rumore dal segnale e del fatto che l'ampiezza del rumore è uniformemente distribuita in un intervallo di quantizzazione (LSB).

Esprimendo l'intervallo di quantizzazione in funzione del numero di bit N_{bit} , adottati per la codifica del segnale numerico, si ottiene:

$$SNR = \sqrt{12} \cdot X(nT) \cdot 2^{N_{bit}} \quad (1.11)$$

Da tale espressione si evidenzia la necessità di adottare un numero elevato di bit per far sì che l'effetto della quantizzazione dell'ampiezza intervenga in maniera trascurabile nelle successive elaborazioni del segnale digitale. Nel caso in cui si scelga un *processing* di tipo *analogico*, la qualità della conversione analogico-digitale finale non può essere migliorata, poiché tutto l'errore di quantizzazione entra nella misura, mentre nel caso di *processing* digitale è possibile intervenire su di essa con appositi filtri.

Avendo assunto che la quantizzazione d'ampiezza introduca un rumore sovrapposto al segnale utile, è possibile indagare se, come per altri rumori, è possibile ridurre gli effetti ricorrendo all'azione di un filtro digitale. Un filtro digitale alimentato da una sequenza di campioni x_n fornisce in uscita una sequenza y_n ottenuta da una combinazione lineare di valori presenti e passati di x_n ed eventualmente anche valori passati dell'uscita y_n :

$$y_n = \sum_{i=0}^{N-1} a_i \cdot x_{n-i} + \sum_{k=1}^M b_k \cdot y_{n-k} \quad (1.12)$$

I coefficienti a_i e b_i vengono detti pesi del filtraggio. A seconda che i coefficienti b_i siano presenti o meno, si parlerà rispettivamente di filtraggio di tipo IIR o di tipo FIR. Per effettuare un confronto significativo, limitatamente ad un filtraggio FIR, si assume un segnale in ingresso costante e che i coefficienti del filtro siano normalizzati in modo che il segnale in uscita abbia la stessa ampiezza X del segnale in ingresso:

$$\text{SNR}_{\text{filtro}} = \frac{\sum_{i=0}^{N-1} a_i x_{n-i}}{\sqrt{E(n_n^2)}} = \frac{X}{\sqrt{E[(\sum_{k=0}^{N-1} a_k \varepsilon_{n-k}) \cdot (\sum_{j=0}^{N-1} a_j \varepsilon_{n-j})]}} = \frac{X}{\sqrt{E(\varepsilon^2)}} \cdot \frac{1}{\sqrt{\sum_{i=0}^{N-1} a_i^2}} \quad (1.13)$$

Nella precedente espressione la validità dell'ultimo passaggio è subordinata all'ipotesi di non correlazione tra i vari campioni del rumore e dal fatto che questi presentino tutti la medesima energia (processo stazionario). Sotto tale ipotesi, si vede che l'azione del filtraggio introduce a denominatore la radice quadrata della somma dei coefficienti del filtro al quadrato, non presente altrimenti. Scegliendo opportunamente tali coefficienti è quindi possibile migliorare il rapporto segnale-rumore, con conseguente beneficio nel processamento del segnale utile. Siccome tale beneficio, in assenza di filtraggio sarebbe potuto ottenersi utilizzando un convertitore con un numero maggiore di bit, si può esprimere l'azione di filtraggio del rumore di quantizzazione in termini di un *guadagno in bit* G_{bit} :

$$G_{bit} = -\frac{1}{2} \log_2 \left(\sum_{i=0}^{N-1} a_i \right) \quad (1.14)$$

A questo punto è possibile ricondursi alla (1.11) pur d'aggiungere ai bit del convertitore anche G_{bit} :

$$\text{SNR} = \sqrt{12} \cdot \frac{X(nT)}{2^{-(N_{bit} + G_{bit})}} \quad (1.15)$$

In definitiva, quindi, pur di scegliere in maniera opportuna i pesi del filtro digitale, è possibile ridurre l'incidenza del rumore di quantizzazione, facendo sì che il suo effetto non limiti la risoluzione della catena di misura digitale implementata.

1.1.3 Il pile up

Il sistema di misura deve scartare quegli impulsi troppo vicini tra loro per essere risolti dal processore digitale (fenomeno del pile up). Il pile up è, quindi, responsabile di una perdita di efficienza del sistema, che dipende esclusivamente dal rate di arrivo degli impulsi e dalla lunghezza delle funzioni peso utilizzate. Una volta fissati questi parametri non è possibile ridurre il numero d'impulsi scartati a causa del pile up.

Per quanto riguarda la lunghezza della funzione peso, l'utilizzo di un processore digitale permette di ottenere funzioni peso di durata rigorosamente finita, limitando l'incidenza del pile up rispetto ad un filtraggio analogico. A tal proposito, si sottolinea la necessità di trovare il giusto compromesso per la lunghezza del filtraggio. Qualora la risoluzione del sistema sia limitata dal rumore elettronico della catena, c'è un miglioramento al crescere della lunghezza temporale della funzione peso scelta, ma, nello stesso tempo, si ha una riduzione di efficienza a causa del crescente numero di impulsi in pile up. Assumendo una funzione peso complessiva simmetrica di durata T_w , centrata sull'impulso di carica in uscita dal rivelatore, eviteremo il pile up qualora due impulsi successivi distino tra loro circa $T_w/2$ o più.

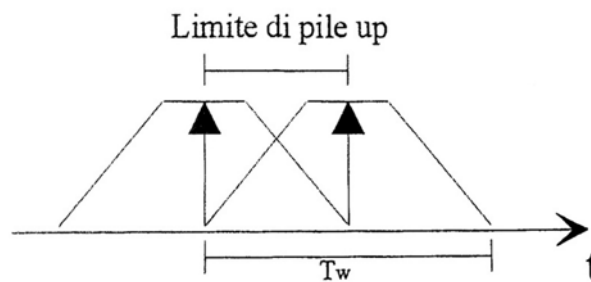


Figura 1 - 6: Il limite di pile-up per funzioni peso simmetriche

Il parametro più importante di tale modello statistico è il tasso di arrivo medio degli impulsi, che permette di determinare quale sia mediamente il numero d'impulsi non processabili, perché giunti troppo vicini tra loro. Se il sistema non è robusto nel rigettare tali eventi doppi, si avrà una stima per eccesso del valore cercato, come è possibile vedere andando ad analizzare la figura 1.7, in cui è rappresentato l'impulso complessivo in uscita dalla catena di misura, dato dalla sovrapposizione dei due eventi singoli.

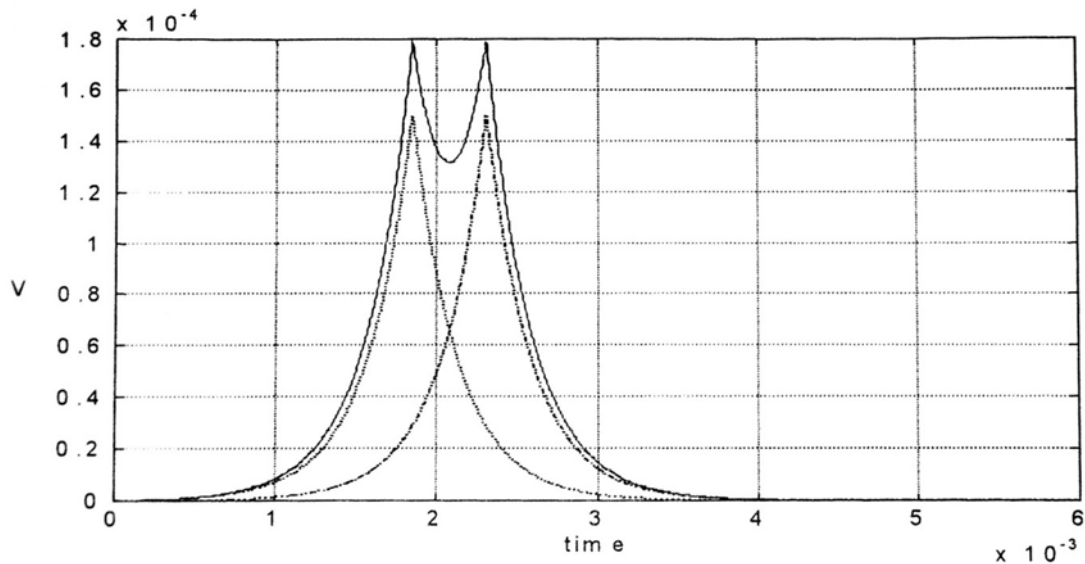


Figura 1 - 7: Deformazione dell'impulso a seguito di pile up.

1.1.4 II deficit balistico

Finora si è assunto che il rivelatore, a seguito di un'interazione con la radiazione, generi un segnale di tipo impulsivo, cioè di durata infinitesima ed area finita. In realtà la durata di tale segnale è finita perché è finito il tempo di raccolta della carica. Essa dipende dalla natura dell'interazione, ad esempio dal punto in cui avviene l'interazione nel rivelatore se questo è di grandi dimensioni. Avremo quindi una forma d'onda di durata finita T e di ampiezza variabile in uscita dal rivelatore. Tale fatto comporta che la vera risposta all'impulso del sistema complessivo sia data da quella scelta, convoluta con la forma d'onda incognita in uscita dal rivelatore: tale indeterminazione può comportare una perdita di risoluzione del sistema, dato che il filtraggio del segnale presuppone che questo sia impulsivo. Un metodo che elimina tale inconveniente consiste nel progettare catene di misura che abbiano una risposta impulsiva con un valore massimo il più possibile costante per tutta la durata T : ciò equivale a richiedere nel filtro che presentino flat-top di durata maggiore o al limite uguale a T .

Inoltre il convertitore analogico digitale non è sincronizzato con l'impulso in arrivo, quindi ci sarà un possibile scostamento tra valore massimo del segnale e massimo valore campionato. L'utilizzo di un flat-top opportuno elimina anche l'errore legato al posizionamento del pettine di campionamento rispetto all'impulso campionato.

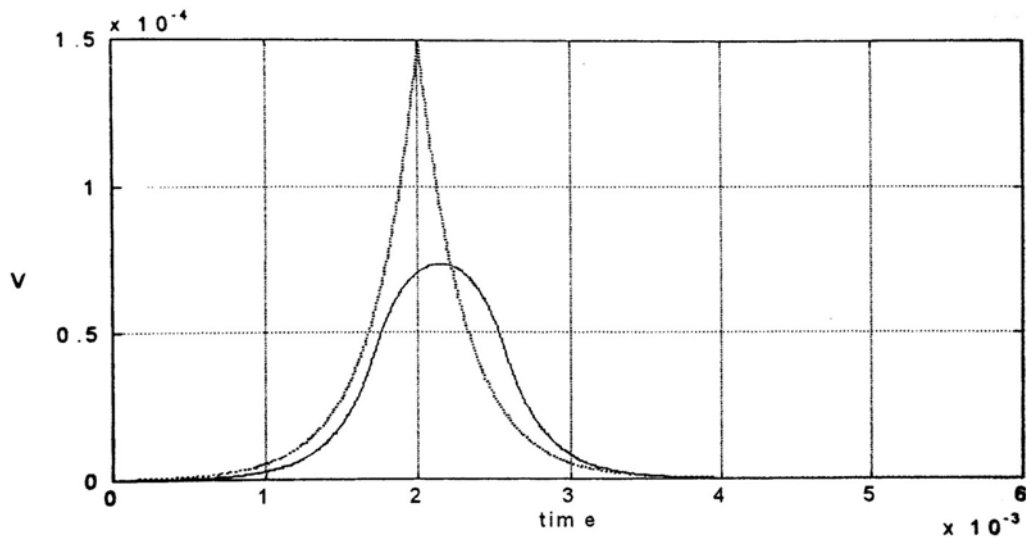


Figura 1 - 8: Risposta all'impulso del sistema dovuta ad un impulso di durata T (continuo) rispetto ad uno deltiforme di pari area (tratteggiato) a pari f.d.t. a valle del rivelatore.

1.1.5 La linea di base

La misura dell'ampiezza del segnale viene sempre riferita ad un valore costante, corrispondente ad energia zero. Nella realtà il valore di zero può fluttuare a causa di derive termiche, ottenendo un'alterazione dello spettro energetico. Da ciò si evince la necessità di misurare il valore di tensione corrispondente al valore zero. Per questo compito è necessario utilizzare dei circuiti, denominati comunemente *baseline restorer*, che sottraggono alla misura, che successivamente sarà inserita in un istogramma, il contributo spurio della linea di base; alternativamente si può intervenire con opportune tecniche di *processing* del segnale campionato.

1.2 Tecniche di filtraggio

Nell'esempio proposto nel paragrafo sul rumore elettronico, si sono scelti i componenti in modo da permettere una facile implementazione hardware dei filtri suggeriti dalla teoria del filtraggio ottimo. In genere, sorge la necessità di implementare filtri con un andamento della risposta impulsiva non ottenibile con circuiti semplici. Se l'elaborazione del segnale è totalmente analogica ci si deve accontentare di ottenere una versione approssimata della forma prevista dalla teoria. In tal senso, la teoria del filtraggio ottimo costituisce più un riferimento con cui confrontare la versione effettivamente implementata, piuttosto che un risultato da raggiungere. In ambito analogico, ove sia importante una risposta all'impulso di durata finita per il contenimento del fenomeno di pile up, si può ricorrere alla tecnica del filtraggio a linee di ritardo (DL)^N. Tale tecnica consiste nel far afferire ad un nodo sommatore delle repliche traslate

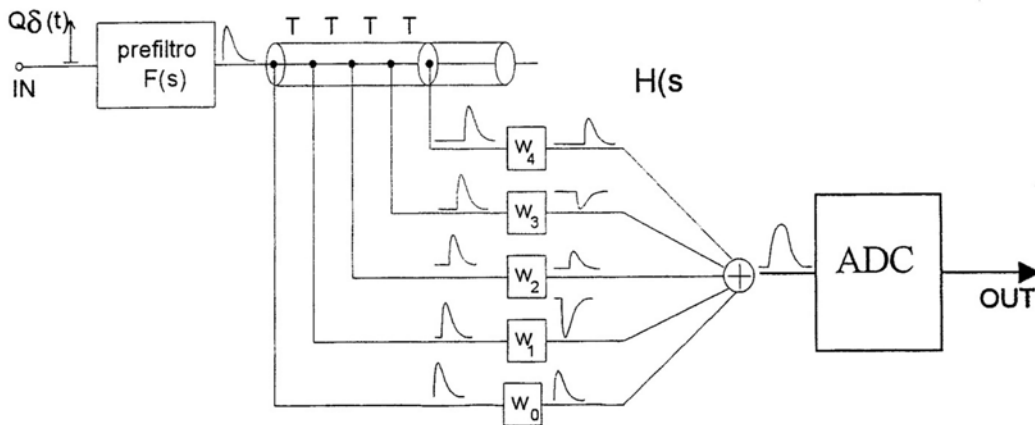


Figura 1 - 9: Esempio di sistema di filtraggio analogico a linee di ritardo multiple (DL)^N

ed opportunamente pesate del segnale. Scegliendo adeguatamente i valori dei pesi utilizzati per ciascuna replica, si cercherà di approssimare con la dovuta accuratezza la forma della funzione peso richiesta.

Il segnale che si ottiene in uscita da tale struttura, e che rappresenta, quindi, la risposta all'impulso del sistema, ha l'espressione seguente:

$$u(t) = w_0 \cdot f(t) + w_1 \cdot f(t - T) + w_2 \cdot f(t - 2T) + \dots + w_N \cdot f(t - NT) \quad (1.16)$$

Il principale problema connesso con la realizzazione analogica di tale metodo consiste nella modalità in cui vengono ottenute le versioni ritardate del segnale in uscita dal pre-filtro evidenziato nella figura 1.9. Le linee di ritardo si possono realizzare indifferentemente con reti LC o RC. Lo svantaggio delle prime è che non sono integrabili, mentre lo svantaggio delle seconde è che, pur essendo integrabili, distorcono il segnale.

La recente disponibilità di componenti digitali per il processamento in tempo reale del segnale proveniente dal rivelatore, ha portato ad una versione digitale di tale metodo. La differenza sostanziale consiste nell'inserimento di un convertitore analogico/digitale a valle del pre-filtro, realizzando l'effetto dei ritardi e la somma pesata mediante un filtro numerico $H(z)$ di tipo FIR.



Figura 1 - 10: Versione digitale del sistema di filtraggio a linee di ritardo multiple (DL)
Rispetto alla versione la sezione di campionamento è stata anticipata.

Scegliendo come coefficienti del filtro digitale i pesi w_n utilizzati nel sistema analogico per le repliche traslate del segnale, limitatamente agli istanti di tempo kT , le uscite del sistema analogico e di quello digitale sono perfettamente coincidenti.

L'utilizzo di un sistema digitale consente di eseguire il filtraggio dell'impulso solo quando questo sia effettivamente presente in ingresso al pre-filtro, permettendo di elaborare la stima ottima della linea di base, mediante l'utilizzo di un filtro opportuno, in assenza dell'impulso. La richiesta iniziale che la risposta all'impulso analogica $u(t)$ sia di durata finita, si trasporta nel caso numerico nella necessità che $u(kT)$ sia di tipo FIR. Si può dimostrare che per soddisfare questo requisito è necessaria una conoscenza precisa della posizione dei poli del pre-filtro analogico $F(s)$.

2

Panoramica del sistema di emulazione

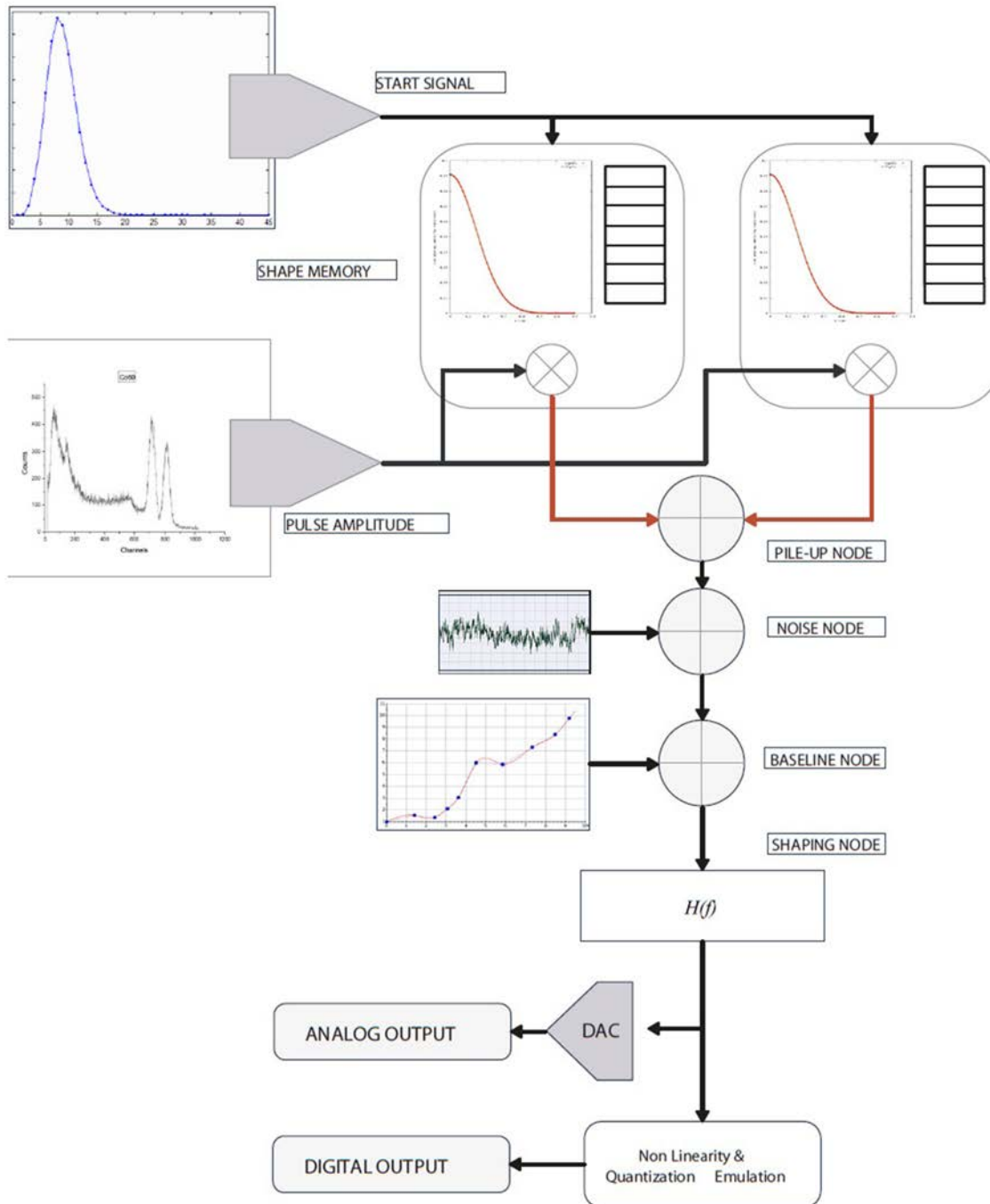


Figura 2 - 1: Schema a blocchi del canale di generazione.

2.1 Conversione digitale-analogica dei segnali

Di sicuro un punto chiave del processo di emulazione sta nella conversione digitale-analogica del segnale generato digitalmente. Questo processo non è infatti parte della tipica catena di acquisizione di un segnale di un sistema reale per spettroscopia e deve pertanto essere il più trasparente possibile in termini di errori additivi.

Il convertitore DAC all'interno di questo sistema complesso svolge due principali funzioni: una funzione di conversione dal mondo digitale a quello analogico e una funzione di ricostruzione. La ricostruzione è necessaria per rimuovere le alte frequenze dei segnali campionati. La ricostruzione è fatta in due passi: un processo sample-and-hold seguito da un filtro passa basso. La figura 2.2 mostra l'effetto che si avrebbe senza l'utilizzo di un filtraggio passa-basso.

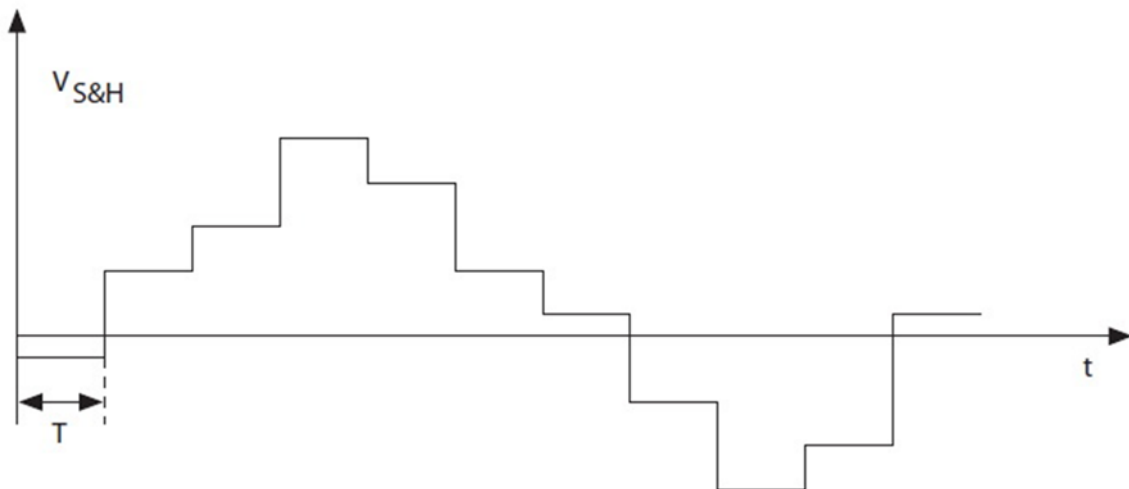


Figura 2 - 2: Forma d'onda all'uscita dello stadio S&H del DAC

2.1.1 Ricostruzione ideale

Nel dominio delle frequenze la ricostruzione ideale elimina tutte le frequenze dello spettro al di fuori della banda base. Idealmente la risposta in frequenza del filtro ricostruttore dovrebbe essere:

$$\begin{aligned}
 H_{R,id}(f) &= 1 & \text{for} & \quad -\frac{f_s}{2} < f < \frac{f_s}{2} \\
 H_{R,id}(f) &= 0 & \text{otherwise} &
 \end{aligned}
 \tag{2.1}$$

dove f_s è la frequenza di campionamento, e la corrispondente risposta all'impulso dovrebbe essere:

$$h(t) = \frac{\sin\left(\frac{\omega_s t}{2}\right)}{\frac{\omega_s t}{2}} \quad (2.2)$$

Poiché la risposta all'impulso $h(t)$ di questo filtro è infinita e anti-causale non è nella pratica realizzabile. E' quindi necessario approssimare questa risposta.

2.1.2 Ricostruzione reale

Una ricostruzione reale del filtro si ottiene approssimando la risposta ideale. Il circuito S&H (sample-and-hold) è uno zero-order holder che presenta risposta in frequenza:

$$H_{S\&H}(s) = \frac{1 - e^{-sT}}{sT} \quad (2.3)$$

e che, nel dominio delle frequenze risulta:

$$H_{S\&H}(j\omega) = j \frac{T}{\tau} e^{-j\omega \frac{T}{2}} \frac{\sin\left(\frac{\omega T}{2}\right)}{\frac{\omega T}{2}} \quad (2.4)$$

Questa risposta mostra un andamento della fase proporzionale alla frequenza e un'attenuazione in frequenza tipica di una funzione *sinc*.

La risposta in ampiezza del circuito S&H, come si vede dalla figura 2.3, ha già una caratteristica passa-basso con zeri a f_s , $2f_s$, Comunque un ulteriore filtro ricostruttivo analogico è indispensabile per attenuare le porzioni residue dello spettro del segnale centrato ai multipli della frequenza di campionamento f_s e per compensare la distorsione di ampiezza in banda base, dalla DC fino a $f_s/2$, dove l'ampiezza vale 0.636 (-3.9dB). Inoltre l'attenuazione nelle zone di

Nyquist superiori non è così elevata e raggiunge ampiezza inferiore a 0.1 (-20dB) solo dalla quinta zona in poi.

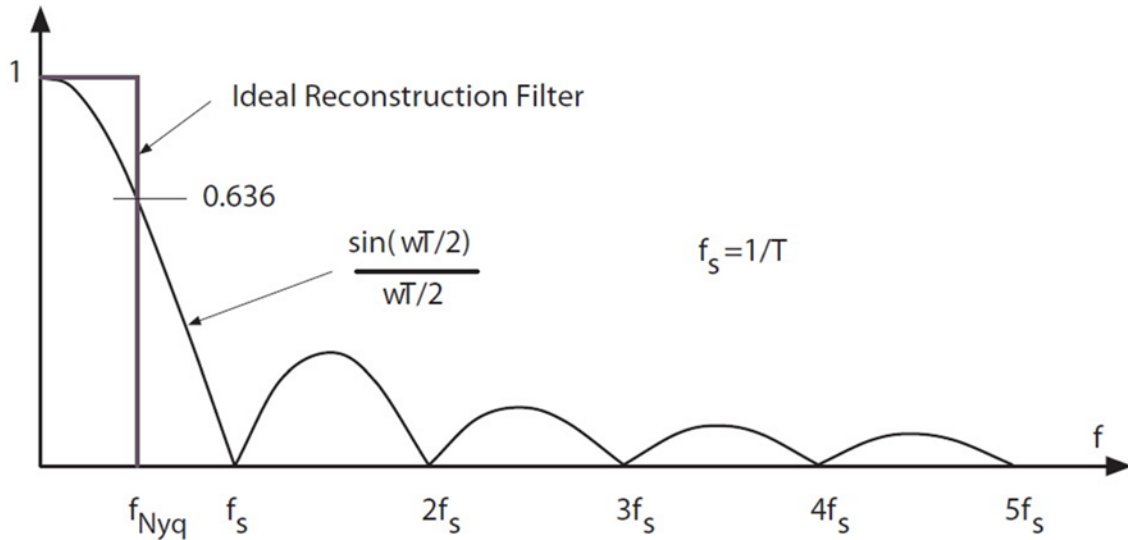


Figura 2 - 3: Confronto tra il filtro di ricostruzione ideale e la risposta che si ottiene da uno zero-order holder (S&H)

La fase è un dato importante per certe applicazioni. Se è questo il caso, il designer deve tener conto anche della distorsione di fase in banda base e correggerla con filtri passa-tutto sfasatori adatti allo scopo.

La immagini del segnale nelle zone di Nyquist devono essere pesantemente attenuati ed è anche necessaria una correzione della distorsione, rettificando la banda base con il filtro ideale $x/\sin(x)$. Bisogna tenere in considerazione che se la banda del segnale è una piccola frazione di f_s la distorsione può essere trascurabile e la compensazione non è sempre necessaria. Se invece la banda del segnale si estende significativamente oltre una certa frazione della banda base è necessaria una compensazione alle inevitabili distorsioni che si ritrovano. In questo caso è bene adottare un filtro che idealmente abbia risposta in frequenza del tipo $x/\sin(x)$.

2.1.3 Architettura di DAC a generatori di corrente

Questa categoria di DAC include architetture switching di correnti pesate secondo il sistema binario, generatori di corrente unitari o metodi di divisione delle correnti a segmenti. Queste tipologie utilizzano diverse strategie per ottenere un'ottima linearità e tempo di settling particolarmente breve.

Un DAC a n bit di tipo *current steering* collega verso il nodo di uscita k generatori su 2^n generatori unitari totali, dove k è ricavato da una logica di controllo che converte il dato binario in ingresso, dato formato dai bit b_{n-1}, \dots, b_1, b_0 . Tramite un controllo binario vengono connesse insieme 2^i sorgenti al nodo di uscita, dove i è la posizione del bit nella parola digitale in ingresso. Questa architettura è schematizzata in figura 2.4. La corrente di uscita risulta:

$$I_{out} = I_u [b_0 + 2b_1 + 2^2 b_2 + \dots + 2^{n-1} b_{n-1}] \quad (2.5)$$

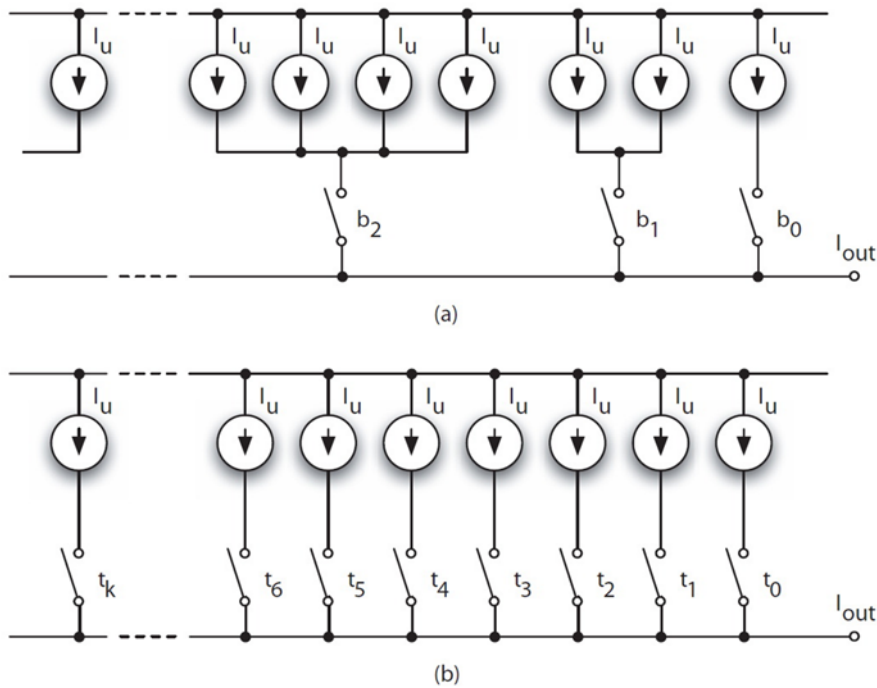


Figura 2 - 4: (a) Controllo a pesi binari. (b) Controllo a pesi unitari.

I generatori reali e gli switch reali non realizzano in verità la funzione di trasferimento ideale. E' necessario tener conto di una resistenza di shunt R_u in parallelo a ogni generatore di corrente e una resistenza interna dello switch R_{on} . L'equivalente Norton di una singola cella è costituito da un singolo generatore I_N e una resistenza R_N verso massa:

$$I_N = \frac{I_u R_u + V_{DD}}{R_u + R_{on}} \quad R_N = R_u + R_{on} \quad (2.6)$$

Assumendo $k = b_0 + 2b_1 + 2^2b_2 + \dots + 2^{n-1}b_{n-1}$ il numero di celle accese e R_L la resistenza

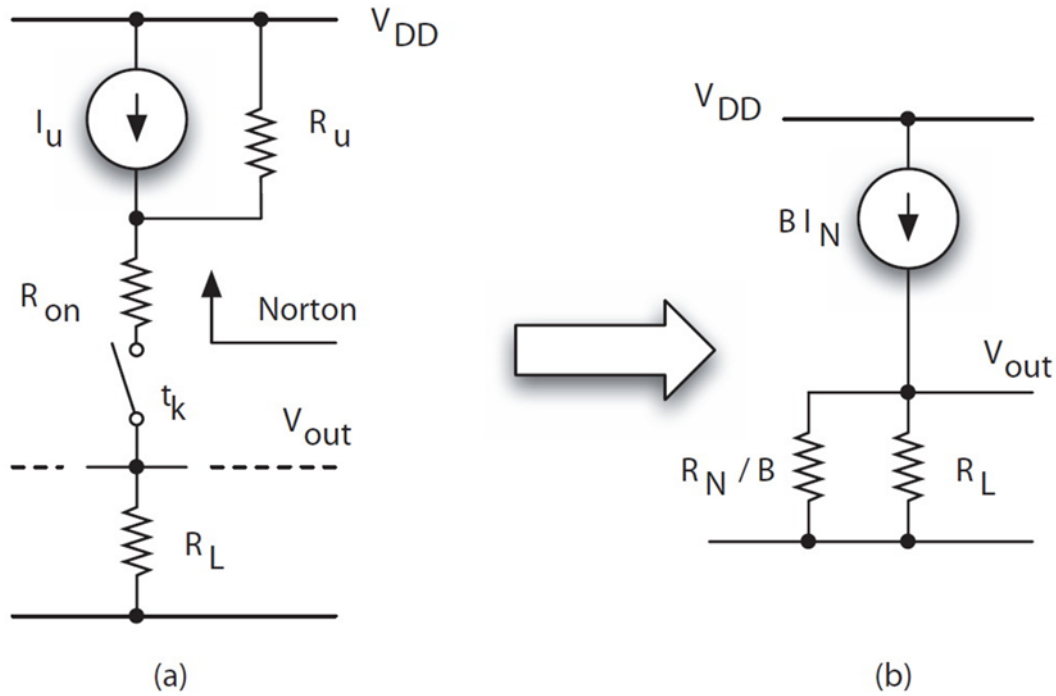


Figura 2 - 5: (a) Semplice modello di una cella di un DAC current steering. (b) Circuito equivalente totale.

in cui queste correnti vengono iniettate, il circuito equivalente globale risulta quello mostrato in figura 2.5, dove gli equivalenti Norton delle sorgenti vengono sommati e le k resistenze R_N vengono connesse in parallelo. L'uscita in tensione risulta:

$$V_{out} = k \cdot I_n \cdot \frac{R_L \cdot \frac{R_N}{k}}{R_L + \frac{R_N}{k}} = I_n \cdot R_L \cdot \frac{k}{1 + \alpha k} \quad (2.7)$$

dove $\alpha = R_L/R_N$. L'equazione 2.7 è una relazione non lineare che deteriora l'INL del convertitore e causa distorsione. Inoltre si osserva anche un errore di guadagno. L'INL misurato in LSB è espresso dall'espressione:

$$INL(k) = \frac{k[\alpha(2^n - 1)]}{1 + \alpha k} - k \quad for \quad k = 0, \dots, 2^n - 1 \quad (2.8)$$

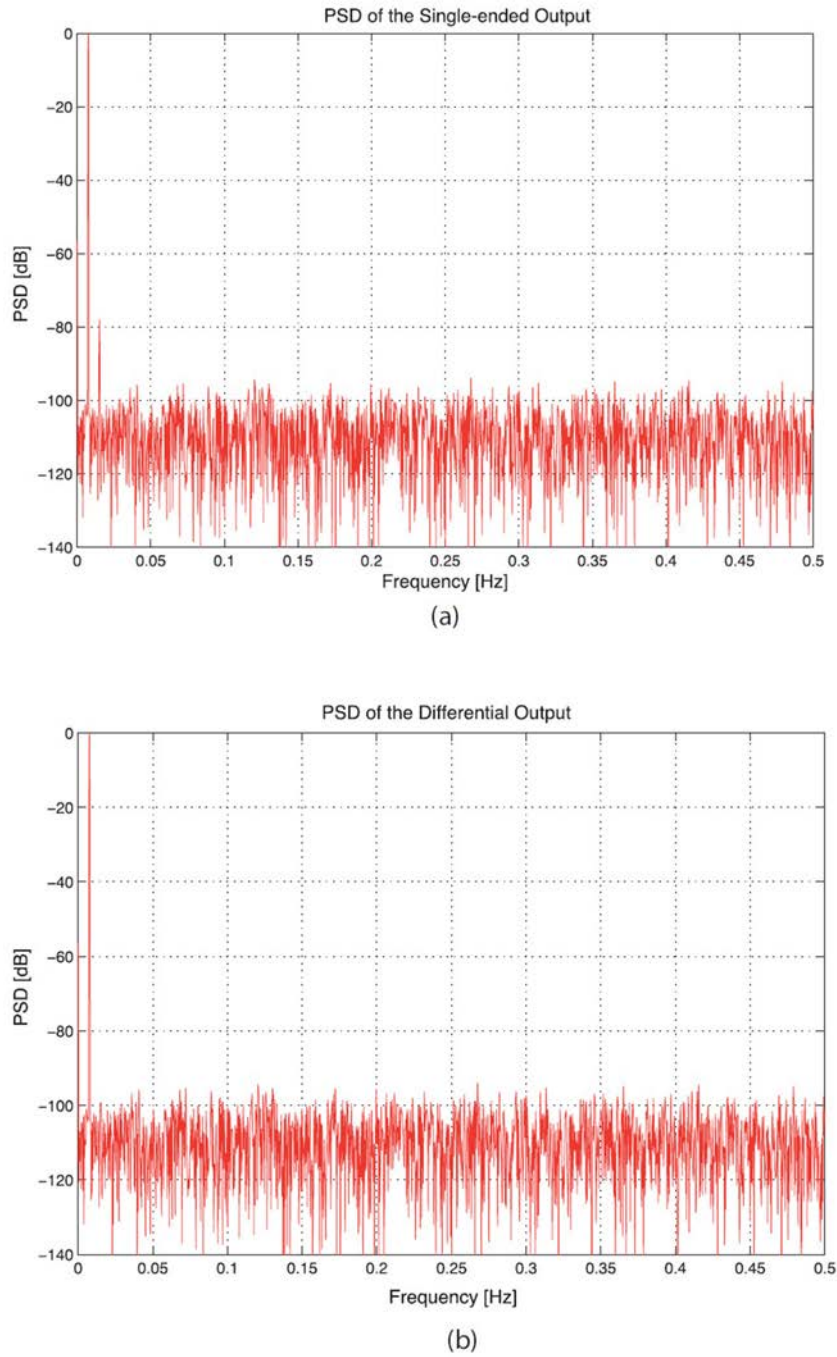


Figura 2 - 6: FFT di una sinusoide pura campionata a 12 bit. (a) Segnale generato da un DAC single-ended (b) Segnale generato da un DAC differenziale. Si può osservare che la seconda armonica è trascurabile.

Questo valore ha un minimo a metà dinamica ed è approssimativamente uguale a $\alpha \cdot 2^{2n-2}$. Per ottenere INL inferiore all'LSB è necessario usare generatori di corrente la cui resistenza shunt sia $R_u > R_L \cdot 2^{2n-2}$. Se ad esempio $R_L = 25 \Omega$ e $n = 12$ bit servirebbe $R_u > 100 \text{ M}\Omega$.

L'errore da INL è causato principalmente da una distorsione di seconda armonica. Poiché i circuiti differenziali eliminano gli errori di ordine pari, l'uso di DAC current steering differenziali rende trascurabile il limite posto dalla resistenza di shunt finita dei generatori di corrente. Per applicazioni con frequenze massime inferiori a 500 MHz è possibile usare un amplificatore operazionale che somma le correnti attraverso una terra virtuale. Con la configurazione differenziale la tensione di uscita è costante e l'effetto delle distorsioni viene quasi totalmente cancellato.

Un DAC a pesi binari combina insieme $2^k - 1$ unità di corrente in parallelo e usa il k -esimo bit del dato digitale di ingresso per dirigere la corrente verso il nodo di uscita oppure no. Questo approccio ha il vantaggio di non richiedere una esplicita logica di conversione e controllo. Se invece si considera il metodo delle correnti a pesi unitari, si nota che ogni cella necessita di una sua linea di pilotaggio; serve quindi una logica che converta il dato binario in una scala termometrica. Questo può richiedere una grande area su silicio anche per convertitori a pochi bit, infatti l'area necessaria cresce esponenzialmente col numero di bit.

Il grande dispendio in termini di area è l'unica ragione per cui si preferisce la decodifica a pesi binari. La selezione a pesi unitari dà infatti migliori performance di commutazione poiché la grandezza di un glitch è proporzionale al numero di interruttori che commutano insieme. Quando invece si usano pesi binari il numero di elementi che commutano insieme non è proporzionale al cambio di codice all'ingresso; per esempio a una transizione da metà dinamica a un quarto o a tre quarti del full range tutti gli switch sono invertiti tranne uno.

Commutando tutti insieme gli interruttori si ottiene un glitch molto grosso. Se invece si prende il caso dei pesi unitari, spostandosi di un quarto di dinamica per volta si ha un numero di commutazioni proporzionale all'ampiezza del salto di dinamica percorso: per piccoli salti il glitch è piccolo, per grandi salti il glitch è maggiore. Ciò fa sì che la non linearità venga deteriorata solo in piccola parte.

Il metodo dei pesi binari ha inoltre caratteristica di DNL molto scarsa in alcuni punti critici e genera errori anche peggiori del deterioramento dell'INL.

Un altro limite dell'approccio a pesi binari è che non garantisce monotonicità: nelle transizioni critiche la corrente dei generatori può differire di più di 1 LSB, poiché la corrente viene presa da sorgenti o gruppi di sorgenti diverse affette inevitabilmente da mismatch.

Dopo queste considerazioni è chiaro che diventa preferibile la selezione a pesi unitari, in quanto la selezione a pesi binari funziona correttamente solo per 4 o 5 bit. Per limitare l'area di

decodifica è una normale strategia di progettazione prevedere una divisione tra codifiche a pesi unitari e binari usando una tecnica di *segmentazione*. Un numero relativamente basso n_L di LSB è convertito con una selezione a pesi binari, mentre i rimanenti $n - n_L$ MSB utilizzano una decodifica a pesi unitari. L'unità di corrente dei MSB è $2^{n_L} I_u$. Quando il DAC utilizza un numero maggiore di bit è possibile dividere ulteriormente gli $n - n_L$ MSB. Si ottengono quindi gli n_L LSB, gli n_I intermediate bits (ISB) e gli $n_M = n - n_I - n_L$ bit più significativi (MSB). Il peso degli ISB è 2^{n_L} e quella degli MSB è $2^{n_L+n_I}$.

La corrente dei tre DAC è semplicemente sommata insieme attraverso un nodo che unisce le tre uscite. Il controllo della corrente del DAC intermedio richiede 2^{n_L} segnali, mentre il controllo dei MSB richiede 2^{n_M} linee.

L'area dell'architettura a segmentazione dipende dall'area dei generatori di corrente unitari e dall'area della circuiteria logica necessaria per generare e distribuire i segnali di controllo. Il

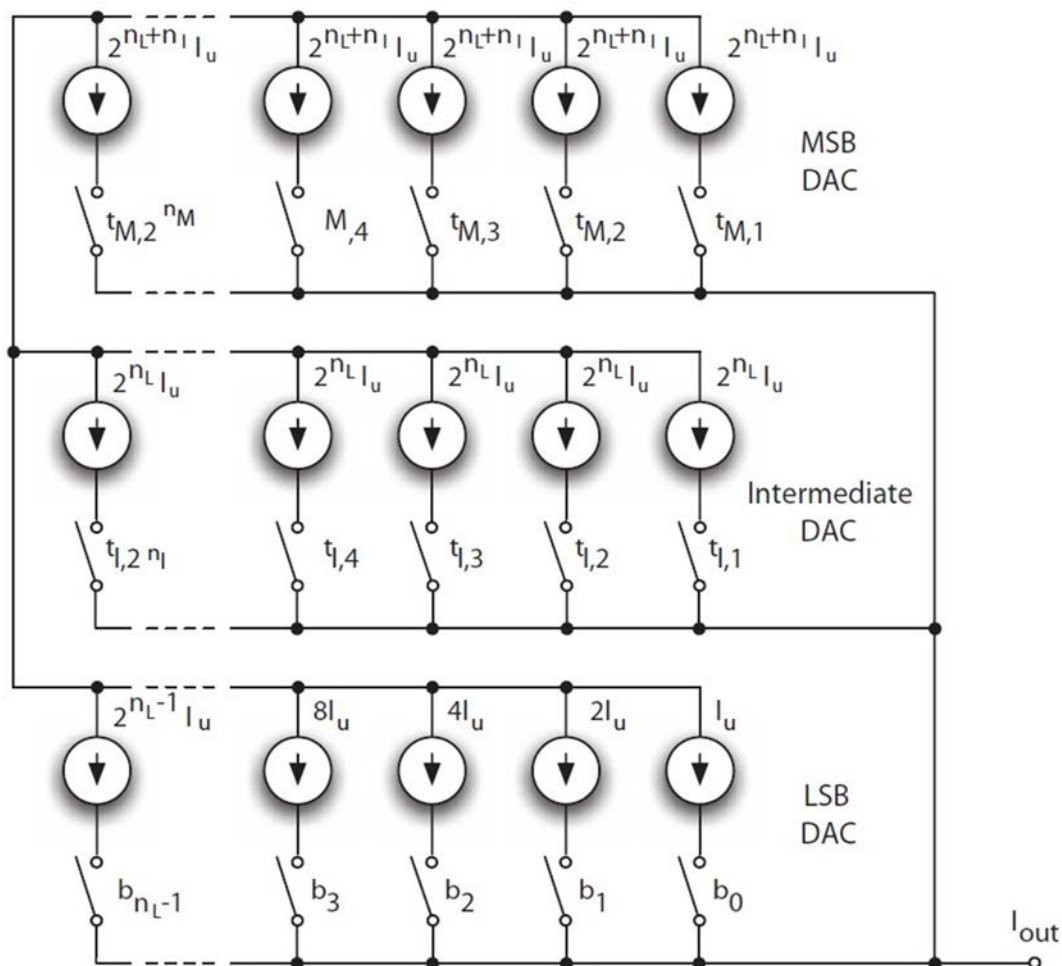


Figura 2 - 7: Schema concettuale di un DAC current steering a segmentazione.

massimo DNL permesso determina le dimensioni (WL) dei transistori MOS usati per generare le correnti I_u nel DAC degli LSB a pesi binari.

2.1.4 Errori statici del DAC

La precisione richiesta dall'applicazione richiede di tener conto degli errori statici e dinamici introdotti nella conversione D/A.

I principali errori statici (in DC) sono l'offset e l'errore di guadagno, entrambi lineari e facilmente compensabili (figura 2.8). Vi sono inoltre gli errori di non linearità differenziale e integrale (DNL e INL).

Offset ed errore di guadagno sono del tutto analoghi a quelli di un amplificatore. Più precisamente gli errori di offset e di guadagno sono identici negli amplificatori e nei DAC unipolari, ma differiscono nelle configurazioni bipolari.

La caratteristica di trasferimento di DAC e ADC può essere espressa in linea di massima con la formula $D = K + G \cdot A$, dove D è il codice digitale, A è il segnale analogico, K e G sono costanti. In un convertitore unipolare, il valore ideale di K è nullo; in un convertitore bipolare è -1 MSB. L'errore di offset è la differenza tra il valore reale di K e quello ideale.

L'errore di guadagno è la differenza tra il guadagno reale e quello ideale, ed è generalmente espresso come una differenza percentuale, dal momento che il valore ideale di G è 1. Qualche

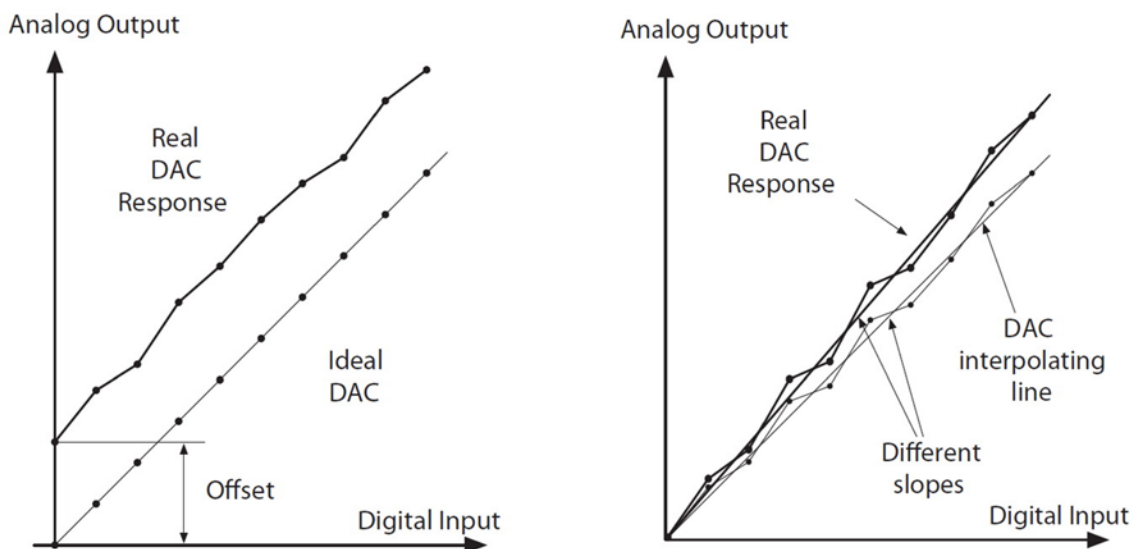


Figura 2 - 8: Non linearità, errori di offset e guadagno di un DAC.

altra volta può essere espresso in mV o LSB rispetto al FSR (Full Scale Range).

L'*errore di linearità integrale (INL)* di un convertitore è analogo all'errore di linearità di un amplificatore ed è definito come la massima deviazione del trasferimento statico reale da quello ideale. Di solito viene espresso in percentuale di FSR o in LSB.

L'*errore di linearità differenziale (DNL)* si riferisce alla linearità delle transizioni di codice del convertitore. Nel caso ideale, una variazione di 1 LSB nel codice digitale produce esattamente 1 LSB di variazione nel segnale analogico. In un DAC reale ogni transizione può scostarsi di più o meno di 1 LSB e la grandezza espressa dal DNL è proprio lo scostamento, calcolato per ogni transizione, del valore di uscita reale rispetto al caso ideale.

Infine i *missing codes* non possono mai esistere in un DAC, poiché ogni ingresso digitale genera una corrispondente uscita analogica.

2.1.5 Errori dinamici del DAC

Le più importanti caratteristiche dinamiche di un DAC sono il tempo di settling, l'area di glitch, la distorsione e lo Spurious Free Dynamic Range (SFDR).

Il tempo di settling ingresso-uscita di un DAC è l'intervallo di tempo tra il cambio di codice digitale ($t = 0$) e la stabilità dell'uscita analogica corrispondente al nuovo codice entro una banda di errore predefinita (tipicamente sono utilizzate percentuali del salto - 0,1% - 0,01% - o intervalli espressi in LSB – tipicamente $\pm \frac{1}{2}$ LSB o ± 1 LSB).

Il settling time è composto di quattro intervalli di tempo: il tempo di commutazione (o tempo morto) durante il quale avviene il cambio del codice digitale, con uscita analogica stabile; il tempo di slew, durante il quale la pendenza del segnale analogico in uscita è fissa e uguale allo slew-rate del DAC; il tempo di recovery, in cui il DAC si riprende dalla zona di slew-rate e può presentare overshoot; il tempo di assestamento lineare, in cui il segnale analogico arriva a regime con un tipico andamento esponenziale governato da costanti di tempo del circuito. Se il tempo di slew è trascurabile rispetto agli altri tempi si ha che il settling time globale è indipendente dal salto analogico che si vuole compiere. Se invece è il tempo di slew a dominare, il tempo di settling è dipendente dal salto di tensione che si compie.

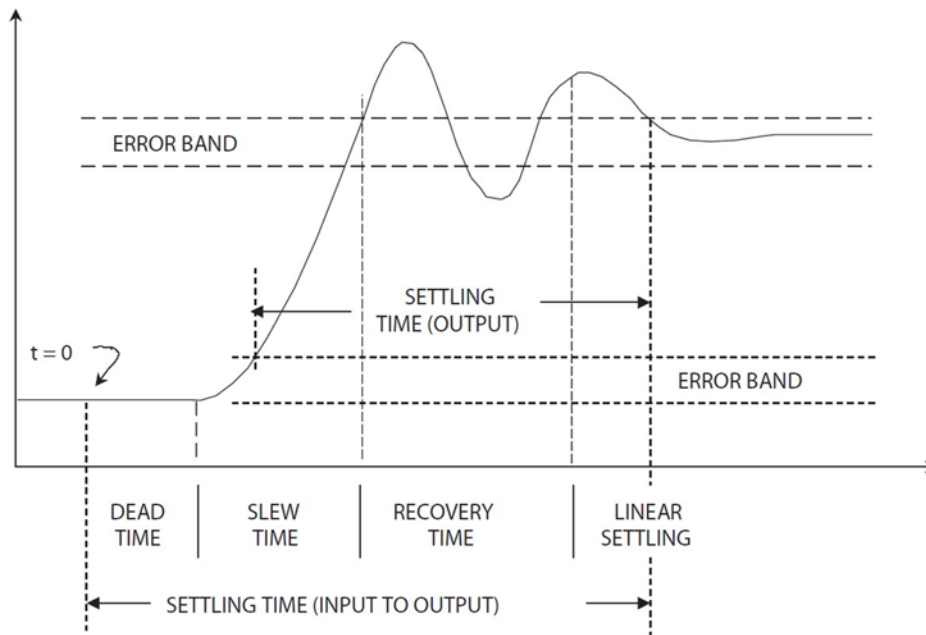


Figura 2 - 9: Definizione del tempo di settling di un DAC.

Idealmente quando l'uscita di un DAC cambia dovrebbe stabilizzarsi sul nuovo valore in modo monotono. Tuttavia può capitare che il segnale presenti overshoot, undershoot o entrambi. Questo comportamento non controllabile del DAC è definito glitch. Può originarsi da due meccanismi: accoppiamento capacitivo delle transizioni digitali con l'uscita analogica, o l'effetto di alcuni switch del DAC più veloci degli altri, che producono per un breve periodo di tempo dei valori di uscita spuri. Il glitch a metà dinamica prodotto dalla transizione 0111...111 e 1000...000 è di solito il caso peggiore di glitch, poiché tutti i bit (e gli switch) cambiano stato logico.

Se si considera lo spettro di una forma d'onda ricostruita da un DAC a partire da parole digitali, essa contiene componenti in alta frequenza con potenze significative e non facenti parte del segnale. Queste componenti spurie sono normalmente prodotte da rumore e distorsione. La distorsione viene normalmente espressa in termini di distorsione armonica HD_n , THD o SFDR, distorsione da inter-modulazione (IMD) o entrambe. La distorsione armonica è definita come il rapporto della potenza di una singola armonica (HD_n) o di tutte le armoniche (THD) rispetto alla potenza dell'armonica fondamentale, considerando il caso in cui venga ricostruito dal DAC un singolo tono sinusoidale. Il parametro SFDR indica invece il rapporto tra l'armonica più grande e la fondamentale. I glitch dipendenti dal codice digitale producono spurie sia in banda

che fuori banda quando il DAC genera una sinusoide pura in un sistema DDS (Direct Digital System).

Il glitch di metà dinamica avviene due volte all'interno di un ciclo (all'attraversamento di zero) e produce una seconda anarmonica della sinusoide. Si noti che le armoniche di ordine maggiore rischiano di creare alias in banda base senza lasciare la possibilità di filtraggio.

Il rapporto segnale-rumore SNR è il rapporto tra la potenza del segnale (di solito un'onda sinusoidale) e la potenza di rumore totale (quantizzazione e rumore elettronico). L'SNR tiene conto di tutto il rumore all'interno della banda di Nyquist.

2.1.6 Jitter di campionamento

Nei sistemi reali ogni segnale di clock presenta un'incertezza temporale nelle transizioni e, questa incertezza, deteriora il processo di campionamento. Infatti questo determina un'incertezza sugli istanti di campionamento. In figura 2.10 si mostra graficamente l'effetto del jitter.

Un errore positivo sul campionamento, $\delta(0)$, viene compiuto all'istante $t = 0$. Il segnale sta crescendo e l'errore, $\Delta X(0)$, è positivo. Al successivo istante di campionamento l'incertezza

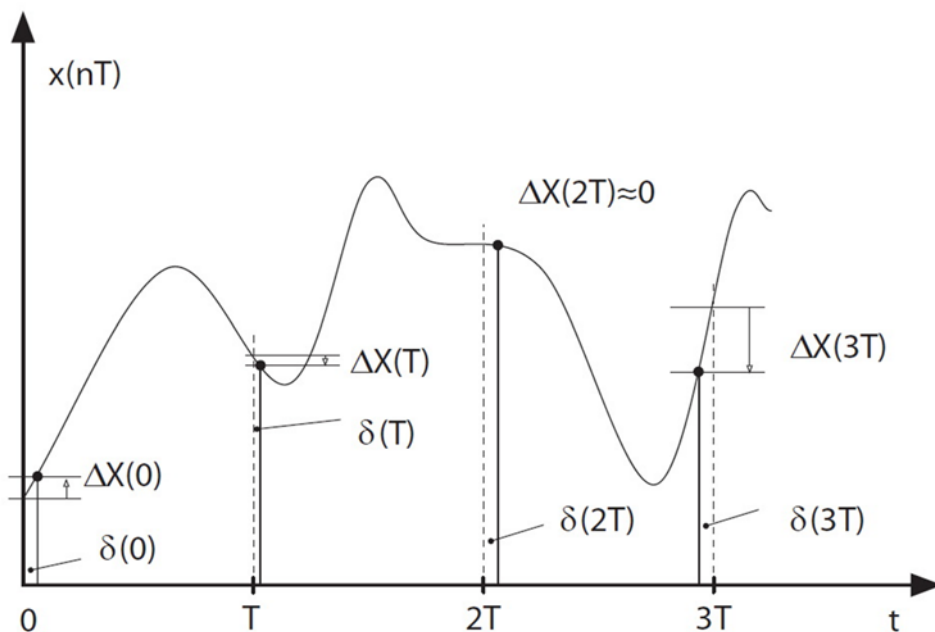


Figura 2 - 10: Errori causati dal jitter sugli istanti di campionamento.

$\delta(T)$ è ancora positiva, ma in questo caso il segnale decresce e l'errore sul campione $\Delta X(T)$ è dunque negativo.

Il comportamento piatto del segnale al tempo $2T$ porta a un errore trascurabile anche se $\delta(2T)$ è significativo. Infine, un errore $\delta(3T)$ negativo genera un errore $\Delta X(3T)$ negativo poiché il segnale analogico sta crescendo.

Si osserva dunque che l'errore sul jitter deteriora il valore campionato, e questo errore dipende sia dall'entità del jitter che dalla derivata del segnale analogico.

Per un'onda sinusoidale $X_{in}(t) = A \cdot \sin(\omega_{in}t)$ l'errore $\Delta X(nT)$ è dato da

$$\Delta X(nT) = A \cdot \omega_{in} \cdot \delta(nT) \cdot \cos(\omega_{in}nT) \quad (2.9)$$

Assumendo $\delta(nT)$ il campionamento di una variabile casuale $\delta_{ji}(t)$, $\Delta X(nT)$ è il campionamento di $x_{ji}(t) = \delta_{ji}(t)\omega_{in}X_{in}(t)$; si trascura lo shift di 90° dato dal coseno.

Inoltre, se lo spettro di $\delta_{ji}(t)$ è bianco, allora lo spettro di $x_{ji}(t)$ è anch'esso bianco poiché una modulazione fatta con un coseno non ha effetto sulla distribuzione di potenza. Questo conduce a un modello di jitter casuale costituito da una sorgente di rumore bianco $x_{ji}(t)$ che si somma all'ingresso prima di un campionamento ideale.

La potenza dell'errore causato dal jitter diventa dunque:

$$\langle x_{ji}(t)^2 \rangle = \langle [A \cdot \omega_{in} \cdot \cos(\omega_{in}nT)]^2 \rangle \langle \delta_{ji}(t)^2 \rangle \quad (2.10)$$

ovvero:

$$\langle x_{ji}(t)^2 \rangle = \frac{(A\omega_{in})^2}{2} \cdot \langle \delta_{ji}(t)^2 \rangle \quad (2.11)$$

Siccome la potenza di una sinusoide è $A^2/2$, il corrispondente SNR risulta

$$SNR_{ji,dB} = -20 \log_{10} \{ \langle \delta_{ji}(t) \rangle \cdot \omega_{in} \} \quad (2.12)$$

La figura 2.11 mostra il jitter del clock rispetto alla frequenza in ingresso necessario per ottenere un dato SNR. Si osservi che per elevati valori di SNR e alte frequenze, il jitter del clock deve essere di frazioni di picosecondi. Per esempio per raggiungere un SNR di 90dB con 100MHz di sinusoide di ingresso serve un jitter del clock inferiore 500 fs.

In realtà questa condizione è anche più stretta poiché intervengono altre sorgenti di rumore che degradano l' SNR.

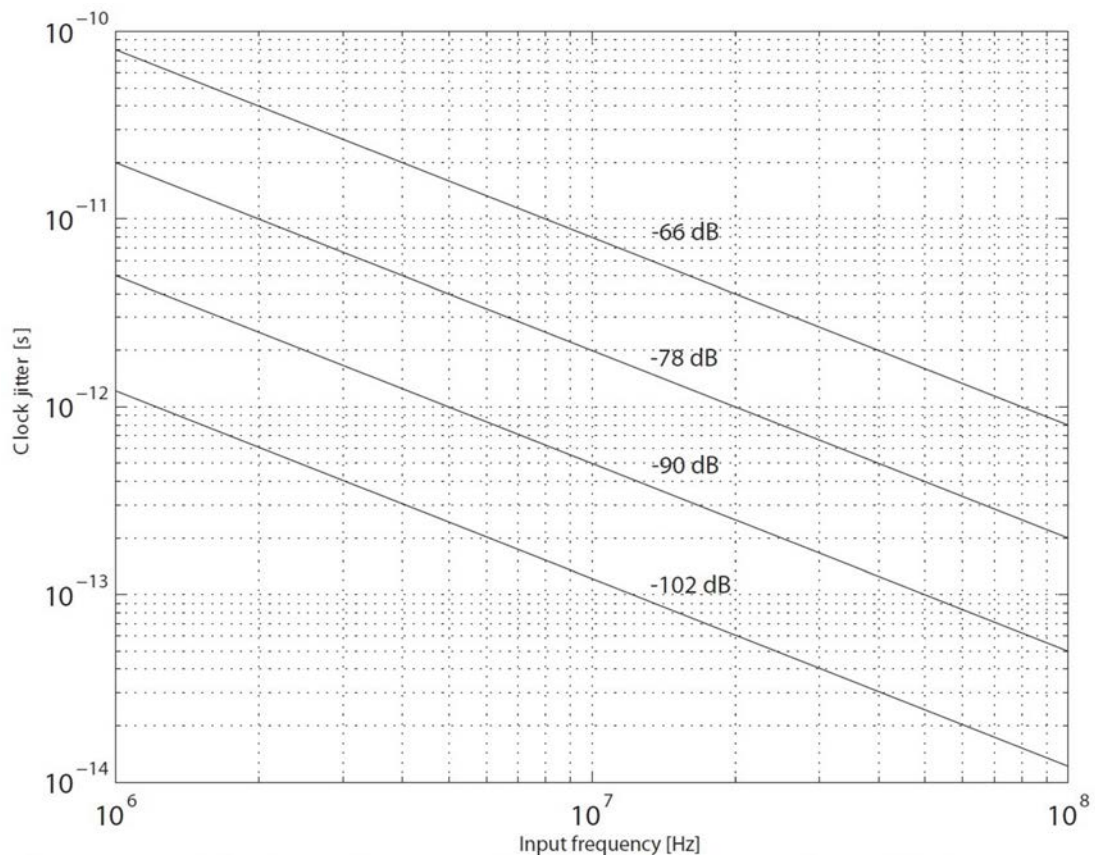


Figura 2 - 11: Jitter sul clock a diversi SNR e frequenze di ingresso.

2.2 Ampiezza degli impulsi correlata con lo spettro di emissione

Il sistema viene inizializzato con uno spettro di emissione tipico della sostanza in esame. Lo spettro può essere caricato in memoria attraverso una delle seguenti procedure:

- *Emissione pura.* E' possibile recuperare online da database appositi le informazioni degli spettri di emissione degli isotopi e riadattarle al sensore che si vuole emulare, tramite convoluzione con la sua funzione di trasferimento.

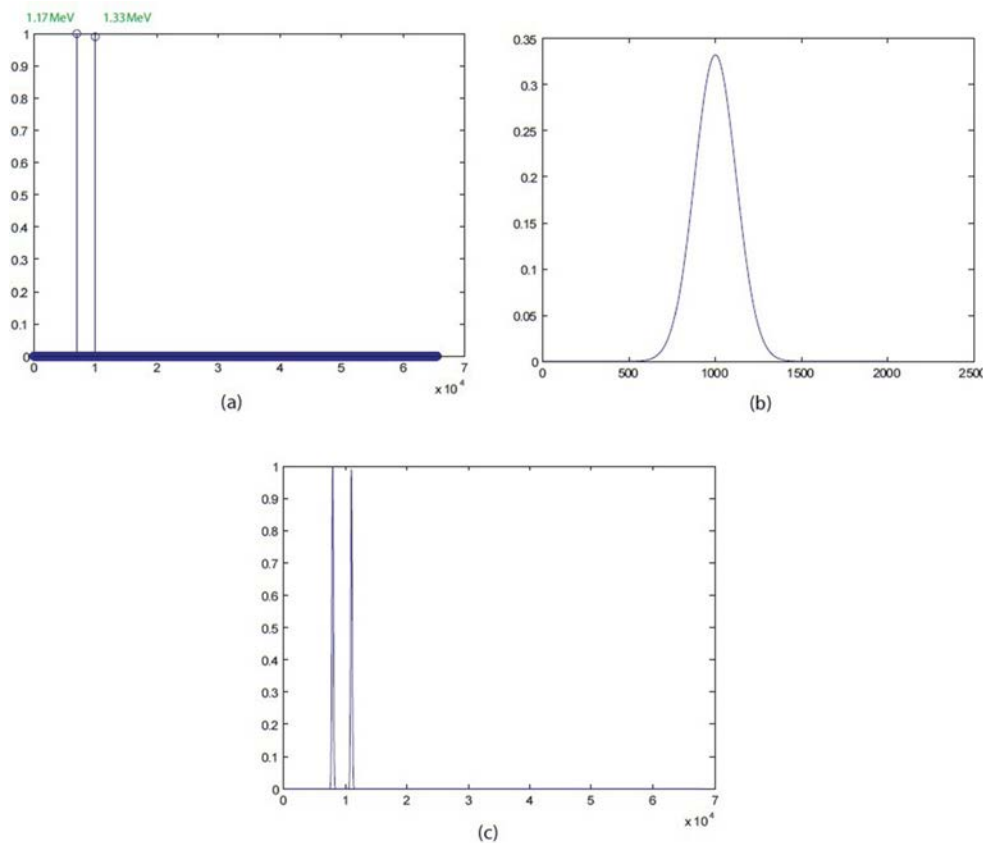


Figura 2 - 12: Spettro ottenuto convolvendo lo spettro della sorgente con la funzione di trasferimento del sensore.

- *Simulazione accurata del sensore.* Questa procedura prevede una simulazione di tipo Monte Carlo del sensore in esame, in modo da poter caratterizzare anche effetti secondari, quali l'effetto Compton e la risposta reale del sistema alle diverse energie.
- *Misura diretta dello spettro.* E' possibile utilizzare i canali di ingresso dello strumento per analizzare gli impulsi provenienti da un sensore di radiazioni reale, analizzarli ed estrapolare l'energia degli impulsi e quindi lo spettro della radiazione incidente rilevata dal sensore fisico.

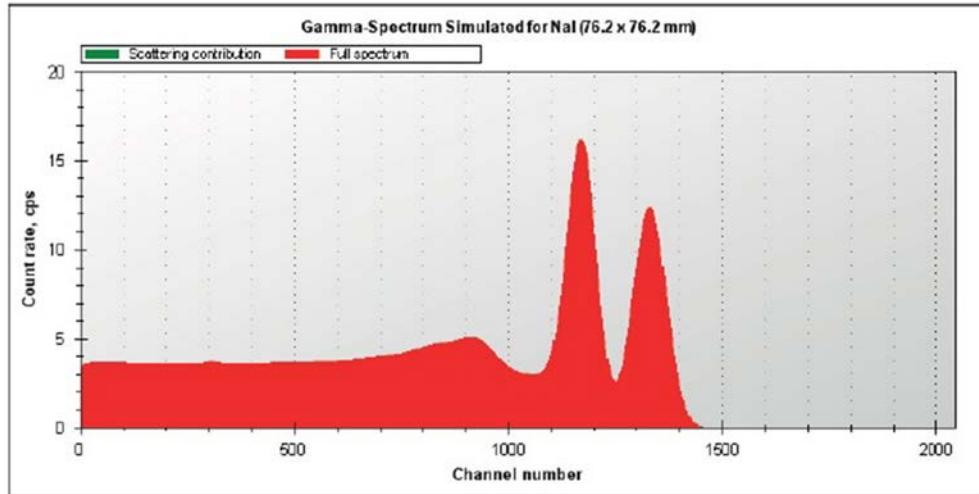


Figura 2 - 13: Spettro ottenuto per simulazione Monte Carlo di una sorgente di emissione di ^{60}Co rilevata da sensore in NaI.

- *Conversione da immagine a spettro.* Quando non è necessario emulare un preciso spettro, ma è importante avere uno spettro approssimativo per fare dei test su dell'apparecchiatura elettronica di elaborazione, è possibile convertire un'immagine di uno spettro, presa direttamente da libri o siti web e caricarla nella memoria dello strumento. Un algoritmo rende l'immagine a 1 bit, distinguendo, con una singola soglia, lo spettro dallo sfondo. Molto spesso, per la scarsa risoluzione delle immagini, è necessaria una post-elaborazione (in questo caso un'interpolazione).

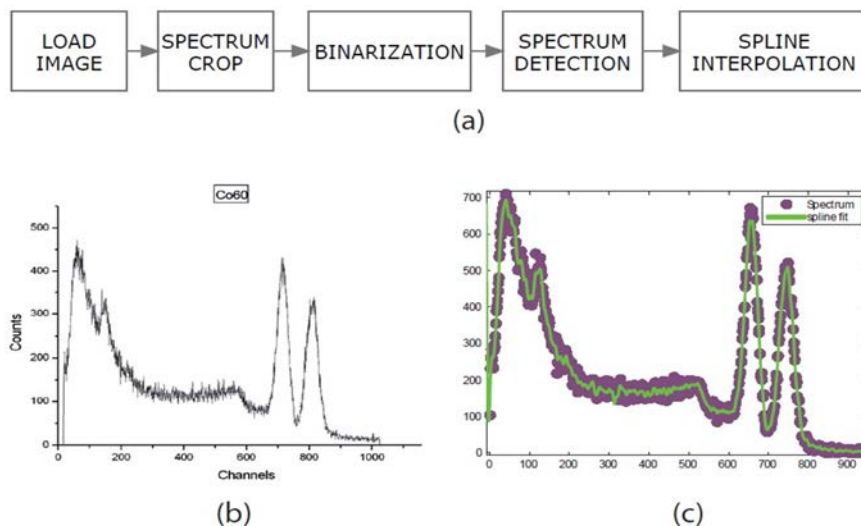


Figura 2 - 14: Conversione di un'immagine in uno spettro.

La generazione delle ampiezze casuali a partire da uno spettro energetico avviene attraverso un particolare algoritmo che modula l'uscita di un generatore di numeri casuali (a densità di probabilità uniforme) secondo la forma dello spettro da generare.

E' infatti sempre possibile generare una distribuzione di probabilità qualsiasi partendo da una distribuzione uniforme e applicando ad essa una funzione $F(x)$, come mostrato in figura 2.15. In questo modo l'uscita dello stadio dipende unicamente da un generatore a densità di probabilità uniforme, o, equivalentemente, da un generatore di rumore digitale a spettro bianco.

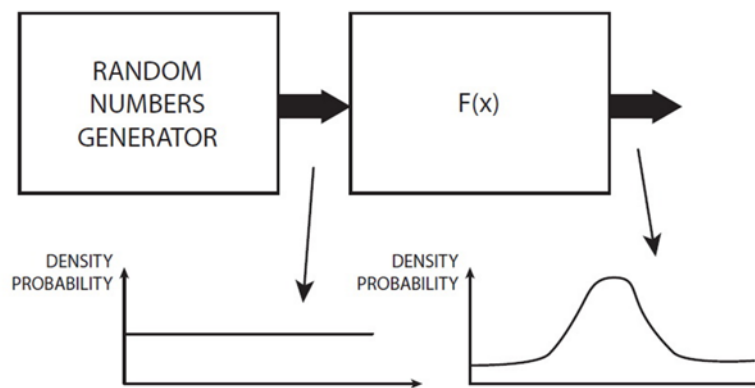


Figura 2 - 15: Modulazione di uno spettro bianco.

Per comprendere il funzionamento dell'algoritmo, si pensi di dividere l'asse dell'energia in intervalli ΔE , in numero pari a una potenza di 2. Per ogni intervallo si ha un Dynamic Range (DR) massimo, anch'esso potenza di 2. Ovviamente maggiore è il numero di intervalli di energia e più risoluto è il DR, migliore risulterà la rappresentazione dello spettro.

Ogni colonna ΔE dell'istogramma rappresenta la probabilità che l'impulso generato abbia quell'energia. Ad esempio un'energia E_x con probabilità doppia rispetto a un'energia E_y avrà colonna alta il doppio rispetto alla colonna di E_y .

Facendo riferimento alla figura 2.16 si osserva che ogni quadrato delle varie colonne viene sequenzialmente numerato. Si fa in modo, inoltre, che il numero totale di quadratini sia una potenza di 2. In questo modo il generatore di numeri casuali diventa l'indirizzo a una locazione di memoria che restituisce l'energia della colonna a cui appartiene.

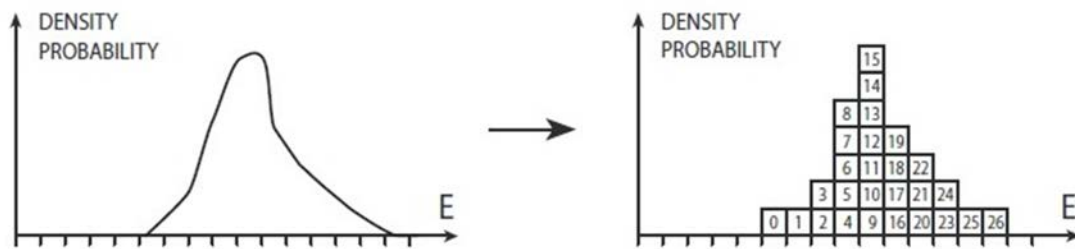


Figura 2 - 16: Generazione delle ampiezze casuali partendo da uno spettro di energia.

E' immediatamente evidente che una colonnina alta il doppio di un'altra ha probabilità doppia di essere selezionata.

Tuttavia questo tipo di algoritmo è molto dispendioso in termini di memoria, poiché vi è una ridondanza dei dati estremamente elevata, e un singolo spettro con DR di 16 bit (ordinata dello spettro) e 16 bit che rappresentano i livelli di energia (ascissa dello spettro) può occupare in memoria fino a 8GB.

E' stato perciò raffinato l'algoritmo per ridurre la memoria necessaria. Questa versione dell'algoritmo non è presentata in questa sede. Si consideri tuttavia che con l'algoritmo ottimizzato un singolo spettro occupa solamente 256 kBytes di memoria.

La generazione dei numeri casuali avviene in un blocco dedicato, che deve presentare una distribuzione di probabilità il più possibile piatta. E' tuttavia impossibile ottenere un blocco di generazione realmente casuale utilizzando solo della logica. Infatti in questo caso si possono ottenere solo delle sequenze pseudo-casuali, ovvero dei set di numeri che si ripetono periodicamente.

Si può però sfruttare ugualmente questo comportamento non ideale se si progetta il blocco in modo tale che il periodo del pattern sia sufficientemente lungo, e molto più lungo del tempo di utilizzo medio dello strumento.

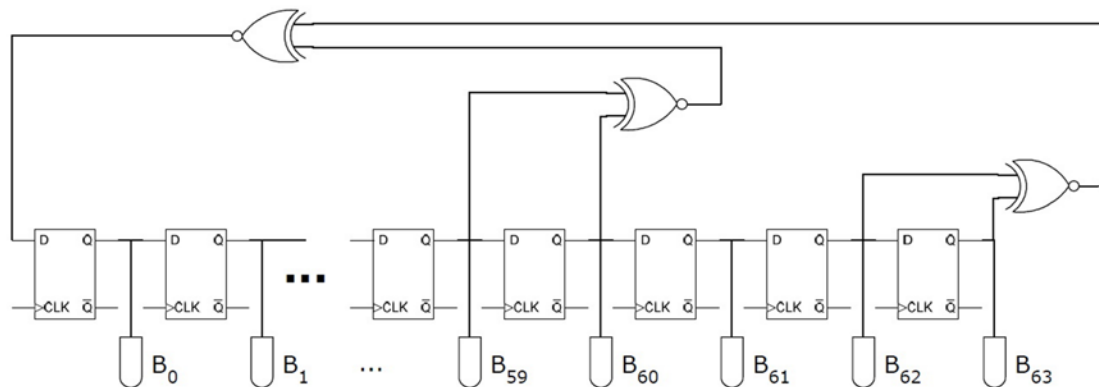


Figura 2 - 17: Schema di un LFSR a 64 bit.

Tra i molti algoritmi presenti in letteratura per la generazione dei numeri casuali si è scelto di implementare, per la sua semplicità, un blocco LFSR (Linear Feedback Shift Register) a 64 bit, caratterizzato da un lungo shift register a 64 bit e tre porte XOR (figura 2.17). Questo particolare blocco genera un pattern lungo $2^m - 1$ campioni, dove m è il numero di bit usati (in questo caso 64). Con un clock di 1 GHz il pattern ha un periodo maggiore di 500 anni, periodo di tempo sufficiente per approssimare il comportamento pseudo-casuale a uno totalmente casuale.

E' anche vero che molto spesso, e anche in questa applicazione, serve un generatore di numeri casuali che generi uscite a più di un bit. Si può pensare di ottenere un numero casuale a più bit sommando tante uscite a un bit, ma questo può essere molto dispendioso in termini di tempo. E' anche possibile analizzare le formule che descrivono questo blocco logico per ottenere un

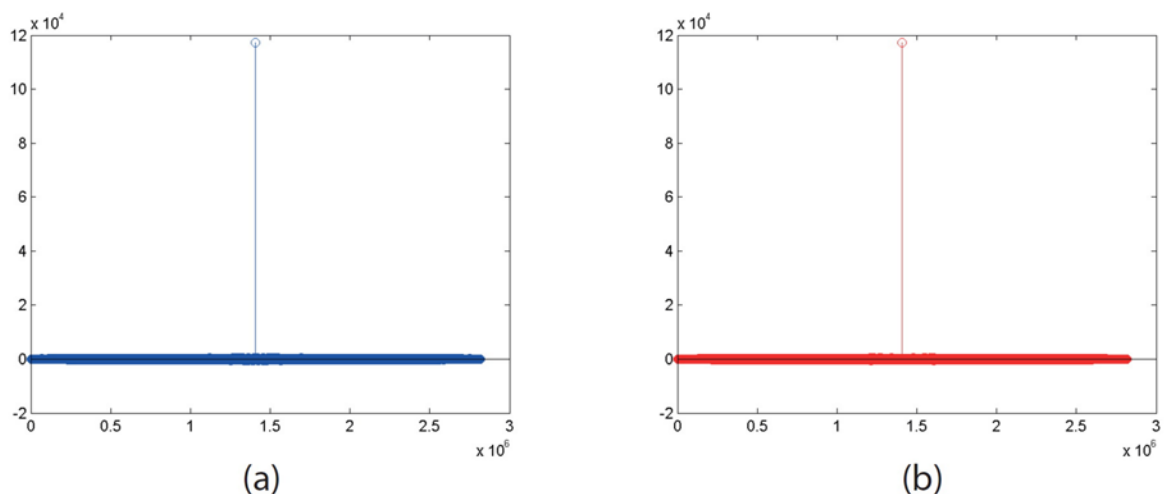


Figura 2 - 18: Autocorrelazione di un vettore contenente 1.5 milioni di numeri casuali generati con (a) l'implementazione del LFSR e con (b) la funzione "rand" di MATLAB.

circuito che si complica solo nella logica di feedback, generando però dei numeri casuali a più di un bit.

L'algoritmo così implementato è molto efficace, come si vede anche dalle prove sperimentali mostrate in figura 2.18: l'autocorrelazione è praticamente delforme e quasi identica all'autocorrelazione di un vettore di uguale lunghezza generato con la funzione *rand* di MATLAB.

La figura 2.19 mostra un risultato sperimentale del blocco di generazione delle ampiezze a partire da uno spettro di energia caricato in memoria.

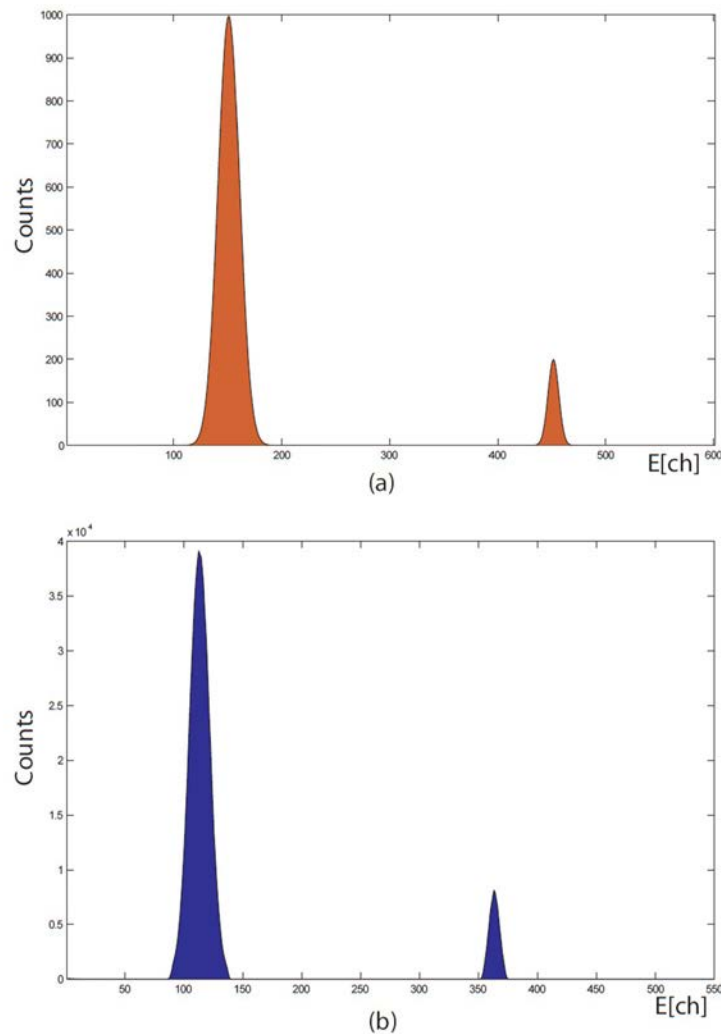


Figura 2 - 19: (a) Spettro di riferimento e (b) spettro generato e ricostruito con un istogramma. La differenza in energia assoluta è dovuta alla mancanza di una scalatura. Si noti tuttavia come i rapporti di forma e distanza siano rispettati.

2.3 Generazione dei tempi statistici di arrivo degli impulsi

L'emissione di radiazioni atomiche e nucleari obbedisce alle leggi della fisica quantistica, e quindi, quando si parla di eventi, non è possibile parlare deterministicamente del tempo tra due emissioni consecutive, ma solo di probabilità.

E non è quindi mai possibile calcolare il numero esatto di emissioni, poiché questo differirà in ogni misura. E' tuttavia possibile farne uno studio statistico e determinare alcune caratteristiche dell'emissione, come ad esempio media, varianza e natura della distribuzione statistica.

Se si prende in esame il fenomeno del decadimento radioattivo si può immediatamente osservare anche da pochi dati sperimentali che esso ha natura statistica. Per un gran numero di eventi (rate di emissione molto alti) la variazione rispetto a media e varianza è piccola e tipicamente questo comportamento viene descritto da una distribuzione di tipo gaussiano:

$$P(n) = \frac{1}{\sigma\sqrt{2\pi}} e^{-\frac{(n-\bar{n})^2}{2\sigma^2}} \quad (2.13)$$

dove \bar{n} è il valor medio degli eventi che avvengono nelle varie misure e σ è la deviazione standard dal valor medio.

Quando invece il rate di emissione è basso nel tempo di misura la distribuzione tende ad assumere una statistica di tipo poissoniano:

$$P(n) = \frac{\bar{n}^n}{n!} e^{-\bar{n}} \quad (2.14)$$

dove $P(n)$ è la probabilità normalizzata che in un dato intervallo vengano osservati n eventi, con \bar{n} il numero medio di eventi che vengono misurati confrontando molte misure.

Nell'emulazione di tali fenomeni è quindi indispensabile riprodurre la statistica di emissione della sorgente, costruendo degli intervalli di tempo tra gli eventi che rispettino una data distribuzione di probabilità.

Nel caso della distribuzione poissoniana la probabilità di un dato evento è dato dal prodotto della probabilità che non ci siano eventi da 0 a t per la probabilità differenziale che ci sia un evento in un dt :

$$I(t)dt = P(0) \cdot r \cdot dt \tag{2.15}$$

dove r è il rate medio di emissione. Sostituendo si ottiene:

$$I(t) = r e^{-rt} dt \tag{2.16}$$

Per la generazione dei tempi si ricorre a una struttura del tutto simile a quella adottata per generare la distribuzione delle energie, applicando solamente una diversa distribuzione e una

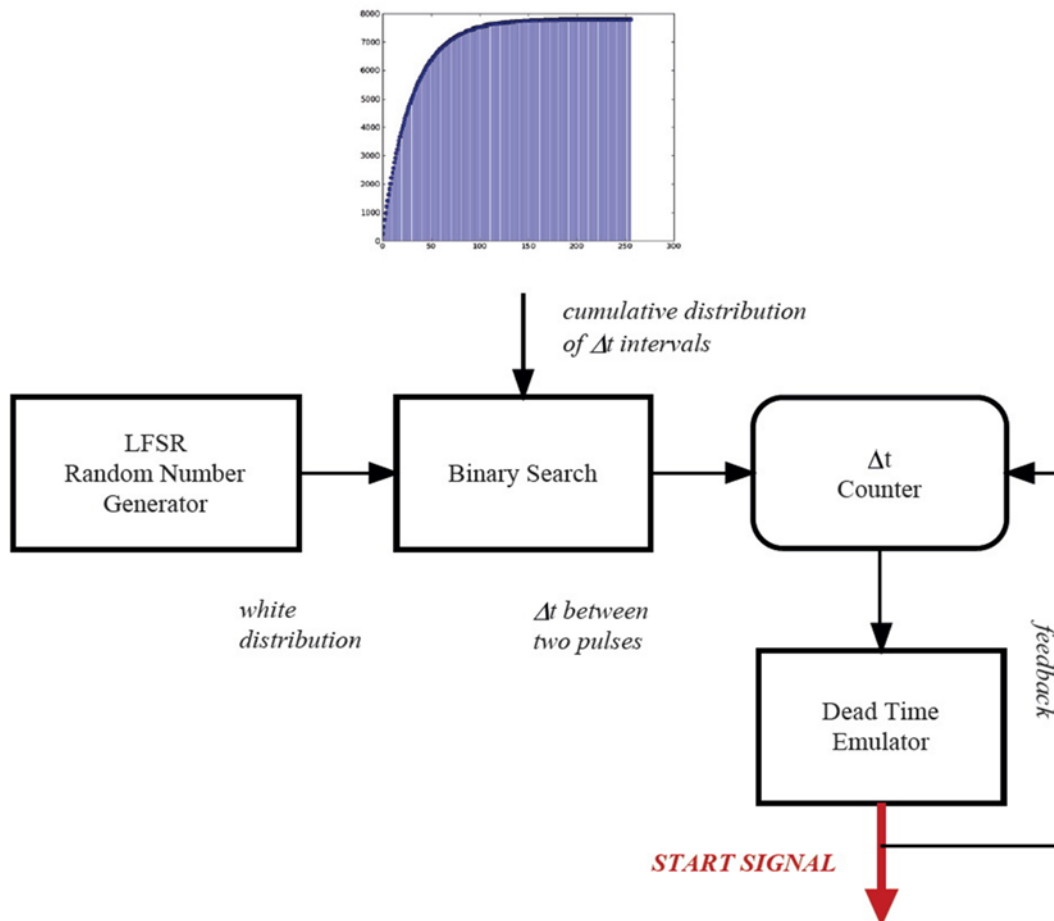


Figura 2 - 20: Schema a blocchi del circuito di generazione dei tempi.

diversa scalatura delle costanti.

Per generare gli intervalli temporali è stato inoltre introdotto un contatore che calcola i tempi e genera dei segnali di start, che vengono usati come interrupt globali in tutta la catena di generazione. Lo schema a blocchi è mostrato in figura 2.20.

Un generatore di numeri casuali a spettro bianco viene modulato da una funzione di densità di probabilità e vengono estratti i tempi di occorrenza degli eventi, che vengono inseriti in un contatore che genera effettivamente i tempi a partire da un segnale di clock molto veloce.

E' possibile infine decidere se il sistema si deve comportare in modo *non-paralyzable* (il sistema inibisce ogni generazione di eventi per un tempo τ seguente alla generazione di un altro evento) o *paralyzable* (se un evento viene generato entro un tempo τ dalla generazione di un altro evento, il nuovo evento viene ignorato e il sistema ignora ulteriori eventi che si generano entro un tempo τ dal nuovo evento).

2.4 Forma dell'impulso digitale

L'uscita dell'emulatore è un segnale analogico formato da una sequenza di impulsi la cui forma deve emulare il complesso del sistema di rivelazione, formato in generale da un sensore e da un front-end analogico.

Una singola interazione radiazione-materia produce normalmente nel sensore un certo numero di elettroni, in quantità proporzionale all'energia della radiazione incidente. Vi sono quindi degli elettrodi sul sensore che raccolgono la carica generata e la inviano allo stadio analogico.

La forma del segnale di corrente in uscita dal sensore dà informazioni su come le cariche vengono raccolte. I tempi di raccolta possono variare da pochi ns fino ai ms e la forma del segnale riflette queste tempistiche. In molti rivelatori la raccolta delle cariche è molto rapida ed è possibile schematizzare il segnale di raccolta delle cariche come in impulso di corrente.

Inoltre a seconda del rate di emissione è possibile pensare di acquisire i singoli impulsi e analizzarli, ovvero in *pulse mode*, oppure mediare gli impulsi tramite filtro passa basso e analizzare l'andamento del rate più che delle singole interazioni (questo studio può essere fatto nelle modalità *current mode* o *mean square pulse mode – MSV*).

Nella maggior parte delle applicazioni si preferisce operare in *pulse mode*, poiché le informazioni di energia e timing sono molto importanti e danno informazioni sulla natura dell'interazione o sul suo spettro energetico.

Il front end analogico è poi fonte di distorsione degli impulsi, che normalmente vengono volutamente allargati per permettere una più agevole misura dell'energia. Nelle applicazioni più comuni si verifica che il fronte di salita resta pressoché inalterato rispetto a quello dell'impulso di corrente in uscita dal detector, mentre viene a crearsi una coda tipicamente esponenziale di costante di decadimento τ .

Quando τ è molto inferiore al tempo di raccolta delle cariche nel sensore il segnale in uscita dal

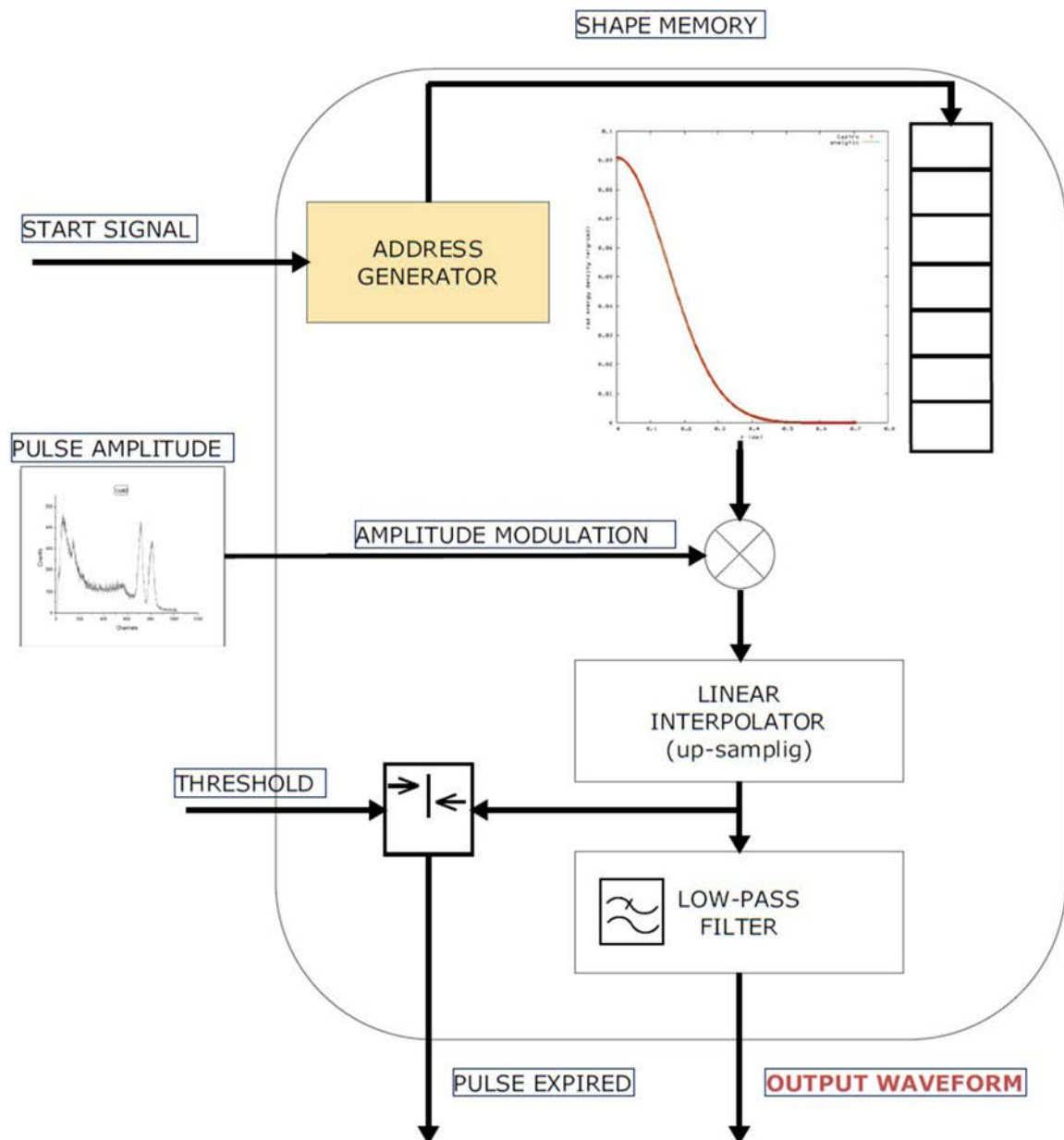


Figura 2 - 21: Schema a blocchi del circuito di emulazione della forma d'onda degli impulsi.

front-end ricalca quasi perfettamente la forma d'onda dell'impulso, e questa modalità viene usata quando è più importante la misura dei tempi rispetto a quella dell'energia. Nel caso opposto, quando τ è molto grande rispetto al tempo di raccolta, si ha un'integrazione della carica totale ($V_{max} = Q/C$) e una lunga coda esponenziale ($\tau = RC$). L'integrazione della carica permette una misura energetica più accurata, anche se richiede dei tempi di scarica notevoli che possono permettere l'analisi efficace solo a bassi rate di emissione.

Se infatti la capacità su cui la carica viene integrata non riesce a scaricarsi prima dell'arrivo di un altro impulso si verifica un fenomeno conosciuto come *pile-up*, ovvero la sovrapposizione della risposta di più impulsi. Il primo impulso non è ancora esaurito quando parte il secondo: le risposte analogiche si sommano e una coda esponenziale si somma al secondo impulso, deteriorando la misura dell'energia.

L'emulatore è in grado di ricostruire una forma d'onda arbitraria precaricata in memoria, sfruttando, se necessario, anche un blocco di interpolazione per emulare la forma d'onda per tempi lunghi senza occupare memoria in quantità eccessive.

Il blocco di emulazione della forma d'onda viene mostrato in figura 2.21. La memoria in cui è salvata la forma d'onda viene letta e questa moltiplicata per una costante che proviene dal blocco generatore di ampiezze. In questo modo è possibile associare all'impulso la relativa informazione di energia.

Una soglia permette di riconoscere quando la forma d'onda si è esaurita, ovvero quando risulta più piccola di un certo valore fissato: infatti per impulsi piccoli i valori significativi della forma d'onda saranno presenti per un minor numero di campioni a causa della scalatura e del fondo di rumore dello strumento.

Vi è inoltre un interpolatore che permette di emulare lunghi impulsi a partire da pochi campioni salvati in memoria (con waveform di pochi kBytes). Infine un filtro passa basso filtra gli impulsi per dare un valore medio (filtro attivato solo in *current-mode*).

Il sistema permette di generare anche impulsi in *pile-up*, fino a 16, e questo è possibile solo grazie all'utilizzo di 16 circuiti generatori di forma d'onda in parallelo, con 16 interpolatori. Poiché il circuito interpolatore è relativamente dispendioso in termini di calcolo computazionale (e quindi area su FPGA) sono state implementate 16 copie di un interpolatore lineare, una per ogni canale di generazione, per permettere la funzione di *pile-up*.

Appositi segnali di controllo permettono di emulare sistemi *paralyzable* e *non-paralyzable*, oppure di permettere fino a 16 *pile-up* contemporanei.

2.5 Emulazione della baseline

Il riferimento di un segnale analogico, denominato *baseline* (“linea di base”) spesso non è stabile e varia nel tempo. Questa variabilità dipende tanto dal rate di emissione (ad esempio ciò è evidente nei sistemi accoppiati in DC con scarsa cancellazione del doppietto polo-zero), quanto da effetti quali drift termici o temporali dovuti sia al sensore che all’elettronica a valle. La misura di un segnale analogico fatta quando la linea di base è instabile porta a inaccurattezze e a un allargamento dello spettro di energia. Vi sono pertanto circuiti che eseguono la misura in modo differenziale tra il segnale e la linea di base, circuiti che annullano la linea di base (BLR – *Base Line Restorer*) o apposite tecniche di signal procesising.

Come descritto precedentemente, lo strumento permette di emulare anche i comportamenti non ideali del sistema, e il drift della baseline è uno di questi.

Il blocco di emulazione della baseline (figura 2.22) è costituito da una piccola memoria che contiene alcuni punti della funzione di baseline che viene letta per estrarre una forma d’onda che viene interpolata. Infatti la baseline è molto lentamente variabile e serve un interpolatore per ridurre la memoria necessaria a contenere la forma d’onda. Proprio per la lenta variabilità l’interpolatore dev’essere particolarmente accurato e garantire una funzione interpolata che abbia qualche derivata continua. Nello specifico è stato implementato un interpolatore di tipo spline cubico, che garantisce continuità C_2 (si osservi il paragone tra interpolazione lineare e

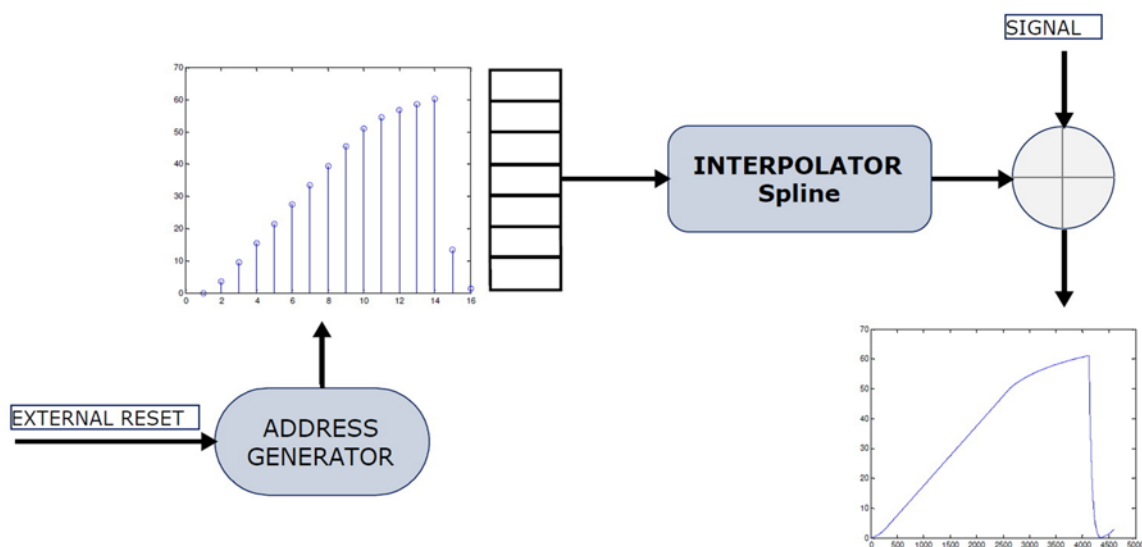


Figura 2 - 22: Schema a blocchi del circuito di emulazione della linea di base.

cubica di tipo spline in figura 2.23). La computazione è elevata e quindi anche l'area occupata, ma è un dispendio di risorse che è possibile affrontare poiché serve un solo emulatore di baseline in tutta la catena di generazione (e non 16 copie identiche come per il caso del pile-up).

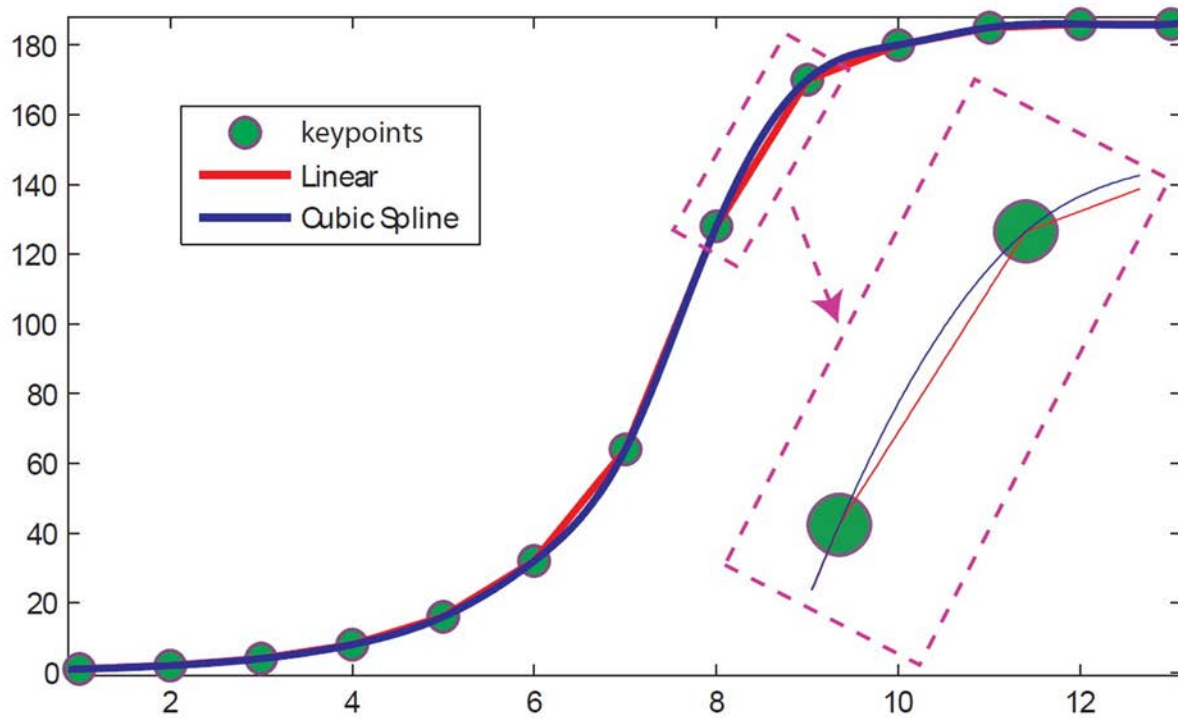


Figura 2 - 23: Interpolazione lineare (rosso) e cubica spline (blu).

2.6 Emulazione del rumore

Tra le altre non idealità del sistema troviamo sicuramente il rumore. Questo elemento intrinseco di ogni sistema è causa di deterioramento del segnale. Il parametro di interesse è solitamente espresso come rapporto segnale-rumore SNR. In questo sistema sono attualmente emulabili tre tipiche sorgenti di rumore: *rumore termico*, *rumore in bassa frequenza* e *rumore shot*.

In un tipico sistema di acquisizione con front-end analogico (mostrato schematicamente in figura 2.24) sono presenti le seguenti sorgenti di rumore: rumore dell'amplificatore riferito all'ingresso, rumore shot della corrente di polarizzazione del sensore, rumore termico di resistori in serie e parallelo.

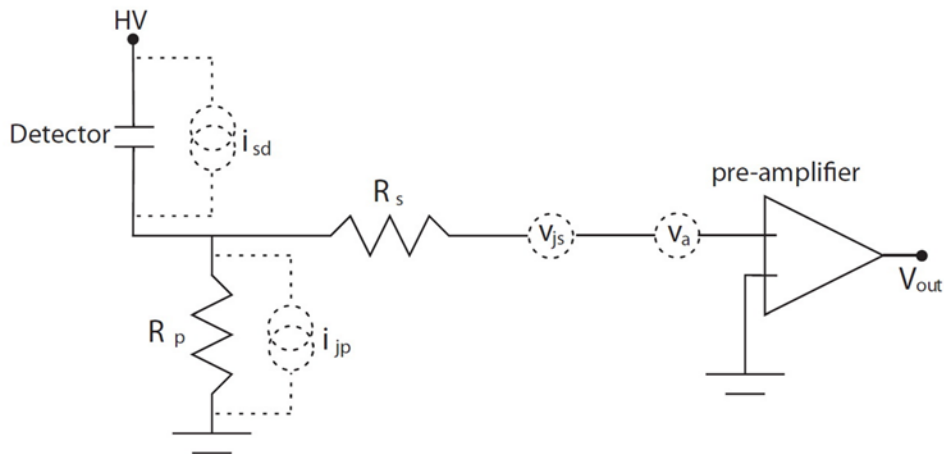


Figura 2 - 24: Sorgenti di rumore in uno stadio front-end per rivelazione nucleare.

Il blocco di emulazione genera dei valori casuali e li modula secondo una funzione che varia in frequenza e che rappresenta il tipico stadio di amplificazione. Il rumore viene aggiunto al segnale alla fine della catena di generazione, attraverso un nodo sommatore.

Dal punto di vista dell'emulatore, il segnale generato è il segnale all'uscita del preamplificatore. Svolgendo i calcoli, si trova che il rumore all'uscita risulta pari a:

$$V_{n,out}(f) = \sqrt{\int_0^{\infty} \left[\left(v_{as}^2 + \frac{A}{f} \right) + 2eI_d R_s^2 \Delta f + \frac{4k_B T}{R_p} + 4k_B T R_s \right] \cdot GAIN^2(f) \cdot df} \quad (2.15)$$

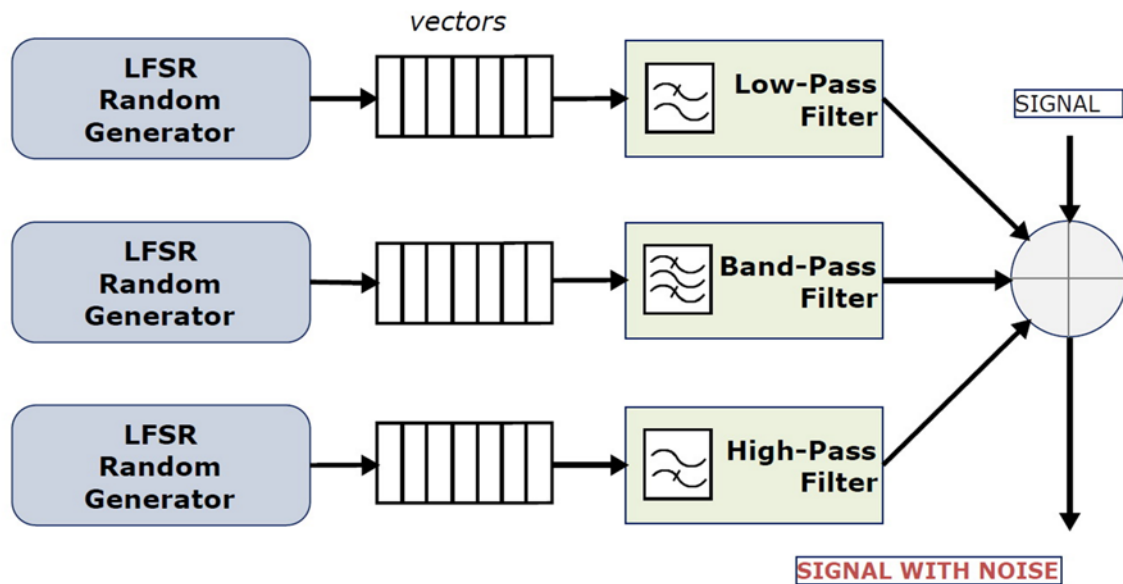


Figura 2 - 25: Schema a blocchi del circuito generatore di rumore digitale.

Per emulare questo rumore è stato creato un blocco a tre vie, come mostrato in figura 2.25. Tre generatori di rumore bianco vengono modulati da un filtro e le tre uscite sommate in un singolo nodo che a sua volta viene sommato al segnale generato dagli altri blocchi dello strumento. Infatti cercare di costruire un rumore bianco a partire da uno spettro tramite trasformata di Fourier inversa sarebbe un costo computazionale troppo elevato, soprattutto con throughput intorno ai 300 MSps. Utilizzando tre cammini si riescono a generare, una volta pesati opportunamente i coefficienti dei filtri IIR, le componenti in bassa, media e alta frequenza del rumore (figura 2.26).

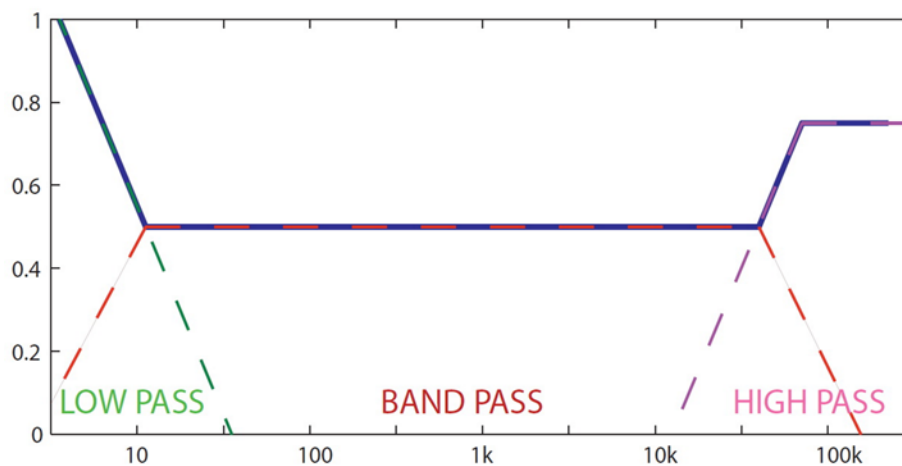


Figura 2 - 26: Risposta in frequenza dei tre filtri IIR.

2.7 Shaping dell'uscita

Quando si eseguono misure dell'energia sugli impulsi provenienti da un sensore di radiazioni, molto spesso viene eseguito un filtraggio particolare, che prende il nome di *shaping*. Questa operazione genera, a partire dagli impulsi, una forma d'onda che ha le caratteristiche per eseguire una misura a SNR ottimo. Tipici esempi di *shapers* sono i formatori *CR-RC* o *semi-gaussiani*.

Il formatore *CR-RC* implementa in cascata un blocco differenziatore *CR* e un blocco integratore *RC*, con le caratteristiche forme d'onda di figura 2.27b e risposta in frequenza descritta dall'equazione:

$$H(s)|_{CR-RC} = \frac{\tau_d s}{(\tau_{ds} + 1)(\tau_i s + 1)} \quad (2.16)$$

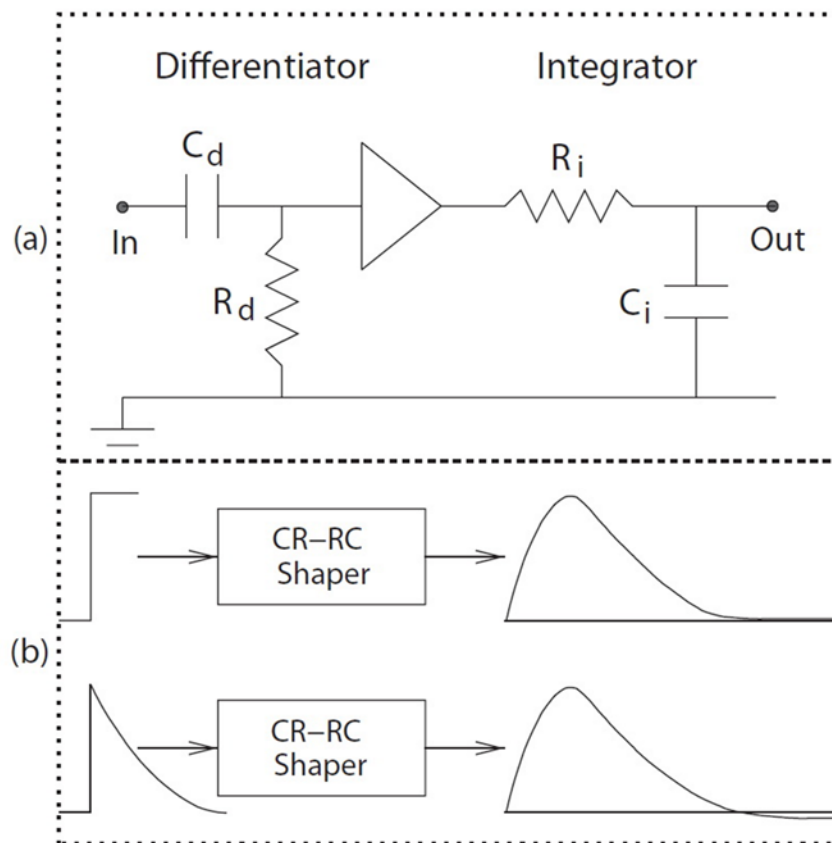


Figura 2 - 27: (a) Schema di principio del formatore *CR-RC*.
(b) Tipiche risposte all'impulso e allo scalino.

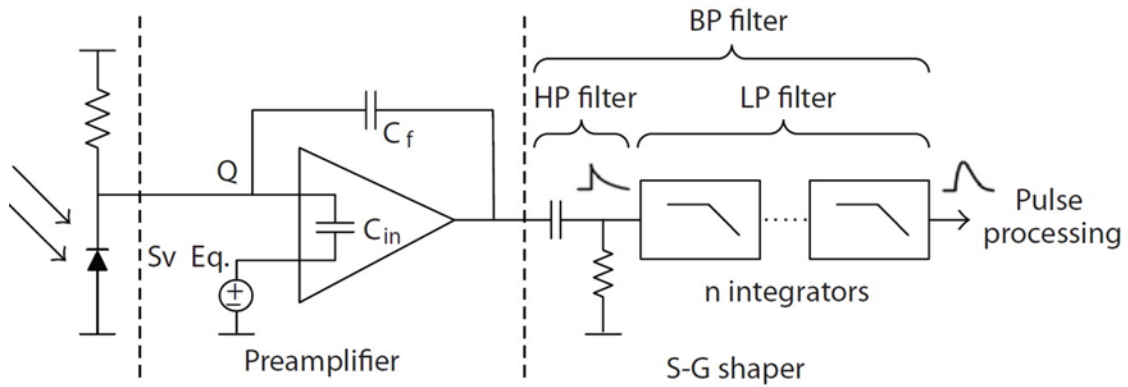


Figura 2 - 28: Schema a blocchi di un formatore semi-gaussiano.

Il formatore semi-gaussiano è costituito invece da un blocco differenziatore e da N blocchi integratori in cascata. Prende questo nome dal fatto che maggiore è N , maggiore è la somiglianza della risposta all'impulso con una curva gaussiana. Lo schema a blocchi di questo shaper è mostrato in figura 2.28 e la sua risposta all'impulso è:

$$H(s)|_{SG} = \frac{\tau_d s}{\tau_d s + 1} \cdot \left(\frac{A}{\tau_i s + 1} \right)^n \quad (2.17)$$

Nell'emulazione è importante tener conto anche del front-end analogico, e pertanto è necessario prevedere un blocco di filtraggio che possa comportarsi esattamente come un circuito formatore. A questo scopo è stato implementato un blocco IIR del quarto ordine programmabile e riconfigurabile, che permette di riprodurre il comportamento di shaper analogici quando richiesto. Lo schema a blocchi è riportato in figura 2.29.

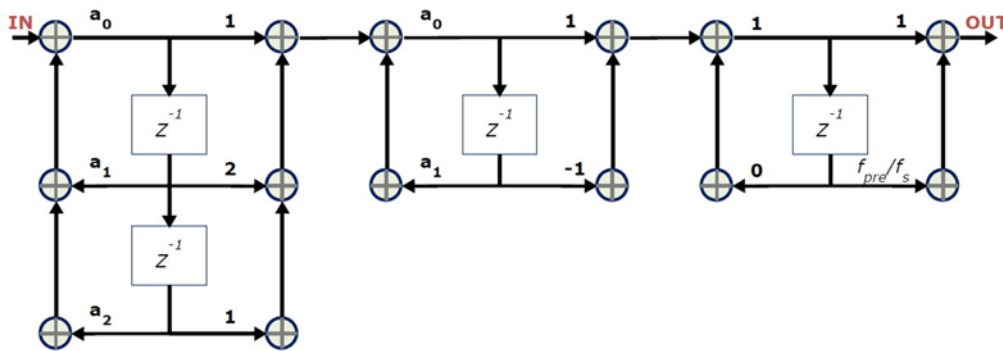


Figura 2 - 29: Schema di principio del filtro IIR.

2.8 Architettura Hardware

L'emulatore ha una complessa struttura hardware riconfigurabile che permette allo sviluppatore di implementare numerose funzioni. Il sistema è composto principalmente da due parti: la *motherboard*, con i core computazionali ad elevate prestazioni e le *schede di conversione*, intercambiabili, se necessario, che implementano il front-end analogico, la conversione e parte dell'elaborazione digitale quando serve. La macro-struttura è mostrata in figura 2.30.

La motherboard ha due core di calcolo, una FPGA di Xilinx e un DSP di Analog Devices, che comunicano tra loro tramite un bus dedicato. Questo permette di ottimizzare il calcolo anche in funzione dell'algoritmo.

Per la *generazione* delle forme d'onda su 4 canali, a 312.5 MSps e conversione D/A a 16 bit serve un throughput di dati pari a 20 Gbit/s calcolati in tempo reale, velocità che sicuramente un DSP non potrà mai raggiungere all'attuale stato dell'arte. In questo caso è quindi la FPGA che diventa il core principale, genera e distribuisce i dati ai 4 canali. L'uscita è prelevabile come segnale analogico all'uscita del DAC, oppure, tramite un apposito connettore, da un bus digitale a 16 bit dedicato.

Quando invece si fa lavorare il sistema in *acquisizione* e analisi è sicuramente più funzionale utilizzare un dispositivo di calcolo sequenziale, poiché esso integra già molte delle funzioni che servono, la sua programmazione è molto più facile e si possono eseguire operazioni molto complicate pagando il peso computazionale solo con una riduzione della velocità. In questo tipo di utilizzo la FPGA può ugualmente essere utilizzata per eseguire le operazioni più semplici o per agire da coprocessore per determinati tipi di operazioni che richiedono un elevato parallelismo.

Riducendo la velocità di generazione è anche possibile, con l'attuale configurazione, utilizzare lo strumento come *network analyzer*, generando dei segnali tramite il DAC e acquisendo tramite l'ADC un segnale analogico su cui è possibile fare analisi di vario tipo. Ad esempio è possibile generare una serie di toni e collegare il segnale analogico generato all'ingresso di un circuito in test; connettendo quindi l'ADC all'uscita di questo circuito si calcolano modulo e fase della sinusoide in uscita. Generando toni sufficientemente vicini è possibile ricostruire l'intera risposta in frequenza dello stadio. Un'altra possibilità consiste nel generare un singolo

tono e connetterlo all'ingresso di un amplificatore, acquisirlo all'uscita del circuito e, tramite FFT, calcolare la distorsione e il rumore che si aggiungono.

La FPGA integra la comunicazione con il bus PCI-Express, attraverso cui il sistema si connette a un SB-PC (Single Board PC). Il PC, che monta processore Atom di Intel, viene utilizzato, grazie alla presenza di un monitor touch-screen, come interfaccia utente e permette di integrare un motore MATLAB per semplificare alcune operazioni di analisi. Il bus PCI-E permette un

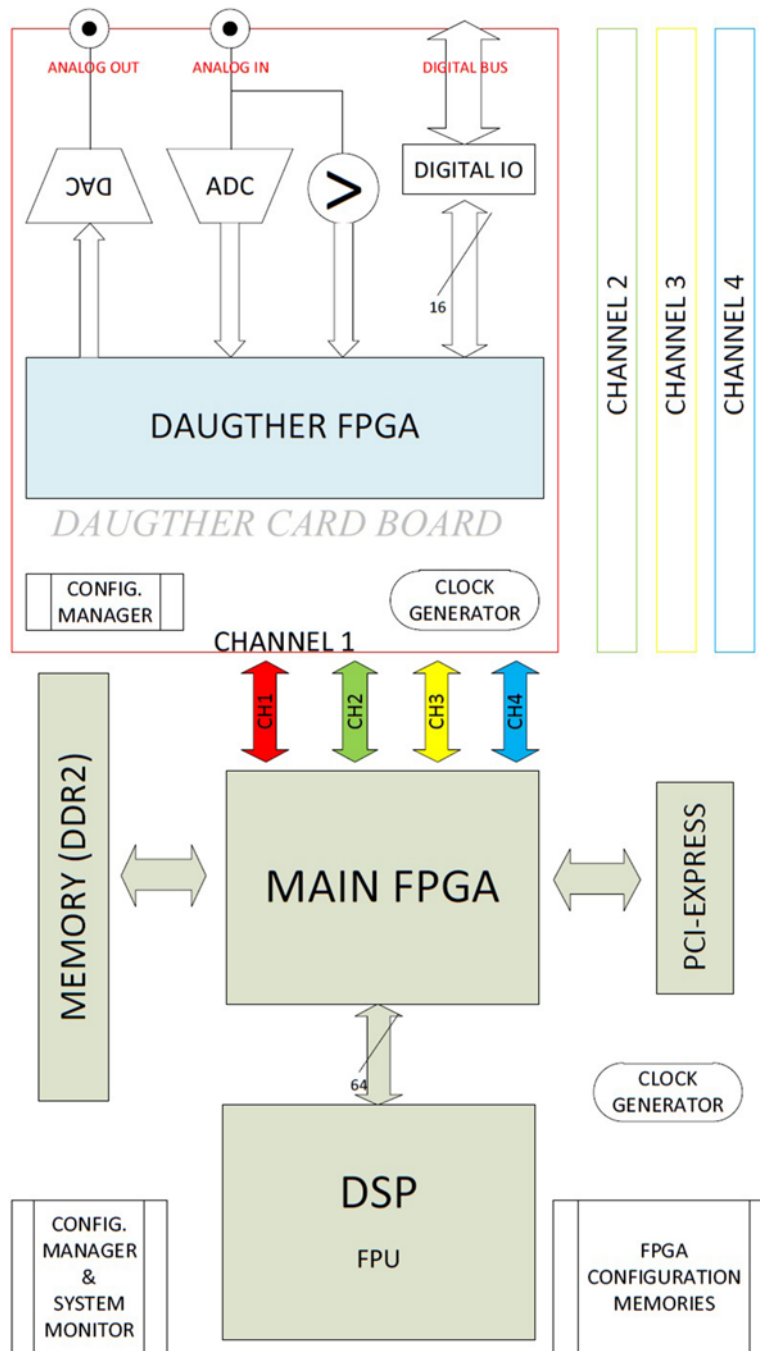


Figura 2 - 30: Schema a blocchi dell'hardware della motherboard. In questo disegno non è riportato il collegamento con il SB-PC.

trasferimento da e verso il PC di 200Mbyte/s con funzione DMA, sufficiente a garantire un'analisi in tempo reale dei dati acquisiti dai canali analogici.

E' stata installata inoltre una memoria DDR a 4 Gbytes, interfacciata direttamente alla FPGA, che permette di salvare grosse moli di dati, che sarebbe impossibile tenere direttamente all'interno del core. Il bus con il DSP permette al dispositivo sequenziale di interfacciarsi direttamente con la memoria.

Un chip dedicato (System ACE) permette inoltre di interfacciare l'FPGA a una Compact Flash, in modo da salvare agevolmente i dati acquisiti o informazioni di configurazione in modo non volatile.

Infine vi è un System Monitor che controlla i valori delle tensioni di alimentazione e le temperature, tramite sensori disposti in più punti della scheda.

Le schede di conversione dei dati verranno descritte nel seguito in modo più dettagliato, poiché riguardano più da vicino il presente lavoro di tesi.

3

Scheda di conversione dei segnali

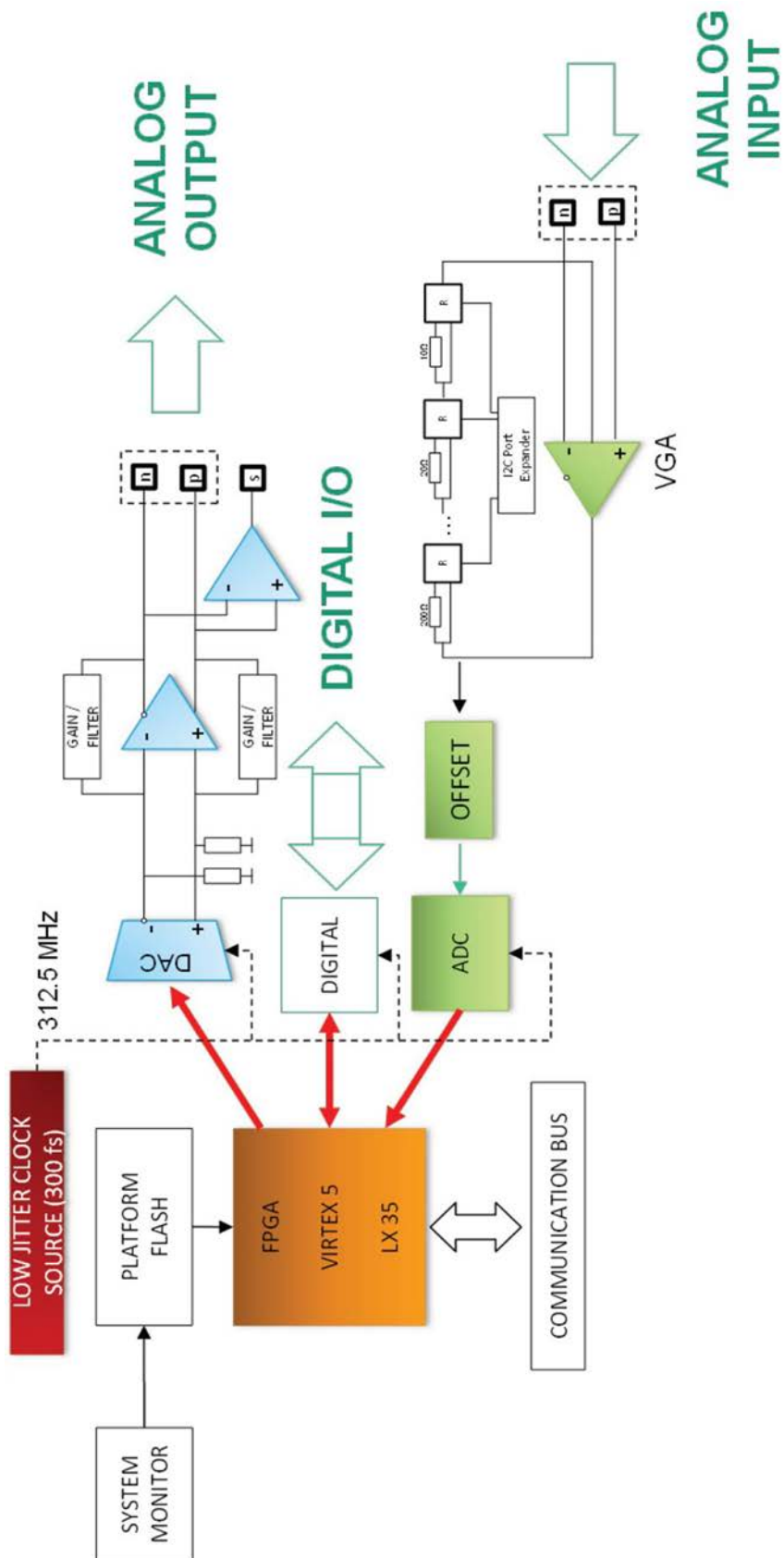


Figura 3 - 1: Schema a blocchi della scheda di conversione.

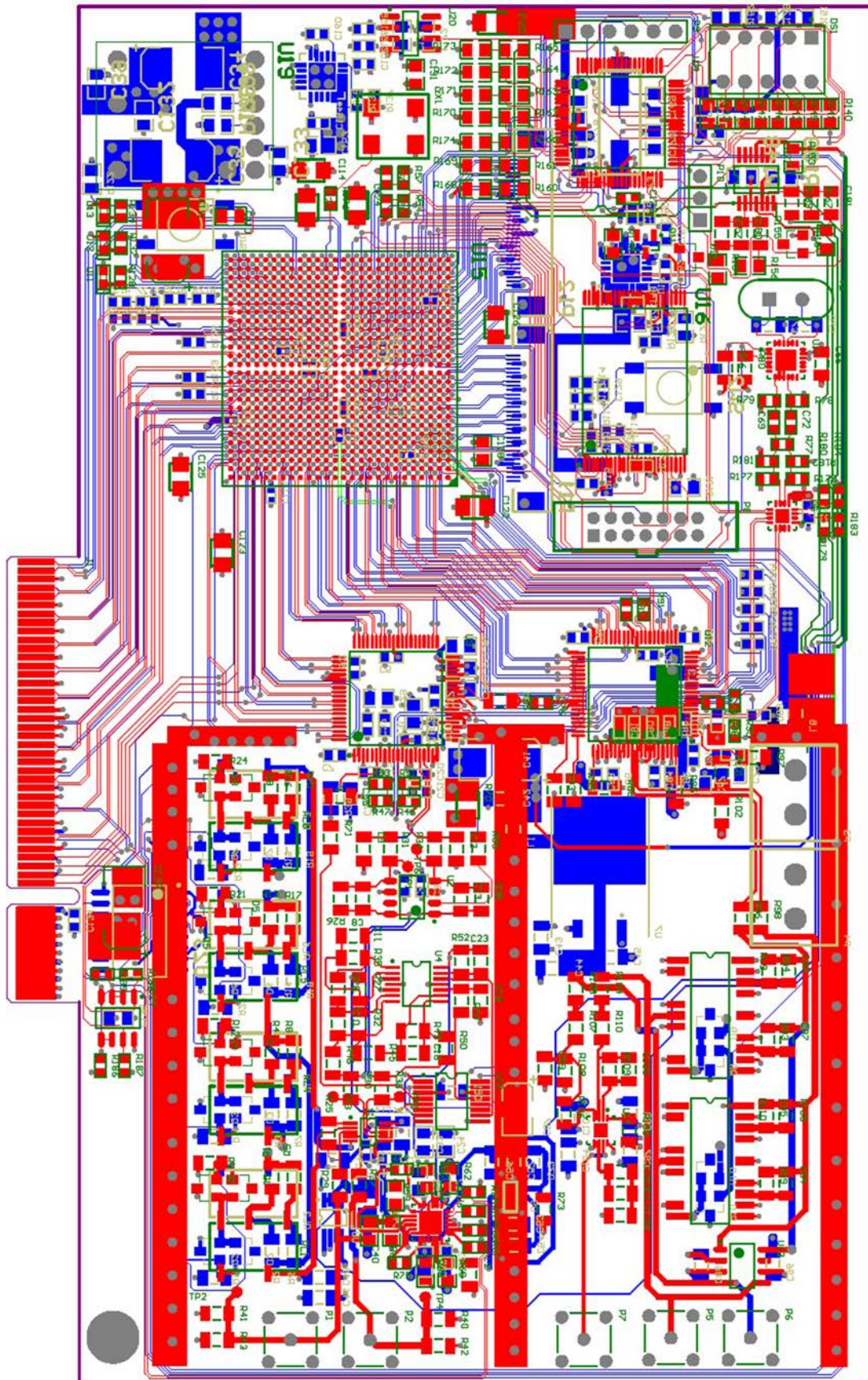


Figura 3 - 2: Layout della scheda di conversione.

3.1 Struttura della scheda di conversione

In questa descrizione si farà riferimento alle figure 3.1 e 3.2, che mostrano rispettivamente lo schema a blocchi e il layout delle schede di conversione.

Vi sono tre aree principali su queste schede: il *condizionamento del segnale analogico*, il quale a sua volta è divisa in due sotto-regioni di input e output, la *conversione A/D e D/A* e il blocco di *elaborazione e comunicazione*.

La parte di generazione (convertitori D/A) riceve dati a 16 bit a una frequenza di bus di 312.5 MHz dall'FPGA e converte queste informazioni in corrente analogica. Il circuito analogico di condizionamento che si trova subito a valle del DAC converte questa corrente in una tensione proporzionale al valore della corrente erogata dal dispositivo di conversione e fornisce un'uscita dello strumento con una dinamica che varia da -4 a 4V (8 V_{pp}), sia in modalità single-ended che in fully-differential.

Lo stadio di ingresso è stato realizzato in modalità fully-differential con guadagno variabile digitalmente, regolatore di offset e driver ADC che si comporta da buffer. Il segnale analogico è convertito in parole digitali a 14 bit e a 312.5 MSps e inviato all'FPGA su bus LVDS.

E' anche presente un comparatore ultra veloce (350 fs di rising time) che genera un segnale differenziale connesso direttamente all'FPGA. Questo elemento è stato previsto per attuare la funzione di trigger del segnale.

I bus digitali degli stadi di conversione sono connessi alla FPGA, che svolge il compito di multiplexer tra ADC e DAC, in modo da permettere al sistema di eseguire tutte le sue funzioni in generazione e analisi dei segnali. La FPGA prevede anche un bus di I/O che comunica con qualsiasi dispositivo che supporti lo standard LVDS. Ciò può essere utile se si sta progettando uno stadio digitale di *processing* dei segnali e non si è ancora scelto l'ADC. Questa porta rende quindi possibile la trasmissione dei singoli campioni degli impulsi direttamente su bus digitale, per trasportare l'elaborazione degli stessi su un altro sistema. E' quindi possibile valutare le performance di elaborazione di un sistema digitale quando ancora non si dispone dell'ADC. Su questa porta il sistema è in grado di emulare le non idealità tipiche di una catena di acquisizione e mostrare effetti quali saturazione, limite di slew-rate e non idealità dell'ADC. Queste impostazioni possono essere salvate direttamente su una Platform Flash presente nel sistema.

Un monitor di sistema controlla in tempo reale le tensioni sia dello stadio analogico che digitale e invia i dati raccolti via I²C al sistema centrale.

3.2 Considerazioni sui circuiti Mixed-Signal

I sistemi di processamento dei segnali attuali molto spesso richiedono l'utilizzo di dispositivi misti analogico-digitale, come i convertitori ADC o DAC, e veloci core di calcolo (DSP e FPGA). Se si vogliono processare segnali analogici ad ampia banda è necessario porre un occhio di riguardo alle specifiche dei convertitori utilizzati. Infatti mantenere range dinamici ampi e basso rumore in ambienti digitali ad alta velocità dipende dalla bontà delle tecniche di progetto di questi sistemi, come ad esempio un corretto routing dei segnali per minimizzare i crosstalk, il decoupling sulle alimentazioni e un corretto trasporto del riferimento di massa. In passato si tendeva a considerare in modo diverso i circuiti ad alta precisione e bassa velocità rispetto ai circuiti high-speed; in generale la figura di merito per fare questa discriminazione trovava luogo nella frequenza del clock dei convertitori (ADC o DAC), ovvero al sampling rate. Oggi, tuttavia, la maggior parte dei circuiti mixed-signal sono da considerarsi circuiti high-speed a tutti gli effetti, e devono quindi essere trattati di conseguenza.

Tutti gli ADC con sample-and-hold interno, normalmente usati nei sistemi a campionamento continuo, operano con clock aventi caratteristiche di rise e fall-time molto ripide, di qualche ns, e devono essere trattati come dispositivi high-speed, anche se le frequenze di campionamento possono apparire basse.

I circuiti analogici e digitali sono molto simili tra loro, se si considera il fatto che entrambi trasmettono informazioni sfruttando una variazione del potenziale elettrico, ma la loro differenza si trova nei livelli di tensione e di immunità al rumore. I sistemi digitali operano con livelli di tensione distinti, che possono essere contenuti in range relativamente ampi, che coprono anche il 10-20% della tensione di alimentazione. Un driver digitale è incaricato di generare questi livelli. Per immunizzare il sistema dal rumore i driver generano livelli di tensione con range più stretti rispetto a quelli accettati dal ricevitore. Non appena la tensione entra nei range accettati dal ricevitore, il circuito digitale interpreta correttamente il livello. Per questa ragione questi circuiti sono meno suscettibili ai rumori e alle distorsioni. Tuttavia, i circuiti digitali sono più rumorosi delle loro controparti analogiche.

D'altro canto i segnali analogici contengono informazioni anche nella loro forma d'onda. Se questa varia potrebbe compromettere il funzionamento del circuito. I segnali analogici, in genere, sono anche molto più piccoli in ampiezza, rendendo più difficile il raggiungimento di alti livelli di SNR.

Le ipotesi iniziali sono le seguenti:

- Corretta distribuzione del riferimento di massa e routing appropriato per ogni linea di segnale per assicurare un'accurata conversione del segnale.
- Disposizione dei livelli di massa e alimentazione su piani diversi, in modo da evitare loop spuri di corrente.
- Il posizionamento dei componenti su una scheda mixed-signal è sempre un punto critico nella progettazione.

E' importantissimo fare determinate considerazioni sul layout della scheda PCB per raggiungere buoni livelli di performance quando si stanno utilizzando componenti mixed-signal. In particolare i dispositivi analogici possiedono diverse caratteristiche rispetto ai componenti digitali: diverse richieste di potenza, correnti, tensioni e specifiche di dissipazione del calore, solo per elencarne alcune.

Questo paragrafo mostra come è possibile progettare il sistema per impedire che il riferimento di massa della circuiteria digitale influenzi negativamente il segnale analogico in analisi.

Bisogna tener presenti due principi della compatibilità elettromagnetica: prima di tutto che la corrente dovrebbe tornare alla sorgente sfruttando percorsi i più vicini possibile all'andata, creando un'area di spira minima tra andata e ritorno; in seguito bisogna considerare che un sistema dovrebbe avere un unico piano di massa, per evitare di creare un dipolo emissivo (antenna).

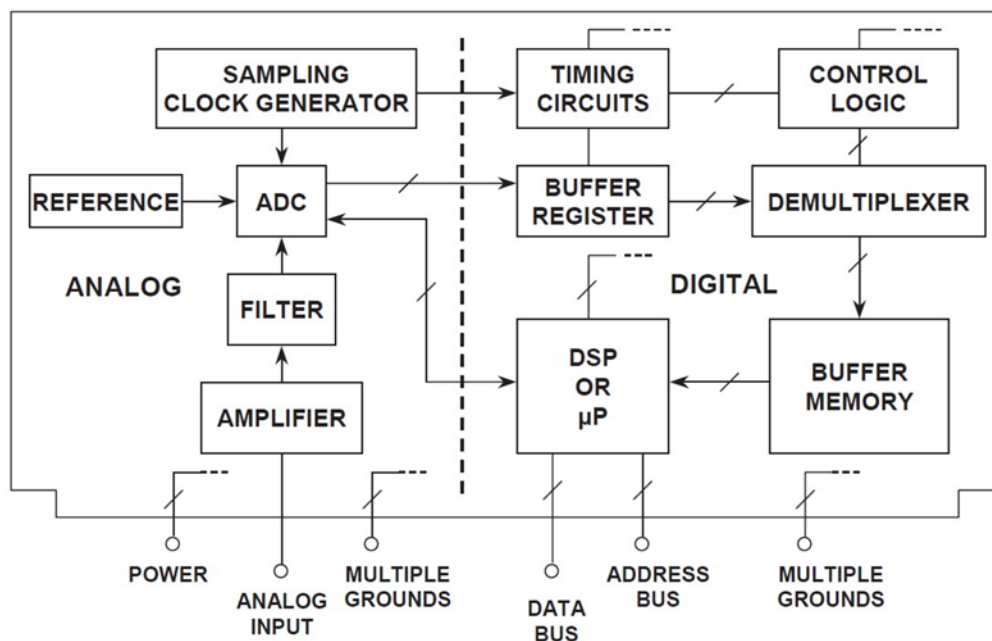


Figura 3 - 3: I circuiti analogici e digitali dovrebbero essere tenuti separati.

3.2.1 Posizionamento dei componenti

I circuiti digitali ad alta velocità hanno segnali transienti molto veloci e questi devono essere posti molto vicini ai connettori e lontani dalla circuiteria analogica, poiché essa è molto sensibile al rumore digitale del sistema. Normalmente esistono dei componenti che fanno da interfaccia tra il mondo analogico e quello digitale, come ad esempio i convertitori ADC e DAC, e i microcontrollori di prestazioni modeste. Questi componenti vengono di solito posti tra i circuiti analogici e quelli digitali ad alta velocità.

I dispositivi analogici sono molto sensibili alle interferenze e ai crosstalk e quindi dovrebbero essere disposti vicini tra loro per evitare lunghi collegamenti che aumenterebbero in modo drammatico la suscettibilità. Tenere questo gruppo di componenti lontano dai dispositivi digitali high-speed riduce inoltre l'iniezione di rumore dovuta ai percorsi di ritorno delle linee digitali. I circuiti rumorosi includono le alimentazioni, i relè e gli switch ad alte correnti. Generalmente è quindi una buona regola tenere le parti analogiche unite e lontane dal resto dei componenti rumorosi.

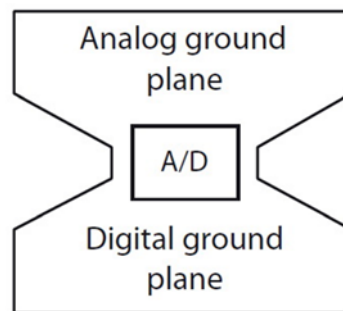


Figura 3 - 4: Un layout funzionale per sistemi a singolo convertitore prevede lo splitting del piano di massa e la connessione a stella.

Il corretto posizionamento dei componenti è quindi oltremodo importante, ed è un fattore determinante per assicurare la bontà dei segnali analogici, così come la separazione dei piani di alimentazione e massa delle circuiterie analogica e digitale.

Per ottenere le più alte performance possibili è importante posizionare i vari blocchi di elaborazione affinché essi interagiscano il meno possibile in termini di crosstalk e rumore. Per esempio, ridurre la lunghezza delle piste riduce la capacità distribuita sulle linee e diminuisce la mutua induzione tra le linee di segnale.

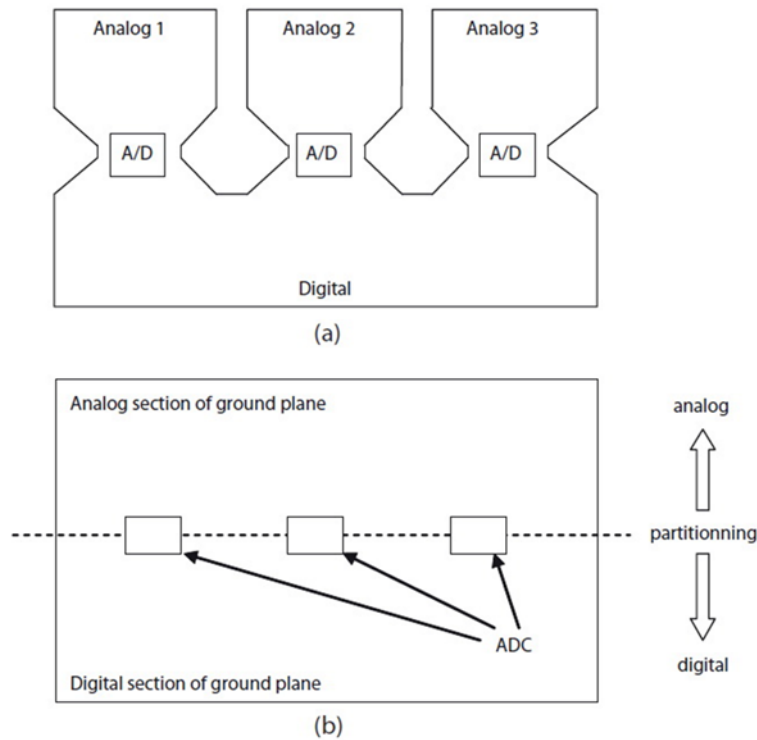


Figura 3 - 5: (a) Regioni separate per piani di massa analogici e digitale. (b) Una board mixed-signal partizionata tra piani analogico e digitale.

Se il sistema contiene un solo ADC (figura 3.4), è possibile dividere il piano di massa e connettere le sezioni analogica e digitale in un unico punto, ovvero dove è stato posizionato l'ADC stesso, e ricordare che *non* si devono trasportare altri segnali tra le due zone.

Questa regola di design, che connette a stella i due piani di massa proprio nel punto in cui si posizione il dispositivo mixed-signal, è generalmente funzionale nei sistemi in cui è presente un unico convertitore, ma non è ottima per sistemi con più dispositivi mixed-signal. Inoltre i piani di massa dovrebbero essere distanziati tra loro il più possibile per evitare accoppiamenti.

In figura 3.5 si mostra un metodo ottimo per il posizionamento in sistemi multi-converter. Se il sistema presenta più di un ADC è possibile riprodurre questo modello di layout. Si osserva che ogni ADC ha un suo piano di massa indipendente e che non ci sono connessioni tra i vari piani di massa analogici.

3.2.2 Regole per trasportare i riferimenti di massa e alimentazione

La filosofia del punto stella per i piani di massa sostiene che deve esistere un unico punto di riferimento (zero) per tutte le tensioni del sistema. Questo è chiamato “punto stella di massa”

(star ground point). Non è necessario che il layout assomigli a una stella, ma è importante che tutte le tensioni siano misurate prendendo un unico punto di riferimento ben preciso (il punto stella appunto) e non un punto generico di massa.

Sebbene teoricamente sia un metodo valido, è spesso difficile da implementare. Per esempio, se in un sistema si cerca di tracciare tutti i collegamenti pensando di ridurre al massimo i problemi di interazione tra segnali, gli effetti di alta impedenza e i percorsi di ritorno di massa, spesso si incontrano problemi implementativi. Quando poi si aggiungono le alimentazioni al sistema, si introducono ulteriori cammini di ritorno rumorosi e capita spesso che le correnti in gioco siano tali da corrompere i segnali. Quest'ultimo particolare problema può essere risolto progettando alimentazioni analogiche e digitali separate tra loro (e quindi percorsi di ritorno separati) per i vari blocchi del sistema. La separazione delle alimentazioni è molto comune nei sistemi misti analogico-digitale.

E' inevitabile, nei pressi dei dispositivi digitali, che si generi un forte rumore, poiché le transizioni dei livelli logici sono molto veloci e richiedono elevate correnti di picco che vengono prelevate dall'alimentazione durante la commutazione. Fortunatamente i ricevitori digitali sono immuni a rumori dell'entità delle centinaia di millivolt, e quindi richiedono un decoupling sulle alimentazioni normalmente modesto.

Dall'altro lato, invece, i circuiti analogici sono molto sensibili al rumore sia sul livello di massa che su quello di alimentazione. Il parametro di interesse a questo proposito è il PSRR, ossia il trasferimento di un disturbo presente sull'alimentazione direttamente sull'uscita. Questo parametro, normalmente buono in DC, peggiora molto velocemente quando si sale in frequenza. Diventa perciò indispensabile, ad alte velocità, la separazione dei blocchi analogico e digitale del sistema, tanto sui segnali che sulle alimentazioni, unitamente a tutti i relativi cammini di ritorno.

E' spesso essenziale avere alimentazioni separate, anche se le tensioni di funzionamento dei dispositivi sono diverse. Uno stadio di amplificazione analogica, funzionante alla tensione nominale di +5V, non può infatti essere connesso alla stessa linea a +5V da cui si deriva una tensione inferiore (ad esempio a +2.5V) che alimenta un dispositivo digitale quale una RAM o una FPGA, poiché i picchi di corrente richiesti dai dispositivi digitali andrebbero a ripercuotersi come rumore anche sulla linea a +5V, deteriorando il segnale analogico all'uscita dell'amplificatore. Il sistema funzionerebbe lo stesso, ma senza ottenere le prestazioni migliori possibili, che, invece, si desiderano.

Un altro elemento importante della connessione a stella è che il punto di giunzione dei piani di massa è pensato in modo che non vengano introdotte correnti “digitali” nel piano di massa analogico.

Nelle sezioni analogiche è inoltre importantissimo mantenere una bassa impedenza tra tutti i punti del circuito che vengono connessi al riferimento di massa. Questo non è solo importante per i percorsi di ritorno della corrente di segnale, ma anche per minimizzare le correnti parassite generate ad esempio per accoppiamento elettromagnetico. Si ottiene dunque un effetto schermo che aumenta l’immunità del sistema ai disturbi interni ed esterni.

In figura 3.6 si mostra un possibile problema che deriva da considerazioni di layout inaccurate. Quando non si pende un unico punto come riferimento di massa del sistema, le correnti dei blocchi analogici e digitali possono interferire tra loro, modificando i livelli dei riferimenti di tensione. In questo particolare esempio vi è la condivisione di un tratto del percorso di ritorno che presenta parassiti resistivi e induttivi. Se questo può non essere un problema significativo per gli stadi digitali, lo è invece per le parti analogiche, in quanto si introduce un cammino di rumore (generato dai dispositivi digitali) dalle alimentazioni ai segnali che vengono processati in maniera analogica.

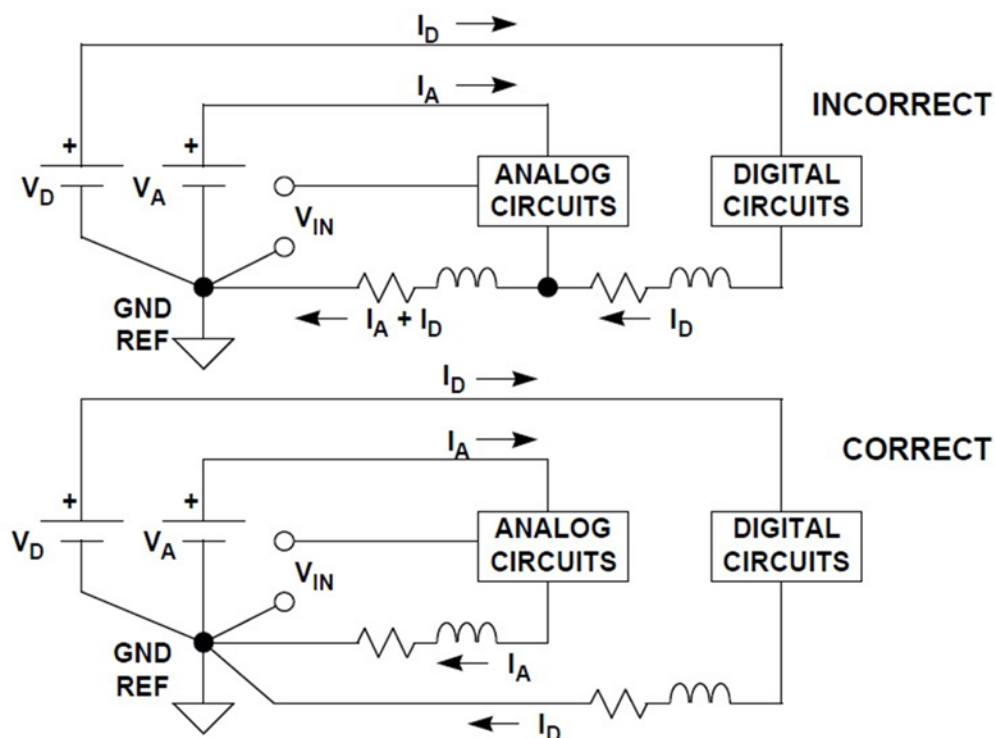


Figura 3 - 6: Le correnti digitali che scorrono nel ritorno analogico generano errori nei riferimenti di tensione.

Sempre in figura 3.6 viene presentata la soluzione al problema, che rappresenta perfettamente il concetto di punto stella del riferimento di massa. Tuttavia implementare questo concetto in sistemi con molte linee di segnale (e di ritorno) risulta difficile, poiché ogni linea avrà una sua lunghezza e quindi un contributo diverso dei parassiti resistivo e induttivo. Perciò si rende necessario l'utilizzo di un piano di massa a bassissima impedenza per minimizzare questi effetti, che peggiorano ad alta frequenza.

I componenti più sensibili, come amplificatori e riferimenti di tensione, vengono sempre riferiti al piano di massa analogico con opportuno decoupling. Gli stessi ADC e DAC vengono spesso trattati come fossero circuiti analogici e quindi riferiti alla massa analogica con decoupling per stabilizzare e filtrare le tensioni di alimentazione. I componenti mixed-signal più evoluti (e in generale tutti quelli high-speed) mostrano sulla loro piedinatura la presenza di contatti di massa analogica (AGND) e digitale (DGND) separati, in modo da favorire al progettista la connessione a stella dei piani di massa.

All'interno di un circuito integrato mixed-signal ci sono sia circuiti analogici che digitali e questi vengono normalmente tenuti separati internamente per quanto concerne le alimentazioni e le masse.

E' buona regola impiegare alimentazioni separate anche quando la tensione di alimentazione è la stessa. Se il convertitore presenta uno o più piedini di alimentazione digitali è consigliabile collegarli a una alimentazione ausiliaria analogica e separata o filtrarla con una rete LC a π . Tutti i piedini di alimentazione del convertitore dovrebbero avere un decoupling verso il riferimento analogico, e tutte le alimentazioni logiche dovrebbero presentare decoupling verso il piano di massa digitale.



Figura 3 - 7: Sovrapposizione dei piani analogico e digitale.

L'alimentazione digitale dovrebbe essere utilizzata per tutte le parti digitali e posizionate sopra il piano di massa digitale; l'alimentazione analogica va invece usata laddove si alimentano parti

dell'integrato analogiche o mixed-signal. Anche in questo secondo caso bisogna tenere il piano di massa analogica sotto le porzioni dell'integrato che richiedono l'alimentazione analogica. E' inoltre importante che un piano di massa digitale non si sovrapponga a un piano di massa analogica, come si vede dalla figura 3.7. Se infatti è presente un accoppiamento capacitivo tra i due piani è possibile che un accoppiamento RF trasmetta correnti parassite da un piano all'altro. I piani di alimentazione sono progettati con le stesse accortezze dei piani di massa. Inoltre è bene tenere il piano di alimentazione completamente contenuto entro il rispettivo piano di massa. Questo garantisce un piano di alimentazione analogica sopra un piano di massa analogica, e un piano di alimentazione digitale sopra un piano di massa digitale. In questo modo gli accoppiamenti capacitivi tra le linee di alimentazione e i piani di massa non corrispondenti sono minime.

Per quanto riguarda il decoupling, i condensatori, normalmente ceramici, devono essere posti il più vicino ai piedini di alimentazione dell'integrato. Talvolta è necessario utilizzare batterie di condensatori di differenti valori per estendere in frequenza la zona di corretto funzionamento dei condensatori.

Infine, il segnale di clock per il convertitore va trattato come un segnale analogico e deve essere riferito al piano di massa analogica con un forte decoupling. Dovrebbe inoltre essere isolato dalla rumorosa circuiteria digitale.

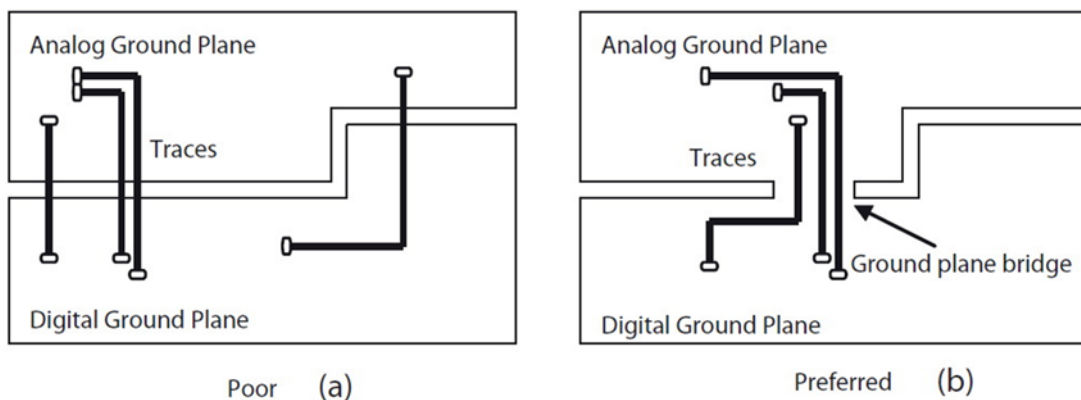


Figura 3 - 8: Linee di segnale che attraversano i piani di massa in zone separate (a) e nel singolo punto di contatto (b).

3.2.3 Routing dei segnali tra le porzioni analogica e digitale

Ogni segnale trasportato sulla PCB necessita di un cammino di ritorno per la corrente, che scorre attraverso il conduttore di massa. Questa connessione deve avere la minima impedenza possibile.

Se il piano di massa viene diviso in parte analogica e parte digitale e si tracciano delle linee di segnale perpendicolarmente alla spaccatura del piano, non c'è nessun percorso di ritorno vicino alla linea di segnale e la corrente è costretta a scorrere creando un anello solitamente molto ampio, e quindi anche molto emissivo, nonché sensibile ai disturbi elettromagnetici. Inoltre la corrente che scorre in larghi anelli produce un aumento dell'impedenza del cammino di massa. Una progettazione accurata deve tenere conto dei percorsi della corrente delle linee di ritorno. Se c'è la necessità di trasportare segnali da un piano all'altro, ciò può essere fatto unendo i piani in un punto, e facendo passare le linee di segnale necessarie sopra questo punto di unione, come mostrato in figura 3.9. In questo modo il percorso di ritorno è assicurato al di sotto delle linee di segnale, minimizzando l'area di spira e quindi l'emissività e la sensibilità elettromagnetiche. Tuttavia può capitare che i percorsi di andata e ritorno debbano divergere per esigenze di design. In questo sfortunato caso è bene cercare di minimizzare, per quanto possibile, l'area della spira di corrente che si crea, in modo da evitare al massimo problemi RF.

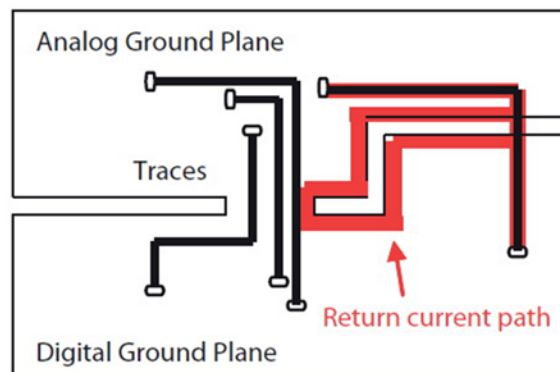


Figura 3 - 9: Quando le correnti divergono, si crea un anello.

3.2.4 Considerazioni sul routing del segnale di clock per i convertitori

In un sistema ad alte prestazioni che contiene uno o più componenti di conversione A/D o D/A, è necessaria la generazione di un segnale di clock per i convertitori. Questo segnale deve essere

il più pulito possibile, poiché il jitter del clock modula il segnale analogico da campionare e quindi degrada il segnale. Il generatore di clock per ADC e DAC deve essere diviso dalla circuiteria digitale rumorosa e di solito è alimentato con un'alimentazione analogica; infine è bene applicare un pesante decoupling ai suoi piedini di power supply.

L'effetto del jitter del segnale di clock sul rapporto segnale rumore (SNR) è approssimabile come

$$SNR = 20 \log_{10} \left[\frac{1}{2\pi f t_j} \right] \quad (3.1)$$

dove SNR è l'SNR perfetto di un ADC ideale di risoluzione infinita e in cui l'unica sorgente di rumore è quella che causa il jitter t_j sul clock.

Idealmente il segnale di clock dovrebbe essere riferito alla massa analogica all'interno di un sistema con piani di massa separati. Tuttavia non è sempre possibile a causa dei vincoli di

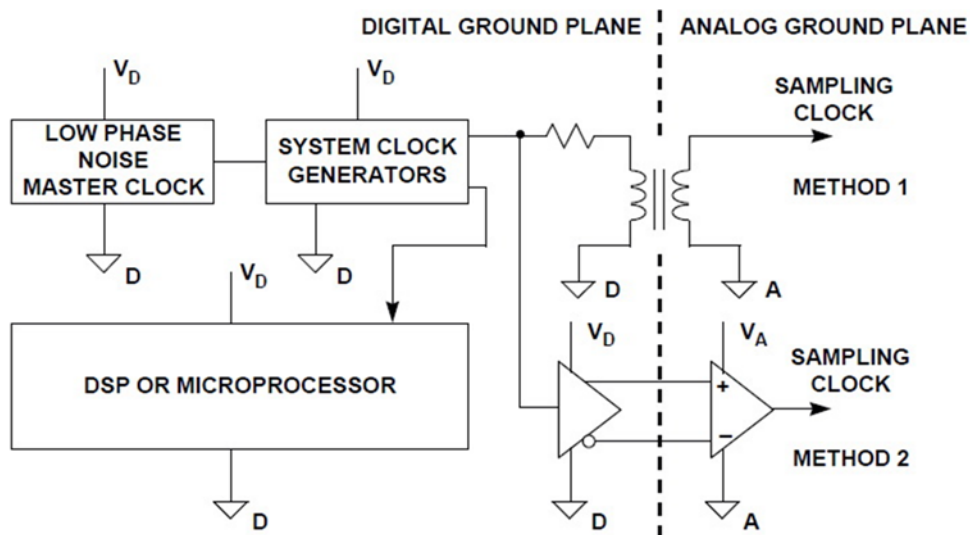


Figura 3 - 10: Distribuzione del clock dal piano digitale a quello analogico.

layout. In molti casi il clock può essere generato a partire da una frequenza più alta che serve altre periferiche sulla scheda e che viene generata dal lato digitale. Deve quindi essere trasportato dal suo luogo di origine, il piano digitale, all'ADC che si trova sul piano analogico. Il rumore di massa tra i due piani si somma direttamente al clock, generando un jitter in eccesso. Il jitter degrada il SNR del segnale campionato e genera armoniche non desiderate. E' possibile

porre rimedio a questo problema trasmettendo il clock in maniera differenziale con un piccolo trasformatore RF, come si vede da figura 3.10, o un driver differenziale high-speed con relativo ricevitore. Se si usa un driver differenziale, è consigliabile utilizzare un protocollo fisico ECL per minimizzare il jitter di fase. In un sistema a singola alimentazione di +5 V, la logica ECL può essere connessa direttamente tra la massa e l'alimentazione a +5 V (PECL) e l'uscita può essere accoppiata in AC verso l'ingresso dell'ADC dedicato al segnale di clock. In entrambi i casi, il clock di partenza deve essere generato a partire da un oscillatore a cristallo a basso rumore di fase.

3.2.5 Masse per sistemi mixed-signal multi-board

Molti datasheet di ADC, DAC e altri dispositivi mixed-signal discutono di come impostare il layout delle masse su singola PCB. Questo è stato fonte di confusione quando si prova ad applicare il principio di massa a stella a sistemi multi PCB. L'idea è sempre quella di dividere la scheda nei due piani analogico e digitale.

E' anche caldamente consigliabile di connettere i piedini di massa analogica (AGND) e digitale (DGND) di un convertitore insieme e unire i due piani di massa in quel punto. Ciò crea essenzialmente un sistema a massa a stella, con il punto di giunzione sotto il dispositivo mixed-signal. Tutte le correnti rumorose digitali che scorrono dalla alimentazione digitale ritornano alla sorgente di alimentazione attraverso il piano di massa digitale e restano isolate dalla porzione analogica del circuito. Se questo tipo di approccio funziona bene per una singola scheda PCB a singolo convertitore, non è particolarmente funzionale per sistemi multi-board con la presenza di più dispositivi mixed-signal. In sistemi in cui sono presenti molte PCB, o anche in sistemi a singola PCB contenente più dispositivi di conversione, le masse sono connesse generalmente in molti punti e questo crea la possibilità di percorsi ad anello per la corrente digitale, che rischia quindi di interferire con il segnale analogico. E' quindi impossibile, in questo caso, creare un sistema con masse a stella.

In figura 3.11b è sintetizzato l'approccio per progettare le masse analogica e digitale per un dispositivo che ha basse correnti digitali. Il piano analogico non è corrotto dalle correnti digitali, perché queste scorrono da V_D , tramite il condensatore di decoupling, fino a DGND.

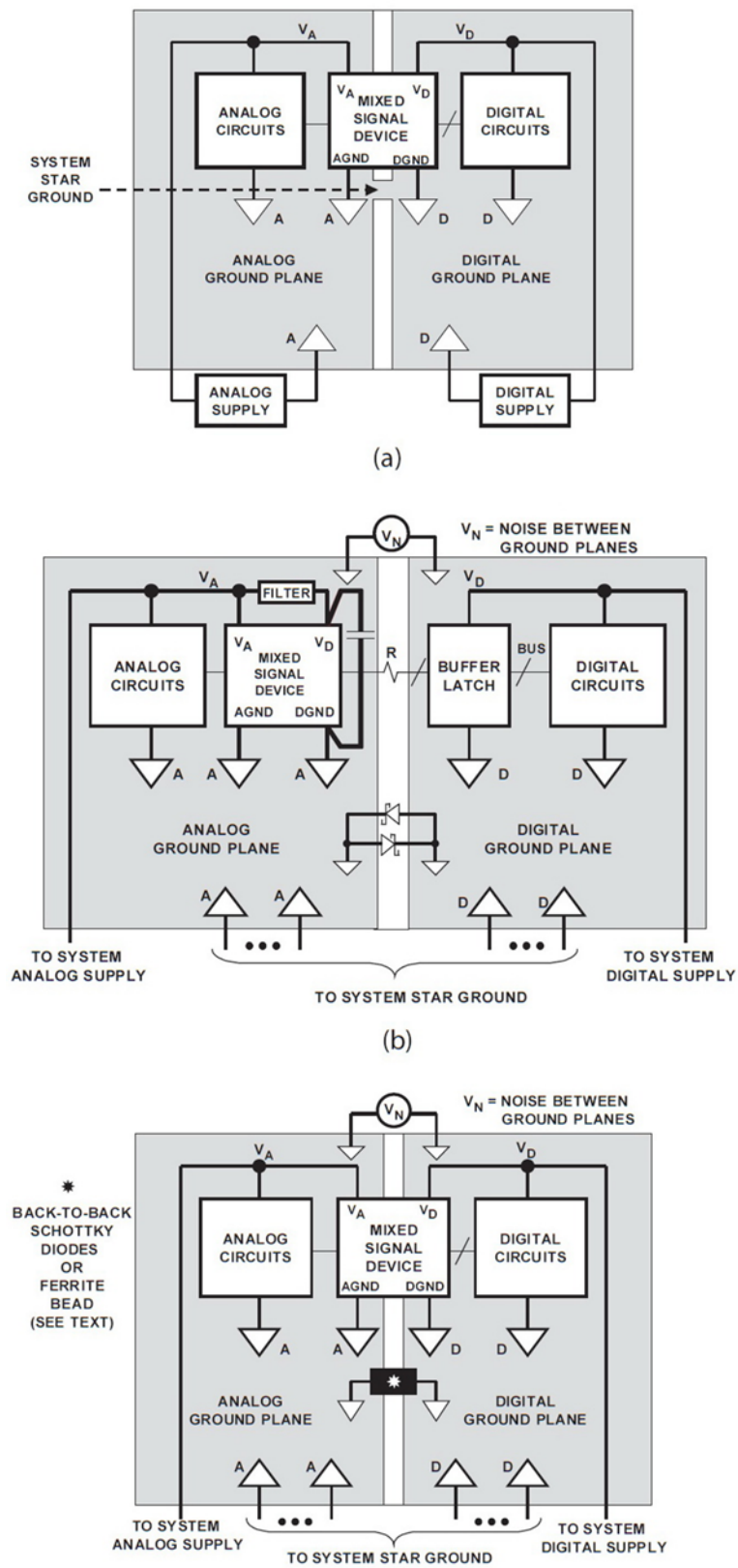


Figura 3 - 11: : (a) Grounding per sistema a singola board. (b) Multi-board con correnti digitali contenute. (c) Multi-board con alte correnti digitali.

Il dispositivo mixed-signal è, in queste condizioni, trattato da vero e proprio componente analogico. Il rumore V_N tra i piani di massa riduce il Noise Margin al ricevitore, ma in generale non è dannoso se mantenuto sotto i 300 mV utilizzando un cammino a bassa impedenza che porta fino al punto stella delle masse.

Tuttavia i dispositivi di conversione attuali stanno divenendo sempre più densi di circuiteria digitale, e quindi richiedono correnti digitali sempre maggiori, aggiungendo sempre più rumore di natura digitale alle correnti di alimentazione. Il metodo appena presentato si affida completamente al buon grado di decoupling del condensatore posto tra V_D e DGND, che cerca di limitare le correnti digitali all'interno di un piccolo loop. Tuttavia, se le correnti in gioco sono sufficientemente elevate e hanno componenti in DC o bassa frequenza, il condensatore di decoupling dovrebbe essere irragionevolmente grande. Ogni corrente che scorre al di fuori di questo piccolo loop deve necessariamente scorrere nel piano analogico di massa e va a degradare i segnali analogici processati.

E' difficile prevedere quale livello di corrente che scorre nel piano analogico diventa intollerabile in un sistema. Quello che si può fare da qui in poi è proporre un sistema di progettazione delle masse diverso, che garantisca performance migliori.

L'alternativa è mostrata in figura 3.11c: la massa analogica AGND del dispositivo mixed-signal è connessa al piano di massa analogico e la massa digitale DGND è connessa al piano di massa digitale. Le correnti digitali sono isolate dal piano analogico, ma il rumore che si trova tra i due piani di massa è applicato direttamente tra i piedini AGND e DGND del dispositivo. Per far sì che questo metodo funzioni i circuiti interni analogico e digitale del dispositivo mixed-signal devono essere isolati. L'ultimo fattore da considerare è proprio il rumore tra i due piani, che deve essere contenuto per mantenere alto il Noise Margin delle porte logiche e per non corrompere il segnale analogico.

La figura 3.11c mostra come è possibile utilizzare diodi Schottky back-to-back o un nucleo di ferrite per connettere i piani analogico e digitale. I diodi Schottky impediscono alle componenti DC o in bassa frequenza di tensione di svilupparsi tra i due piani. Queste componenti rischiano di danneggiare permanentemente il dispositivo se superano i 300mV, poiché si trovano proprio tra i piedini AGND e DGND. Un'alternativa ai diodi Schottky è un nucleo di ferrite, che garantisce una connessione in bassa frequenza tra i piani ma isola frequenze oltre qualche MHz, quando la ferrite diventa resistiva.

Questo protegge il dispositivo da tensioni spurie tra AGND e DGND, ma può introdurre dei loop di corrente in bassa frequenza tra i piani di massa e potrebbe non essere adatto per sistemi ad alta risoluzione.

3.2.6 Immunità elettromagnetica

Oggi il trend in elettronica porta i sistemi a essere sempre più piccoli e veloci, e c'è uno spostamento dall'elettronica analogica a quella digitale. Si vogliono creare circuiti che abbiano la più bassa sensibilità elettromagnetica, unitamente a una bassa emissività e alle più elevate prestazioni in termini di velocità computazionale.

E' la variazione dell'andamento delle correnti, che, accelerando gli elettroni, crea interferenze elettromagnetiche. Più si sale in frequenza e maggiore è la banda richiesta, maggiore sarà la suscettibilità elettromagnetica e l'emissività del sistema. Da questo punto di vista può essere utile considerare la relazione tra le frequenze operative e le emissioni irradiate. E' importante considerare la frequenza di base di funzionamento di ogni dispositivo e la topologia del suo circuito. Tuttavia le frequenze delle armoniche generate da questi componenti possono essere anche 10 o 100 volte più alte della fondamentale. Le armoniche dispari (3, 5, 7, 9, ...) sono quelle che in genere creano i maggiori problemi. Come risultato, il passaggio da sistemi

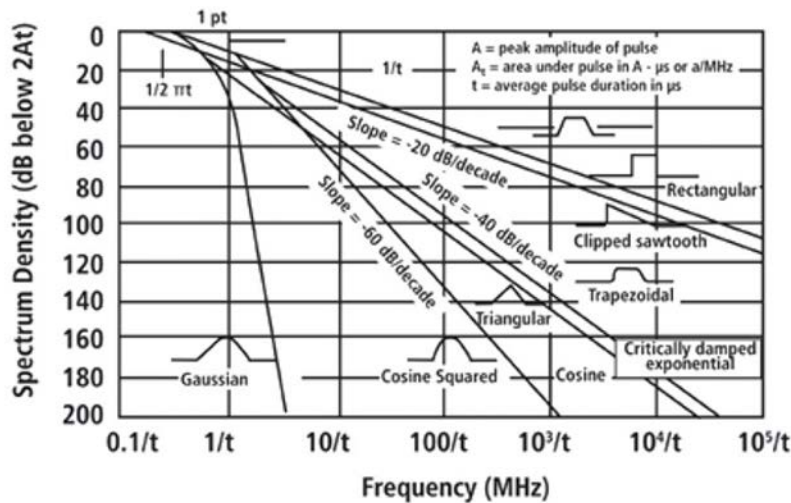


Figura 3 - 12: Confronto delle caratteristiche elettromagnetiche di alcuni tipi di segnale.

analogici a digitali high-speed comporta un aumento drammatico dei problemi di compatibilità elettromagnetica.

Nei sistemi analogici, le frequenze superiori alla fondamentale hanno generalmente potenza trascurabile e non rientrano nei problemi di accoppiamento elettromagnetico.

Le armoniche di un segnale di forma *gaussiana* sono più che altro un concetto matematico che una realtà pratica, e si osserva sperimentalmente che le armoniche più elevate decadono rapidamente.

Un *coseno squadrato* ha uno spettro molto simile a quello di una sorgente lineare a onda continua (CW) con qualche distorsione: le sue armoniche superiori si attenuano a 60dB per decade di frequenza.

Spostandosi da segnali analogici a *segnali digitali* a bassa frequenza, non ci sono particolari effetti intorno alla frequenza fondamentale, ma la potenza delle armoniche RF è significativa poiché l'attenuazione passa da 60 a 40dB per decade di frequenza. Spostandosi ulteriormente verso sistemi digitali high-speed la situazione peggiora ulteriormente, poiché l'attenuazione arriva a soli 20dB per decade. Dati gli attuali tempi di rise e fall molto brevi, le armoniche RF contengono molta più potenza rispetto ai circuiti digitali del passato. La radiazione emessa dai dispositivi elettronici deriva sia da correnti differenziali che di modo comune. Nei dispositivi a semiconduttore le correnti differenziali che scorrono in modo sincrono nei percorsi di massa e alimentazione generano campi elettrici variabili nel tempo che possono propagarsi attraverso un materiale conduttivo o nello spazio libero.

I livelli di radiazione elettromagnetica creati dai loop di corrente sono proporzionali al quadrato della più elevata frequenza generata. Queste frequenze sono determinate dai tempi di rise e fall degli impulsi digitali e contengono potenza significativa anche a distanza di 10 o 15 armoniche rispetto alla frequenza operativa. Il tempo di rise determina anche la banda del circuito. Per piccoli circuiti, le cui dimensioni sono inferiori alle dimensioni di risonanza, il livello di emissione dell'onda piana, espresso in $\mu\text{V/m}$ può essere calcolato con la seguente equazione:

$$E = 1.3 \cdot A \cdot i \cdot \frac{f^2}{d \cdot \frac{S}{2}} \quad (3.2)$$

dove A è l'area di irraggiamento [cm^2], i è la corrente [A], f è la frequenza [MHz], d è la distanza a cui viene effettuata la misura [m], S è il fattore di efficienza dello schermo.

La suscettibilità irradiata, dall'altro lato, aumenta linearmente con la frequenza a cui il circuito viene esposto. Per piccoli circuiti, le cui dimensioni sono inferiori alle dimensioni di risonanza, la massima tensione V_i indotta nel circuito da un'onda piana che cade nella banda del circuito è:

$$V_i = \frac{2\pi\varepsilon \cdot A \cdot B_{pb}}{\lambda S} \quad (3.3)$$

dove ε è l'intensità del campo elettrico incidente [V/m], A è l'area di spira che cattura l'onda piana [m²], B_{pb} è l'ampiezza della banda passante, λ è la lunghezza d'onda dell'onda incidente [m] e S è il fattore di efficienza dello schermo.

Dalle equazioni 3.2 e 3.3 possiamo trarre le seguenti conclusioni. Per quanto riguarda le emissioni, l'intensità del campo elettrico è controllata da specifiche che devono rispettare delle normative di massima emissività proprie di ogni ambiente. La distanza è presa dalla sorgente dell'emissione all'apparecchio che viene irradiato. E' possibile notare che la frequenza è espressa al quadrato. Ciò spiega perché ad alte frequenze i dispositivi siano molto più delicati per quanto riguarda la compatibilità elettromagnetica. Quindi, per garantire l'immunità elettromagnetica, si dovrebbero progettare accuratamente, con schermature e layout adatti, soprattutto i circuiti ad alte frequenze e ad alte correnti. Infatti le emissioni aumentano linearmente con l'area formata dall'anello di corrente, e bisogna pertanto garantire che le correnti differenziali, o i cammini di andata e ritorno siano molto vicini. E' bene assicurarsi che non ci siano loop di corrente indesiderati e ad area ampia, dato che questa è normalmente la causa maggiore dei problemi di compatibilità elettromagnetica.

I designer elettronici devono controllare l'area dei loop una volta che le correnti e le frequenze in gioco sono state stabilite, al fine di garantire l'area minima.

Una volta dimensionati questi parametri manca solo la schermatura. La schermatura consiste nel porre una barriera conduttiva che avvolge il circuito per isolarlo. Lo schermo ideale dovrebbe essere un contenitore conduttivo di un certo spessore che non abbia fessure. Si definisce fattore di efficienza dello schermo SE il rapporto espresso in decibel tra l'energia che si trova da un lato dello schermo e l'energia che si trova dall'altro lato.

Per le sorgenti esterne allo schermo, l'assorbimento e la riflettività dello schermo (in dB) si aggiungono per ottenere il valore complessivo di *SE*. Per sorgenti all'interno dello schermo, solo l'assorbimento viene considerato nel calcolo complessivo.

L'assorbimento del materiale usato per lo schermo dipende dalla sua conducibilità, permeabilità e spessore, mentre la riflettività dipende solo dalla conducibilità e della permeabilità. Ciò è però vero solo per uno schermo ideale senza fessure. Nella pratica i due fattori principali sono l'entità delle fessure, le proprietà meccaniche e la bontà delle giunzioni dell'involucro che costituisce lo schermo.

La schermatura funziona sia per l'emissività sia per la suscettibilità. Può essere una soluzione unica per far fronte ai problemi di entità elettromagnetica, anche se è possibile ridurre i costi se si combina questa tecnica con altre accortezze a livello di design, ad esempio pensando a un layout delle masse e delle piste di segnale che riduce al minimo le correnti parassite e le aree dei loop di corrente. E' dunque molto più funzionale pensare ai problemi di compatibilità elettromagnetica fin dall'inizio del progetto.

Un ultimo accorgimento per gli schermi consiste nel connettere l'involucro alla massa analogica direttamente sulla PCB. Ogni apertura degrada le performance dello schermo, quindi è consigliabile utilizzare un piano di massa il più continuo possibile e ridurre al minimo lo spazio e le fessure tra le varie parti conduttive.

3.2.7 Strategie di immunizzazione elettromagnetica applicate alla scheda

La board di conversione dei segnali è un sistema mixed-signal molto critico. Avere risoluzione di 16 bit significa che il rumore massimo all'uscita deve essere di 50 μV su una banda di 350 MHz. Lo stadio di ingresso ha un guadagno variabile da 1 a 64 e banda massima tra 150 e 2 MHz. Con guadagno di 64, l'LSB dell'ingresso dello strumento è di soli 2.8 μV .

Per questo tutte le strategie descritte fin qui sono state messe in pratica per raggiungere le massime performance.

Il piano di massa delle schede di conversione è partizionato come si vede dalla figura 3.13a, mentre in figura 3.13b si osserva come i piani di massa e alimentazione sono disposti nello stack dei layer. Non ci sono sovrapposizioni tra i piani del lato digitale e quello analogico per ridurre al minimo i cammini spuri delle correnti.

L'ADC e il DAC assorbono circa 2 A di corrente dalle alimentazioni digitali. Queste sono senza alcun dubbio elevate correnti che hanno rapide variazioni dovute alle commutazioni a frequenze che arrivano fino a 300MHz. Questo non rende possibile connettere direttamente i due piani, poiché queste elevate correnti genererebbero differenze di potenziale tra i due piani di svariati mV, centinaia di volte superiori alla risoluzione desiderata dello strumento.

Lo schema utilizzato per connettere tutte le masse è quello presentato in figura 3.11c, con un diodo di protezione posto tra i piani di massa analogica e digitale.

Il punto stella delle masse è il contenitore dello strumento. Questa soluzione è stata adottata per

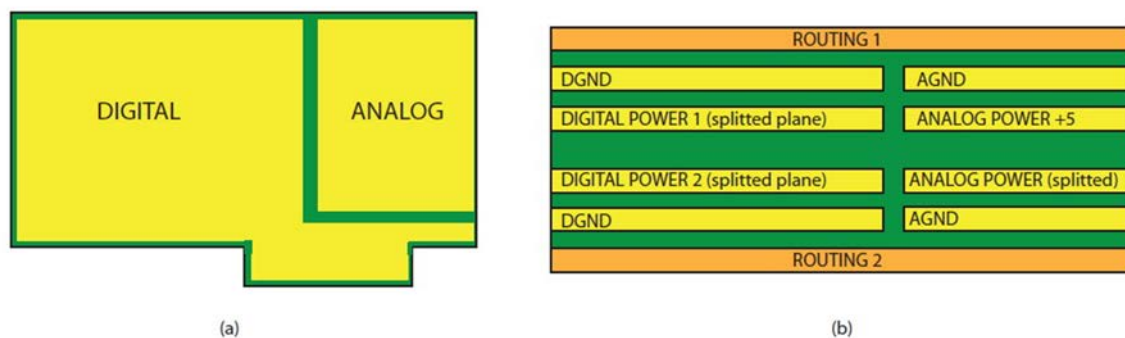


Figura 3 - 13: (a) Separazione dei piani di massa sulle schede di conversione. (b) Disposizione dei layer (stackup).

garantire un cammino a bassa resistività per le correnti di ritorno degli strumenti esterni connessi al terminale di schermo dei connettori.

Se consideriamo una connessione delle masse come presentata in figura 3.14a, si nota che la motherboard è inevitabilmente connessa a terra attraverso il contenitore metallico. La scheda di conversione non ha una connessione al contenitore della massa analogica, ma c'è una connessione sulla motherboard delle masse analogica e digitale. Un rumore generato nello stadio digitale della motherboard viaggerà attraverso la terra, raggiungerà la massa dello strumento collegato esternamente e ritornerà indietro verso il nostro strumento attraverso la massa analogica. Il loop si va a chiudere nel punto stella delle masse. In questo modo, se si connette uno strumento esterno, si vanifica l'effetto del punto stella, poiché lo strumento esterno introduce un nuovo punto di connessione tra le masse e, tra l'altro, con un loop molto ampio.

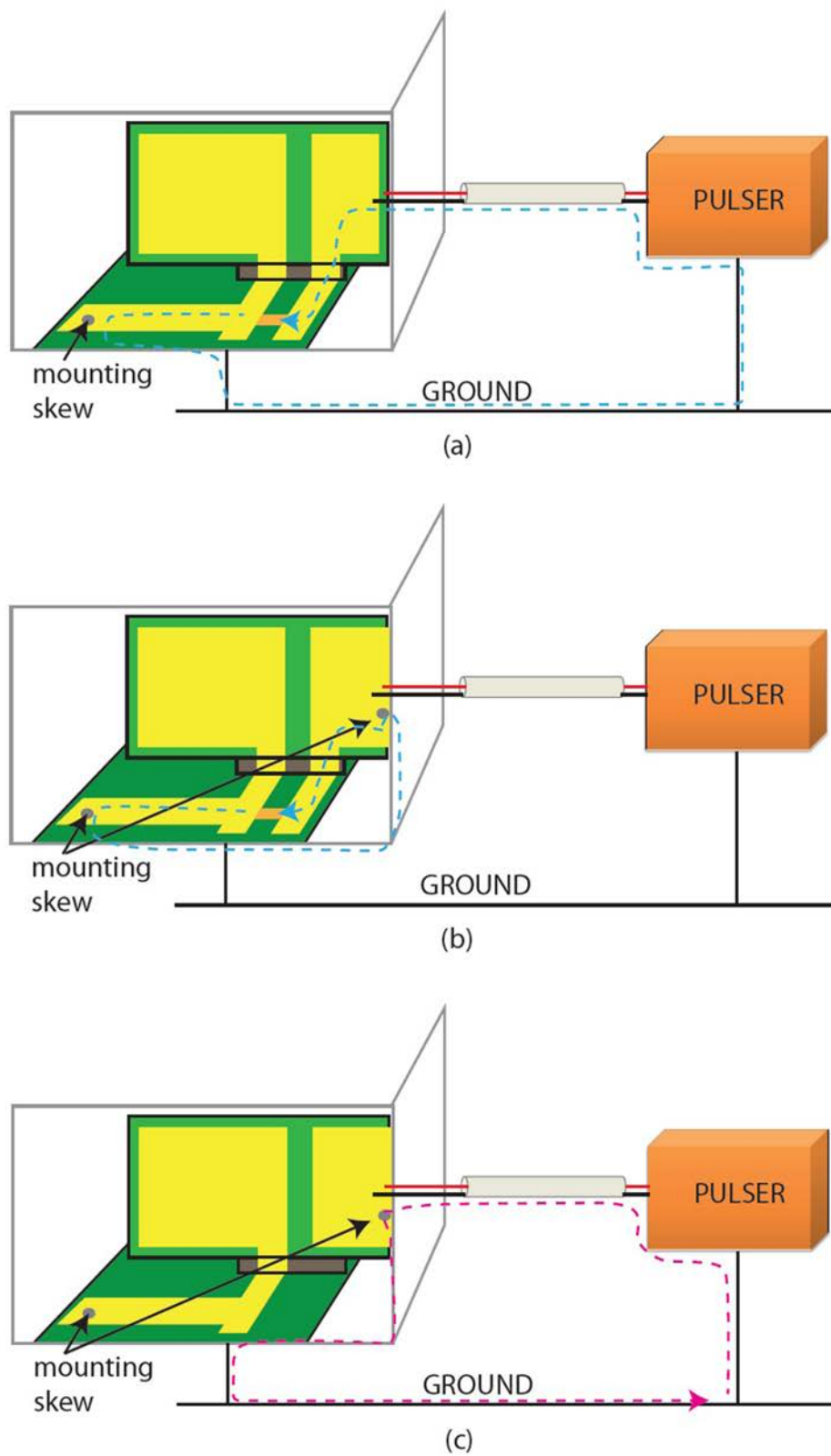


Figura 3 - 14: Diverse strategie per collegare tra loro le masse in sistemi multi-board che prevedono l'utilizzo di strumentazione esterna.

La figura 3.14b è una soluzione anche peggiore. Connettendo sia la massa digitale che quella analogica al contenitore metallico e avendo già un punto di connessione sulla motherboard, si creano due punti di connessione delle masse all'interno dello stesso strumento e, come già descritto in precedenza, ciò crea cammini percorribili dalla corrente attraverso le due masse.

La figura 3.14c mostra invece il concetto di punto stella posto sul contenitore metallico: il collegamento tra masse sulla motherboard viene rimosso e entrambe le masse, divise tanto sulla motherboard che sulle schede di conversione, si uniscono quando vengono collegate al contenitore metallico. Sulle schede, l'unico collegamento delle masse avviene tramite i diodi di protezione. In questo modo il rumore digitale non ha modo di passare tra il piano di massa analogico e quello digitale. La corrente di rumore che si propaga attraverso la terra fino allo strumento esterno, ritorna verso la massa analogica del nostro strumento, ma si richiude necessariamente attraverso il contenitore metallico sulla massa digitale, lasciando inalterata la massa analogica. Non c'è dunque nessun loop all'interno dello strumento che possa generare problemi di natura elettromagnetica.

Non c'è un ponte conduttivo che unisce i piani nelle regioni di separazione e quindi è anche necessario che non ci siano linee digitali che spostino informazioni dal piano analogico a quello digitale. Tuttavia è necessario configurare i diversi parametri analogici di amplificazione e correzione dell'errore direttamente dalla FPGA.

Tutti i segnali digitali coinvolti in queste operazioni sono, fortunatamente, segnali a bassa velocità che commutano solo in fase di configurazione dello stadio analogico. Di conseguenza è possibile violare la regola che afferma che nessuna traccia digitale può varcare la separazione tra i piani a meno che non ci sia un punto di collegamento delle masse nei pressi dell'attraversamento, dal momento che questa regola è rigida in alta frequenza, ma non in DC o a frequenze molto basse.

I segnali digitali veloci, come le porte digitali di ADC e DAC sono linee differenziali high-speed di tipo LVDS che non hanno cammini di ritorno nel piano di massa.

Il generatore di clock è riferito al piano di massa digitale e segue lo standard LVPECL. Per minimizzare l'impatto del rumore di modo comune sul segnale di clock, un'area di piano digitale è stata posta sotto le linee che trasportano il clock che inevitabilmente entrano nella zona del piano analogico. Le alimentazioni analogiche e i piani di massa sono stati rimossi dalle zone in cui passa il clock.

E' stato progettato un alimentatore a bassissimo rumore fatto con la cascata di due diversi regolatori lineari per minimizzare l'impatto del rumore del convertitore AC-DC.

Infine, per ridurre al minimo la sensibilità della circuiteria analogica all'energia irradiata dai circuiti digitali high-speed o high-current presenti nello strumento (Atom PC, scheda ethernet, FPGA, DSP, alimentazione switching) è stata prevista l'installazione di uno schermo metallico che protegge tutta la parte analogica e che si connette alla massa digitale.

3.3 Fully differential operational amplifier

Un amplificatore integrato totalmente differenziale (fully-differential) ha un'architettura molto simile a un comune amplificatore operazionale di tipo single ended a feedback di tensione. Tuttavia presenta alcune differenze. Entrambi tipi di amplificatori hanno una coppia di ingressi differenziali. Gli stadi fully-differential hanno anche l'uscita differenziale, mentre un operazionale standard ha l'uscita single-ended, normalmente riferita a massa. Inoltre in uno stadio totalmente differenziale l'output differenziale e la tensione di modo comune sono controllate in modo totalmente indipendente. Spesso gli operazionali fully-differential disponibili in commercio mettono a disposizione un piedino di ingresso denominato V_{OCM} che ha il compito di impostare il valore del modo comune all'uscita. In un operazionale standard di tipo single-ended il modo comune di uscita e il segnale sono la stessa cosa o comunque sono difficilmente separabili tra loro. In uno stadio operazionale single-ended vi è in genere un unico cammino di retroazione che riporta il segnale dall'uscita verso il piedino di ingresso negativo, mentre negli amplificatori operazionali fully-differential vi sono cammini multipli di retroazione, e, in generale, almeno due.

In sintesi, le caratteristiche che premiano le prestazioni di un amplificatore fully-differential sono le seguenti:

- Alta immunità al rumore esterno
- Aumento di 6dB della dinamica di uscita
- Presenza sul mercato di circuiti integrati di facile utilizzo
- Distorsione armonica del secondo ordine molto ridotta

Alta immunità al rumore esterno. Quando i segnali sono trasportati da una zona a un'altra su una scheda PCB vi è sempre accoppiamento del rumore esterno a causa dei collegamenti. In un sistema differenziale, se le piste di segnale sono tenute molto vicine tra loro, vi è sempre

accoppiamento del rumore, ma questo è molto simile sui due fili, e viene quindi trattato dallo stadio differenziale come se fosse un rumore di modo comune, cioè viene, almeno idealmente, reiettato. Anche il rumore correlato sulle alimentazioni viene visto come rumore di modo comune sulle uscite. Per la caratteristica reiezione del modo comune, uno stadio fully-differential mostra un'immunità molto maggiore al rumore esterno.

Aumento del dynamic-range. Grazie al cambio di fase delle uscite differenziali, il range dinamico aumenta di un fattore 2 rispetto a uno stadio single-ended con la stessa dinamica di tensione.

Riduzione della seconda armonica. I due cammini differenziali di amplificazione condividono la stessa coppia di ingressi differenziale, le cui caratteristiche sono molto simili. Il feedback simmetrico permette di mantenere il punto di lavoro dei due cammini molto vicino, mostrando una distorsione simmetrica da entrambi i lati. Questa distorsione simmetrica tende a cancellare le armoniche di ordine pari quando il segnale di uscita viene preso differenziale.

In uno stadio fully-differential ci sono due possibili cammini di feedback nell'amplificatore differenziale principale, ovvero uno per ogni lato. Questo normalmente crea due amplificatori invertenti e la topologia invertente è facilmente sfruttabile e utilizzabile per creare uno stadio fully-differential. In figura 3.15 è mostrata la configurazione di uno stadio classico totalmente differenziale con feedback negativo e guadagno controllato.

E' importante la simmetria dei due cammini di ritorno del segnale per garantire alto CMRR, dal

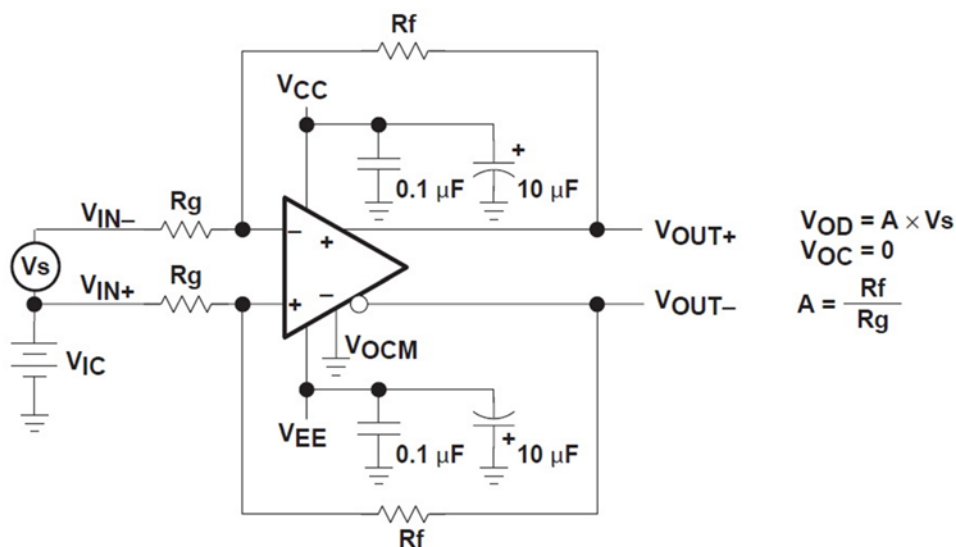


Figura 3 - 15: Configurazione di un amplificatore totalmente differenziale.

momento che questo parametro è direttamente proporzionale al matching dei resistori di feedback (un errore dello 0.1% si traduce in un CMRR dei 60dB se non ci sono altri fattori in gioco).

3.3.1 Analisi del circuito e diagramma a blocchi

Il circuito in analisi mostrato in figura 3.16a si utilizza per derivare un generico schema a blocchi (figura 3.16b) con relative formule di uno stadio fully-differential, da cui è possibile risolvere circuiti più specifici. Il guadagno differenziale ad anello aperto è descritto da $A(s)$, funzione che scende a -20dB/dec dopo il polo ad anello aperto.

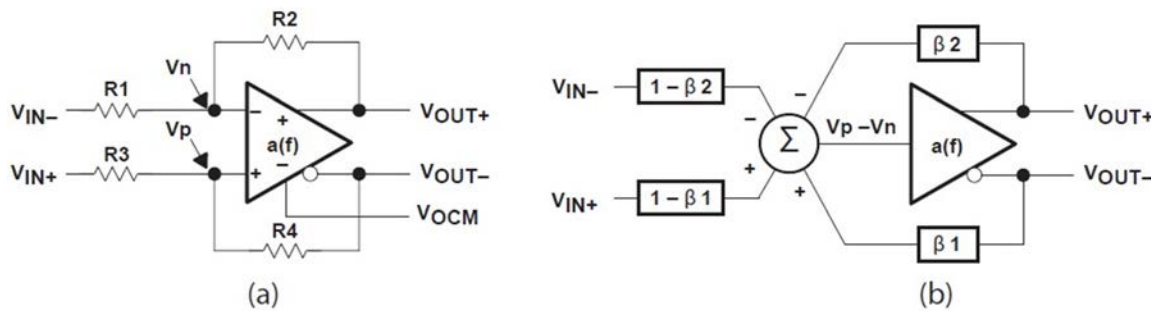


Figura 3 - 16: (a) Analisi del circuito. (b) Diagramma a blocchi equivalente.

Si parte da queste relazioni:

$$\begin{aligned}
 V_{in_{diff}} &= V_{in_+} - V_{in_-} \\
 V_{in_{cm}} &= \frac{1}{2}(V_{in_+} + V_{in_-}) \\
 V_{out_{diff}} &= V_{out_+} - V_{out_-} = A(s) \cdot (V_p - V_n) \\
 V_{out_{cm}} &= \frac{1}{2}(V_{out_+} + V_{out_-}) = V_{OCM}
 \end{aligned}
 \tag{3.4}$$

Scrivendo le equazioni ai nodi V_p e V_n ottengo:

$$\begin{aligned}
 V_n &= V_{in_-} \cdot \left(\frac{R2}{R1 + R2}\right) + V_{out_+} \cdot \left(\frac{R1}{R1 + R2}\right) \\
 V_p &= V_{in_+} \cdot \left(\frac{R4}{R3 + R4}\right) + V_{out_-} \cdot \left(\frac{R3}{R3 + R4}\right)
 \end{aligned}$$

Si definiscano i parametri

$$\beta_1 = \left(\frac{R3}{R3 + R4} \right), \quad \beta_2 = \left(\frac{R1}{R1 + R2} \right)$$

E si sostituiscano in V_p e V_n :

$$\begin{aligned} V_n &= V_{in-} \cdot (1 - \beta_2) + V_{out+} \cdot \beta_2 \\ V_p &= V_{in+} \cdot (1 - \beta_1) + V_{out-} \cdot \beta_1 \end{aligned} \quad (3.5)$$

Utilizzando il diagramma a blocchi mostrato in figura 3.16b, la relazione di tensione ingresso-uscita dello stadio risulta essere la seguente:

$$V_{out+} \cdot (1 + A(s) \cdot \beta_2) - V_{out-} \cdot (1 + A(s) \cdot \beta_1) = A(s) \cdot [V_{in+} \cdot (1 - \beta_1) - V_{in-} \cdot (1 - \beta_2)] \quad (3.6)$$

Da cui è possibile calcolare la tensione di uscita ai nodo V_{out+} e V_{out-} :

$$V_{out+} = \frac{1}{\beta_1 + \beta_2} \cdot \frac{V_{in+}(1 - \beta_1) - V_{in-}(1 - \beta_2) + 2V_{OCM} \left(\frac{1}{A(s)} + \beta_1 \right)}{1 + \frac{2}{A(s) \cdot (\beta_1 + \beta_2)}} \quad (3.7)$$

$$V_{out-} = \frac{1}{\beta_1 + \beta_2} \cdot \frac{-V_{in+}(1 - \beta_1) + V_{in-}(1 - \beta_2) + 2V_{OCM} \left(\frac{1}{A(s)} + \beta_1 \right)}{1 + \frac{2}{A(s) \cdot (\beta_1 + \beta_2)}} \quad (3.8)$$

E' possibile ora calcolare V_{out_diff} :

$$V_{out_diff} = \frac{1}{\beta_1 + \beta_2} \cdot \frac{2[V_{in+}(1 - \beta_1) - V_{in-}(1 - \beta_2)] + 2V_{OCM}(\beta_1 - \beta_2)}{1 + \frac{2}{A(s) \cdot (\beta_1 + \beta_2)}} \quad (3.9)$$

Assumendo $A(s)\beta_1 \gg 1$ e $A(s)\beta_2 \gg 1$ è possibile ridursi alla forma:

$$V_{out_{diff}} = \frac{2[V_{in_+}(1 - \beta_1) - V_{in_-}(1 - \beta_2)] + 2V_{OCM}(\beta_1 - \beta_2)}{\beta_1 + \beta_2} \quad (3.10)$$

Se inoltre si utilizzano resistenze di precisione uguali a coppie, ovvero $R1 = R3$ e $R2 = R4$, si osserva che i cammini di retroazione β_1 e β_2 risultano bilanciati e uguali a β e la funzione di trasferimento può essere espressa come:

$$\frac{V_{out_+} - V_{out_-}}{V_{in_+} - V_{in_-}} = \frac{A(s)}{1 + A(s)\beta} = \frac{1 - \beta}{\beta} \cdot \frac{1}{1 + \frac{1}{A(s)\beta}} \quad (3.11)$$

La tensione di modo comune agli ingressi e all'uscita non entra nella funzione di trasferimento, poiché il modo comune è reiettato e il modo comune di uscita è imposto dalla tensione V_{OCM} . Il guadagno ideale (se vale $A(s)\beta \gg 1$) è quindi definito dal rapporto

$$G_{id}(0) = \frac{1 - \beta}{\beta} = \frac{R2}{R1} \quad (3.12)$$

3.4 Conversione digitale-analogica

Il canale di uscita segue la semplice struttura di figura 3.17. Il convertitore riceve una parola di 16 bit tramite un bus digitale sincronizzato da un segnale di clock. L'uscita del convertitore è un segnale differenziale di corrente che scorre in uno stadio a trans-impedenza con guadagno variabile che agisce anche come filtro di ricostruzione del primo ordine. Viene fornita un uscita sia in modalità fully-differential che in single-ended, attraverso connettori indipendenti. La banda dello stadio (-3dB) è circa 250 MHz con guadagno pari a $2R_0$ (con $R_0 = 50\Omega$).

3.4.1 Convertitore digitale analogico

La più importante caratteristica di un convertitore utilizzato per fare emulazioni risiede nella sua linearità. L'effetto fisico correlato alla generazione di una carica in un sensore di radiazioni è un processo estremamente lineare. Se non si considerasse l'allargamento gaussiano, lo spettro di emissione risulterebbe una serie di linee. Se volessimo emulare una linea dello spettro che è posta esattamente a metà dell'energia di un'altra linea, è necessario essere in grado di generare un impulso con ampiezza esattamente dimezzata rispetto all'impulso corrispondente alla prima linea.

La linearità dipende anche dalla stabilità termica e, a questo riguardo, il convertitore scelto

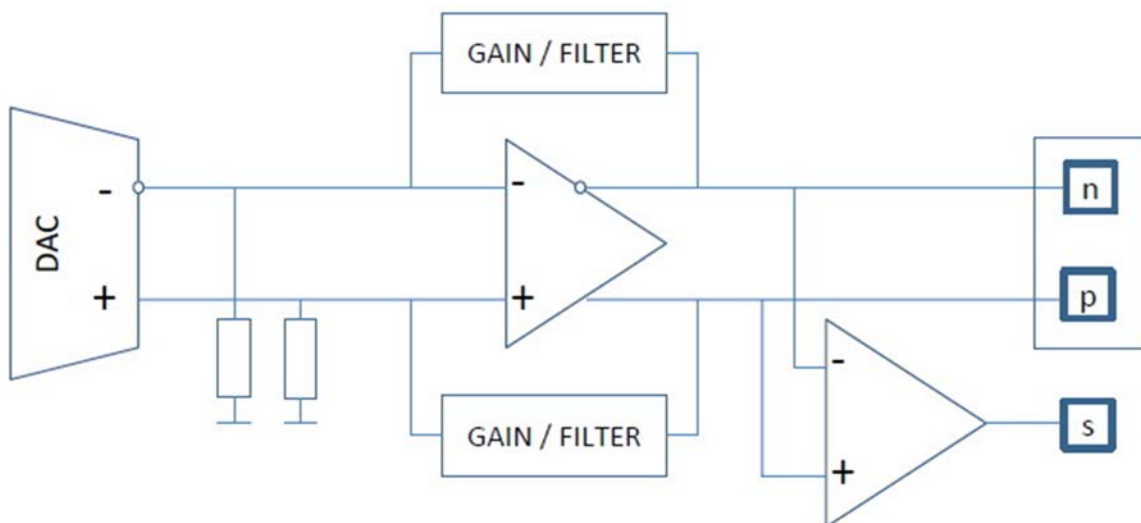


Figura 3 - 17: Diagramma a blocchi dello stadio di uscita.

espone una piazzola metallica sotto il package per permettere una dissipazione di potenza sufficiente a garantire buone performance termiche.

Altre caratteristiche quali basso rumore e rapido tempo di salita sono molto importanti, specialmente se vogliamo essere in grado di emulare segnali veloci, con tempi di rise dell'ordine dei ns.

Il convertitore AD9726 di Analog Devices è attualmente la miglior scelta presente in commercio in termini di rumore, linearità e risoluzione ed è un buon compromesso in termini di velocità e dissipazione di potenza. Ci sono molti DAC commerciali che usano architetture interne utili soprattutto in campo RF e per le comunicazioni. Questi DAC raggiungono elevatissime velocità di campionamento (oltre 1 GSps) con tempo di settling di poche centinaia di ps e risoluzione di 16 bit. Tuttavia prove precedenti che hanno fatto uso di questi DAC hanno portato a performance di linearità intorno allo 0.5%. Utilizzando il AD9726 si è ottenuto un errore di linearità inferiore allo 0.01%.

L'AD9726 è un convertitore progettato specificatamente per strumentazione scientifica. Opera a una frequenza massima di 400 MSps e il suo tempo di settling è di 0,5 ns. Il suo SFDR è maggiore di 80 dBc e l'integrato presenta all'interno un riferimento di tensione molto accurato. Il convertitore utilizza un'interfaccia LVDS su bus a 16 bit per raggiungere elevate prestazioni. L'utilizzo di segnali differenziali immuni ai rumori e a bassa tensione permette di raggiungere alte velocità con poca dissipazione di potenza sul bus. Ogni input LVDS presenta una terminazione a 100 Ω interna all'integrato per favorire la progettazione del layout della scheda PCB.

L'AD9726 usa due differenti ingressi di clock e fornisce un uscita LVDS per il clock. Un clock generato esternamente viene letto dall'ingresso dedicato presente sui piedini CLK+ e CLK-, utilizzato per comandare la parte analogica del DAC e gestire il sampling rate. Una versione di questo clock viene presentato su un uscita digitale, inviato all'FPGA e utilizzato per sincronizzare le operazioni al suo interno. La FPGA, a sua volta, fornirà un clock sincrono con i dati che verrà letto dal convertitore e utilizzato per sincronizzare il bus LVDS (latching) con il clock principale di conversione. L'ingresso del clock principale è una porta di tipo LVPECL ad alta impedenza (necessita quindi di terminazione esterna); il segnale di clock che entra nella FPGA comanda direttamente una memoria FIFO. E' possibile impostare direttamente dal DAC, tramite un pin dedicato o SPI, la modalità di comunicazione SDR (Single Data Rate), in cui la lettura/scrittura dei dati avviene sul solo fronte di salita del clock, o DDR (Dual Data

Rate), in cui la lettura/scrittura dei dati avviene su entrambi i fronti e quindi, a parità di frequenza di campionamento, la frequenza del clock sul bus LVDS è dimezzata.

Per ottenere le massime performance da questo convertitore è necessario garantire la *sincronia* tra il clock principale e i dati inviati sul bus LVDS. Nonostante la difficoltà intrinseca nello specificare la relazione di fase tra il clock principale e i dati in ingresso alle porte LVDS, l'AD9726 contiene una circuiteria logica che allinea in tempo reale i dati con il clock.

In modalità DDR i dati in ingresso vengono forniti ugualmente alla stessa frequenza. Infatti la frequenza con cui vengono trasmessi i dati digitali è uguale alla frequenza del clock principale. Il clock e i dati devono inoltre essere sincronizzati. Il clock in uscita dal convertitore ha infatti lo scopo di far sì che ciò avvenga. In seguito, il blocco di sincronismo posiziona i dati rispetto al clock principale nel modo migliore per ottenere le massime prestazioni.

I bit delle parole digitali devono mantenere un certo allineamento gli uni con gli altri, e per ottenere questo le piste sulla scheda PCB devono avere lunghezza idealmente identica per equalizzare i ritardi fisici di propagazione dei dati. Inoltre, come in tutti i sistemi logici, sono richiesti dei tempi di hold e setup che è necessario rispettare.

Comunque, grazie al blocco logico di sincronizzazione, la fase tra il clock principale e i dati è ottimizzata internamente. Inoltre, se la fase cambia a causa di drift termici o temporali, la logica sistema e ottimizza queste variazioni. Quando si raggiunge il sincronismo di fase, la fase tra il bus e il clock principale può variare di un intero ciclo senza perdita o corruzione dei dati.

Auto calibrazione della linearità del DAC

L'AD9726 è progettato intorno a un core CMOS ad elevato dynamic range. L'uscita analogica è una coppia differenziale ad elevata impedenza in grado di erogare, a fondo scala, 20mA di corrente. I dispositivi di uscita sono PMOS discreti in grado di fornire corrente a una terminazione esterna entro una dinamica di ± 1 V.

L'array di corrente è diviso in questo modo:

- 127 sorgenti identiche di corrente generano i 7 bit più significativi (MSBs).
- I successivi 4 bit, o bit significativi intermedi (ISBs), sono costituiti da 15 generatori di corrente che erogano 1/16 della corrente dei MSBs.
- Gli ultimi 5 bit, o bit meno significativi (LSBs), sono costituiti da 5 correnti pesate da una parola binaria che sono frazioni del valore di corrente fornito dai generatori ISBs.

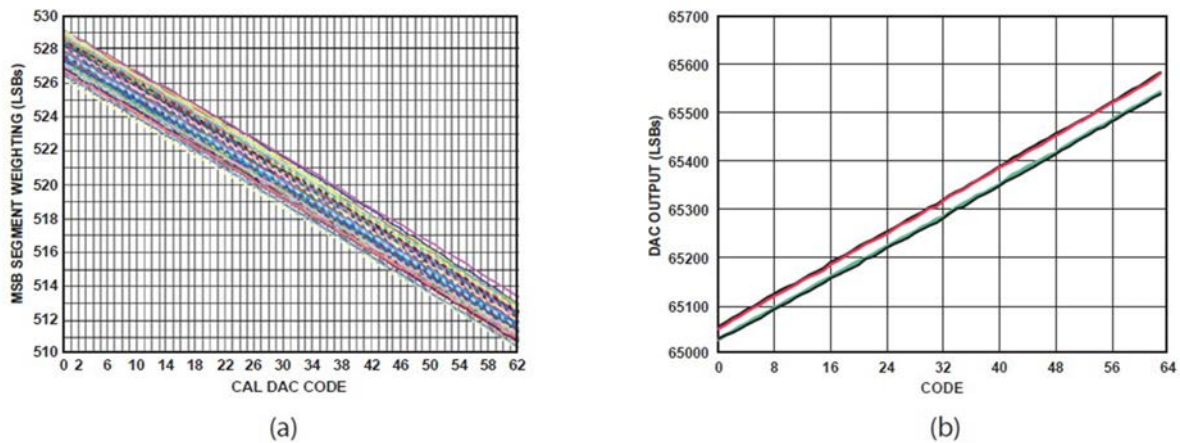


Figura 3 - 18: (a) Curve di guadagno di tutti i 128 DAC. (b) Tipiche curve di guadagno dei quattro DAC di calibrazione del guadagno.

Una calibrazione di fabbrica dell'AD9726 migliora il matching tra i segmenti degli MSB e l'errore tra la somma degli ISBs e i LSBs in un singolo segmento MSB. Questa procedura migliora la linearità permettendo di raggiungere una linearità in DC di 16 bit effettivi. Questi DAC utilizzano una memoria volatile statica per determinare quanta corrente è aggiunta o sottratta da ogni segmento. Una calibrazione di fabbrica è salvata in una memoria di fabbrica interna e all'accensione questa configurazione viene trasferita nella memoria volatile.

L'AD9726 ha DAC personalizzati per calibrare la linearità: il matching viene fatto tra i 127 MSBs e la somma degli ISBs con gli LSBs in un singolo segmento MSB. Ogni DAC di calibrazione ha un range dinamico che è all'incirca di 16 LSBs del DAC principale e ogni LSB di calibrazione corrisponde a circa $\frac{1}{4}$ di LSB del DAC principale. La figura 3.18a mostra le tipiche curve di guadagno per tutti i 128 DAC di calibrazione.

In aggiunta ai 128 DAC di calibrazione usati per raggiungere elevate performance di linearità, ci sono altri 4 DAC utilizzati per calibrare il guadagno di fondo scala. Durante la calibrazione di fabbrica, il guadagno di fondo scala misurato è corretto in modo da ottenere una curva ingresso-uscita quanto più ideale possibile. Ogni guadagno di calibrazione ha una dinamica di circa 520 LSBs e quindi un LSB di correzione del guadagno corrisponde a circa 8 LSBs nel DAC principale. Il coefficiente di calibrazione del guadagno calcolato può essere distribuito sui DAC in modo uniforme o applicato a un singolo DAC.

La figura 3.18b mostra le tipiche curve di guadagno per i DAC di calibrazione. La calibrazione di fabbrica è fatta a temperatura ambiente con un algoritmo di ottimizzazione che lavora tanto sul DNL quanto sul INL. Per mantenere le performance a 16 bit effettivi che si hanno nella

calibrazione di fabbrica, è possibile eseguire un test di auto-calibrazione che compensa i drift termici. Il sistema interno seleziona un riferimento di corrente, disconnette un segmento dall'uscita e lo calibra fino ad avere matching; il segmento è quindi riconnesso e viene eseguita la calibrazione di un altro segmento secondo la stessa procedura.

La funzione di auto-calibrazione è fondamentale per tenere il DNL contenuto e garantire quindi la monotonicità della curva ingresso-uscita del DAC principale entro le variazioni della temperatura operativa. La figura 3.19a mostra la linearità delle impostazioni di fabbrica con un allargamento dell'INL di 1.6 LSBs e un allargamento del DNL di 0.4 LSBs. Come si vede in figura 3.19b, dopo aver mantenuto il DAC a 85°C per 10 minuti, l'INL mostra un allargamento

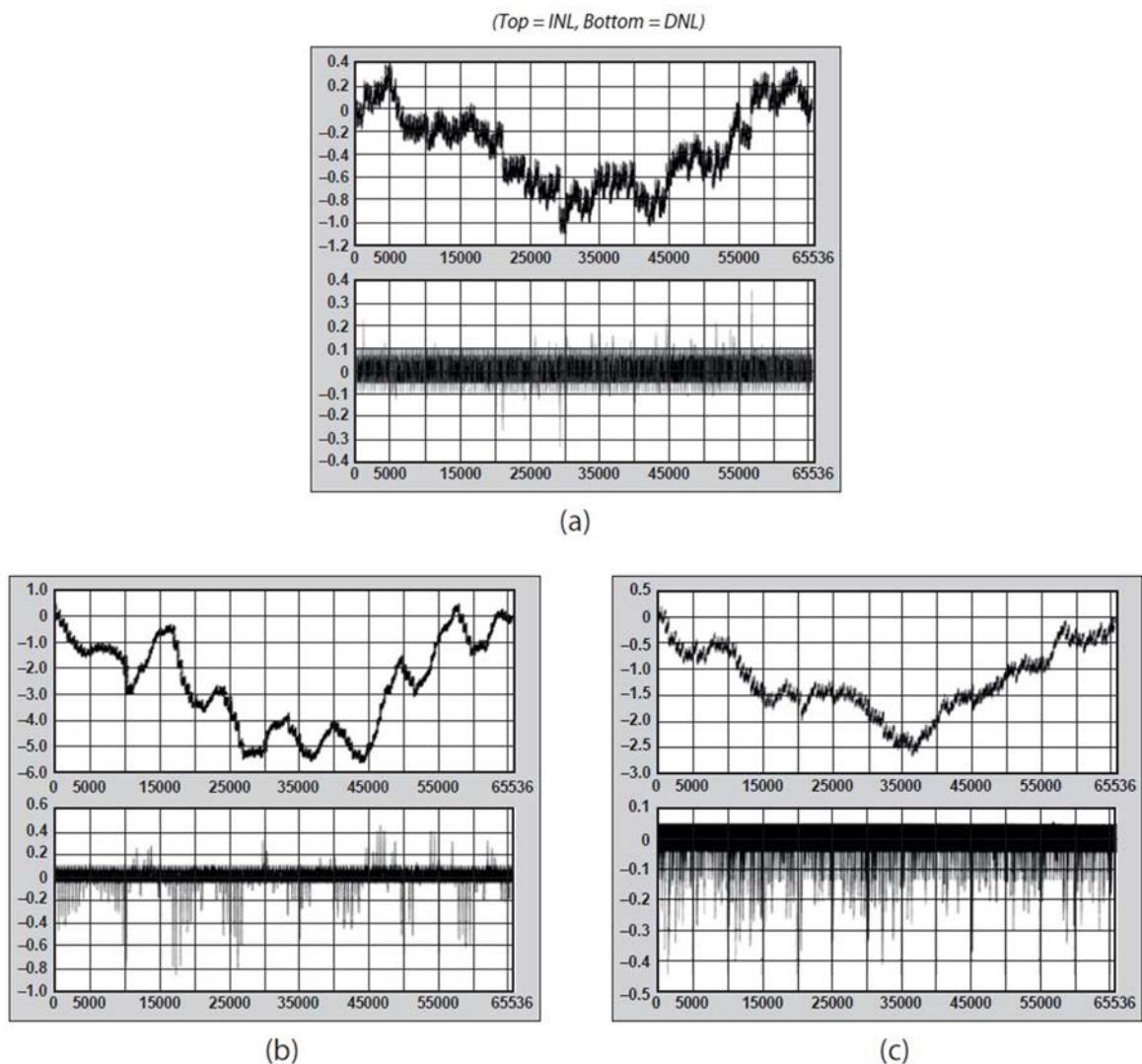


Figura 3 - 19: (a) Calibrazione di fabbrica a 25°C (b) Linearità dopo 10 minuti a 85°C (c) Risultato dell'auto-calibrazione a 85°C.

di 6.5 LSBs e il DNL si attesta intorno a 1 LSB. Lanciando un'autocalibrazione in queste condizioni (figura 3.19c) si raggiunge un INL di 2.5 LSBs e un DNL di 0.4 LSBs.

3.4.2 Stadio di uscita fully-differential

Uno stadio di uscita fully-differential ha molti vantaggi in termini di rumore, dinamica e distorsione.

L'uscita del DAC è un segnale di corrente differenziale di ampiezza massima pari a 20mA. Normalmente l'uscita del preamplificatore di un sensore di radiazioni è un segnale di tensione. C'è dunque bisogno di un circuito che trasformi l'uscita di corrente differenziale del DAC in una tensione differenziale.

Ci si potrebbe chiedere perché uscire con un segnale di tensione quando il sensore di radiazioni ha un uscita in corrente. Tuttavia l'uscita è stata progettata in tensione, e la ragione è semplice: il DAC lavora correttamente solo con impedenze di 50 Ω o inferiori. Gli ingressi dei preamplificatori sono normalmente ad alta impedenza: se si connette un'alta impedenza

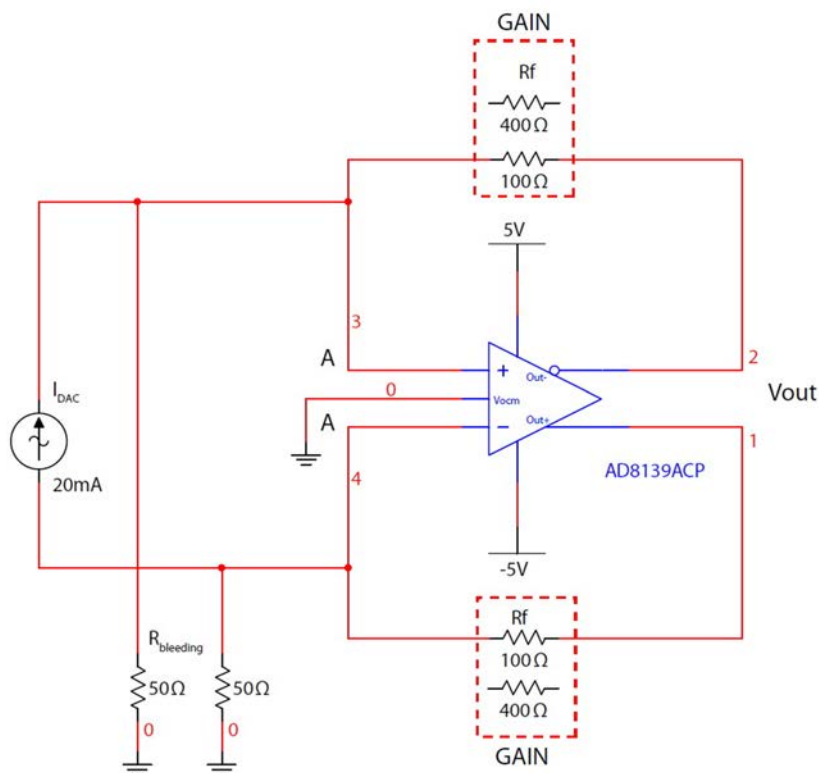


Figura 3 - 20: Circuito dello stadio di uscita. Il blocco di guadagno sceglie R_f di 100 o 400 Ω.

all'uscita del DAC si incontreranno sicuramente problemi poiché l'uscita del DAC diverrà instabile. Inoltre il preamplificatore è un blocco che fa intrinsecamente parte del sensore di radiazioni, e quindi è stato scelto di emularlo.

La trans-impedenza implementata è mostrata nel circuito in figura 3.20. Ci sono due diversi guadagni, 100 Ω e 400 Ω , che corrispondono a dinamiche di tensione di 2 V_{pp} e 8 V_{pp}.

Al guadagno minore si ottiene la migliore risoluzione, fronti molto ripidi e un errore di linearità trascurabile, ma la dinamica è limitata a 2 V_{pp} (± 1 V). Con il guadagno più grande la dinamica cresce a 8 V_{pp} (± 4 V), ma il rise-time cresce da 2 a 10 ns e le performance di rumore complessive peggiorano.

I nodi A di figura 3.20 sono terre virtuali dell'amplificatore operazionale: la corrente che arriva al nodo A scorre nel cammino di reazione R_f generando una tensione in uscita (differenziale) pari a $V_{OUT} = 2 \cdot I_{DAC} \cdot R_f$. Questo è tuttavia vero solo finché l'anello è chiuso e risponde in frequenza. Ad alte frequenze, infatti, il GBWP dello stadio non è sufficiente a garantire un buon guadagno d'anello e quindi una bassa impedenza della terra virtuale. Quando si genera un segnale molto veloce le frequenze in gioco salgono e lo stadio non riesce più a garantire una terra virtuale a bassa impedenza. Quindi, poiché il DAC richiede impedenze di uscita inferiori a

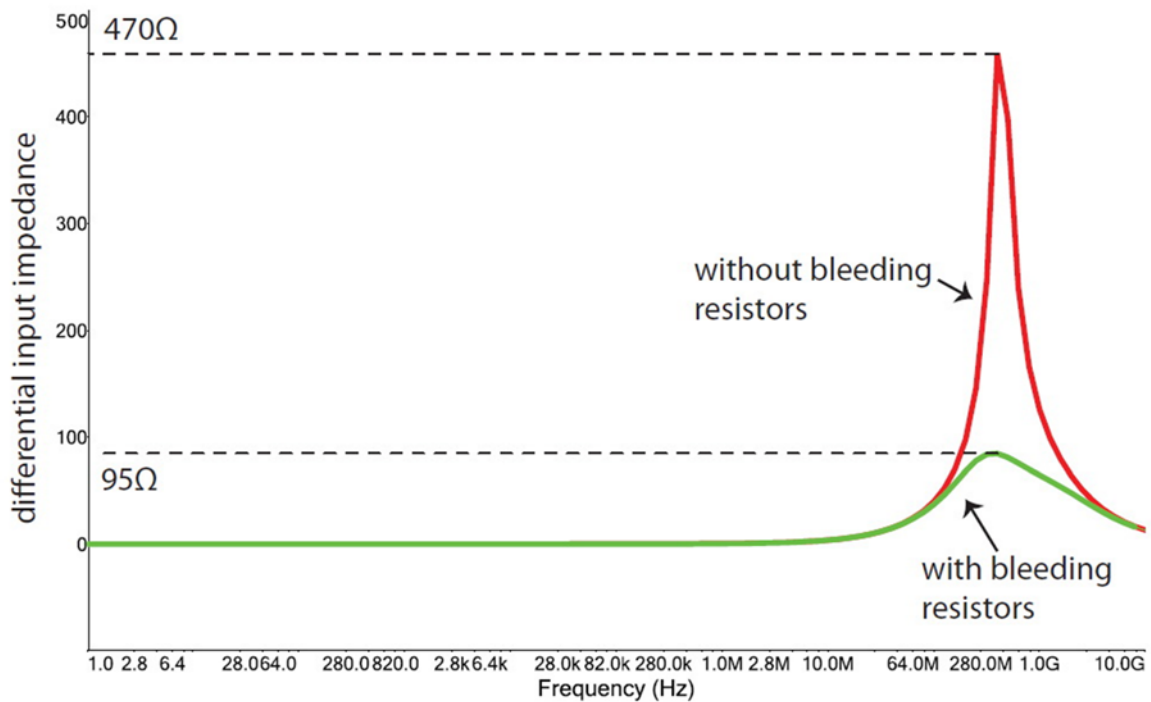


Figura 3 - 21: Impedenza differenziale di ingresso con (verde) e senza (rosso) bleeding-resistors.

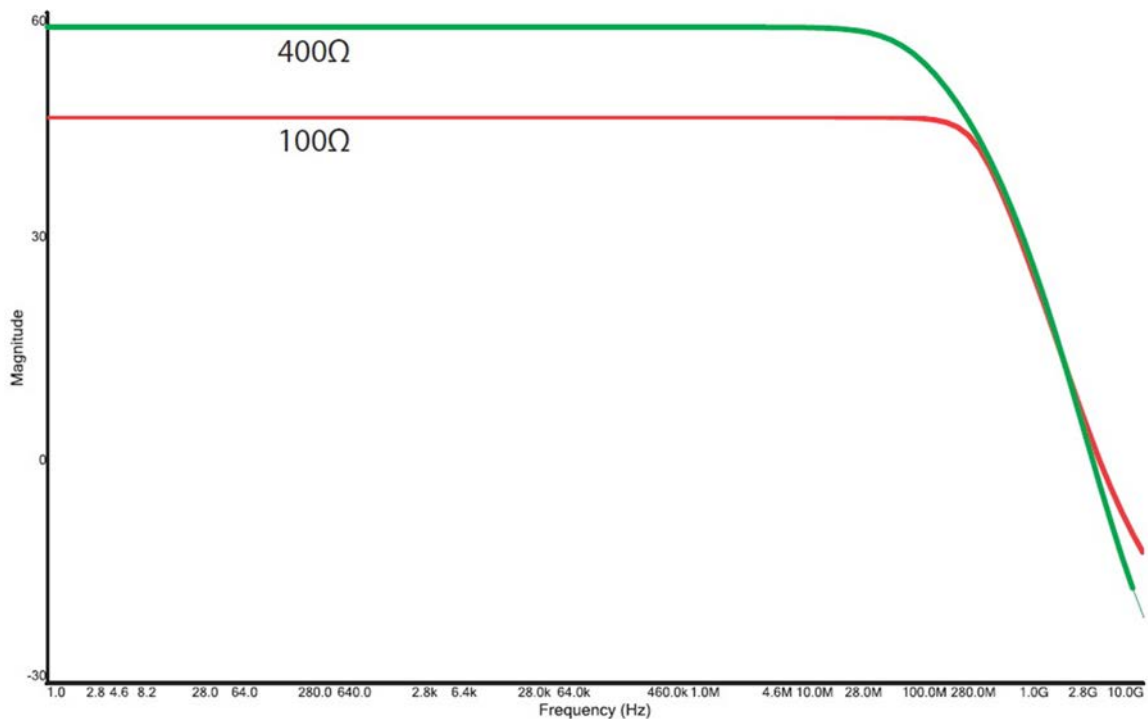


Figura 3 - 22: Funzione di trasferimento dello stadio di uscita con i due guadagni.

50 Ω , diventa instabile quando genera segnali che contengono alte frequenze. Ad esempio se viene generato un impulso con tempo di salita inferiore al periodo di campionamento ($F_{SAMPLING} = 312.5$ MHz) ottengo un segnale che contiene armoniche oltre il GHz. In questo caso l'uscita del DAC diventa instabile, poiché le terre virtuali presentano, a queste frequenze, un'impedenza molto maggiore di 50 Ω .

Per ovviare a questo problema sono state introdotte due resistenze a 50 Ω tra i nodi di terra virtuale e la massa analogica, in modo da garantire una bassa impedenza anche quando l'anello dello stadio differenziale si apre. La figura 3.21 mostra come varia l'impedenza differenziale delle terre virtuali con la frequenza, in presenza e assenza delle resistenze a 50 Ω .

L'AD8139 di Analog Devices è un amplificatore totalmente differenziale a basso rumore, alte performance di linearità e con uscite rail-to-rail. Con il suo basso rumore, elevato SFDR e larga banda è un ottimo componente e può essere usato come buffer per ADC con risoluzione fino a 18 bit. E' molto semplice da utilizzare all'interno di un design, presenta un controllo interno del modo comune e questa tensione è controllata dalla tensione applicata a un piedino dedicato dell'integrato. Il feedback interno garantisce anche un bilanciamento delle uscite e un conseguente abbattimento delle armoniche di ordine pari. E' molto agevole realizzare con

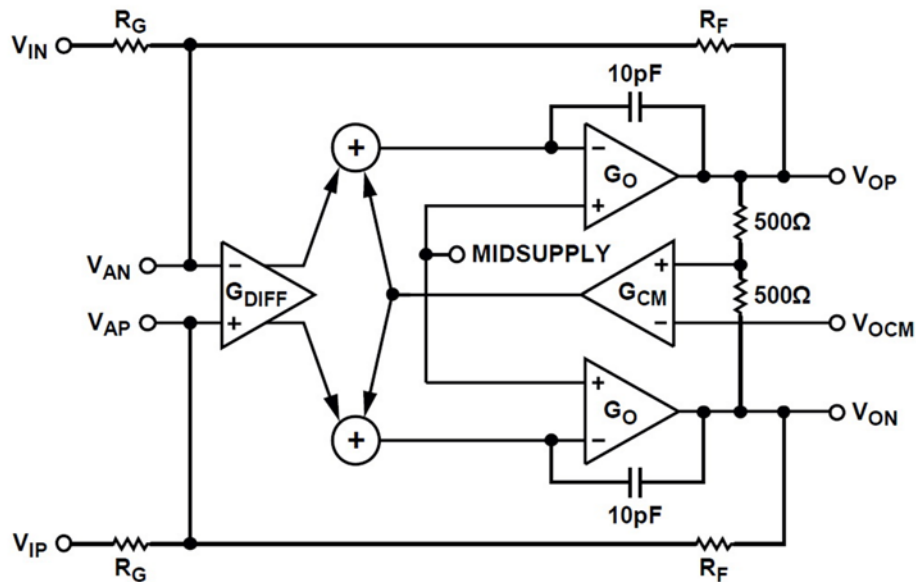


Figura 3 - 23: Schema a blocchi del AD8139.

questo componente stadi totalmente differenziali o aventi entrata single-ended e uscita differenziale. Una semplice rete esterna di feedback fatta con sole quattro resistenze determina il guadagno in anello chiuso dello stadio.

Il rumore di tensione riferito all'ingresso è di soli 2.25 nV/ $\sqrt{\text{Hz}}$.

La figura 3.22 mostra le connessioni tipiche per uno stadio fully-differential, utilizzando resistenze uguali per creare i due cammini di retroazione (si fa in modo che R_F/R_G sia uguale nei due rami). Gli ingressi differenziali V_{AP} e V_{AN} vengono usate come terre virtuali o nodi somma. Un riferimento esterno applicato al piedino V_{OCM} determina la tensione di modo comune della coppia differenziale di uscita. I due nodi di uscita V_{OP} e V_{ON} di muovono in direzioni opposte con fase bilanciata a 180° in risposta a un segnale di ingresso.

Il bilanciamento dell'uscita è una misura che controlla quanto i due nodi di uscita si muovono in modo complementare: per avere bilanciamento perfetto è necessario che le ampiezze dei segnali dei due nodi sia in modulo uguale e la loro fase sia esattamente 180° . Il bilanciamento non richiede che le reti di feedback esterne siano esattamente uguali, né un perfetto matching dei componenti. Il bilanciamento delle uscite in bassa frequenza è determinato sostanzialmente da un matching all'interno del chip, in un divisore di tensione che viene reso il più preciso possibile dal costruttore. Il feedback interno di modo comune forza le uscite a rimanere bilanciate anche quando non c'è perfetto matching tra i cammini di feedback esterni determinati

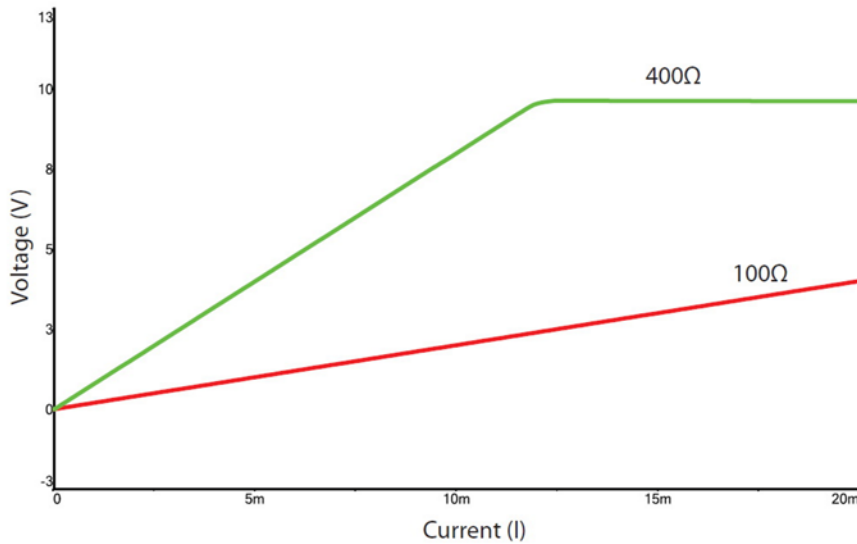


Figura 3 - 24: Caratteristica di trasferimento statica dello stadio di uscita.

dalle resistenze R_F e R_G . Questo mismatch si riflette tuttavia in un errore di guadagno, proporzionale al mismatch dei rapporti R_F/R_G .

Un mismatch dei rapporti R_F/R_G impedisce anche allo stadio di reiettare totalmente il modo comune ai nodi di ingressi V_{AP} e V_{AN} , così come accade in un amplificatore delle differenze costruito con un operazionale single-ended (figura 3.25). Inoltre si produce in uscita un uscita differenziale che è uguale a V_{OCM} volte la differenza dei fattori di feedback β_S . Utilizzando resistenze con tolleranze dello 0.1% si ottiene una componente di offset su uscita differenziale che è trascurabile rispetto alla risoluzione di 1 LSB.

La selezione del guadagno è operata grazie a una coppia di relè a radio frequenza, aventi cioè caratteristiche elettriche tali da permettere il passaggio di segnali fino a 3.5 GHz senza distorsione (flat-band). Nel cammino di feedback è stato posto anche una capacità, la cui funzione è quella di limitare la banda di funzionamento dell'AD8139 e ridurre conseguentemente anche la banda in cui il rumore viene integrato.

Il nodo V_{OCM} , che definisce la tensione di modo comune all'uscita, è stato connesso a un DAC a 16 bit a bassa frequenza di campionamento, in modo da dare la possibilità all'utente di scegliere la tensione di modo comune all'interno di un range che varia da -4V a +4V.

La figura 3.23 mostra la funzione di trasferimento statica per i guadagni basso (100 Ω) e alto (400 Ω), aventi entrambi banda che si estende fino a 250 MHz.

L'aggiunta di rumore riferita all'uscita dello strumento è di $36 \mu\text{V}_{\text{RMS}}$ per il guadagno basso e $52 \mu\text{V}_{\text{RMS}}$ per il guadagno alto; l'LSB è rispettivamente di $30 \mu\text{V}$ e $122 \mu\text{V}$.

Dalle misure mostrate in figura 6.24 è possibile stimare la linearità dello stadio di uscita. È stato fatto uno sweep di corrente all'ingresso da 0 a 20mA ed è stata misurata l'uscita differenziale per i due guadagni: l'errore di linearità così misurato risulta inferiore a 10ppm.

In parallelo all'uscita differenziale è stato posto un altro stadio che opera la conversione da segnale differenziale in single-ended. L'amplificatore operazionale impiegato è l'AD8099 di Analog Devices, connesso nella classica configurazione differenziale mostrata in figura 3.25. Si commetterebbe sicuramente un errore se si cercasse di fare la conversione da segnale differenziale in single-ended utilizzando un singolo nodo di uscita dell'AD8139, poiché questa soluzione non avrebbe una reiezione di rumore e disturbi presenti sul modo comune. Al contrario, una configurazione classica di amplificatore delle differenze garantisce migliori performance in termini di rumore e dinamica, anche se introduce qualche errore di linearità.

L'AD8099 è un amplificatore operazionale a bassissimo rumore ($0.95 \text{ nV}/\sqrt{\text{Hz}}$) e distorsione (-92dBc @ 10 MHz), combinazione che lo rende ideale nei sistemi con risoluzione a 16 bit. L'AD8099 è caratterizzato da uno stadio di ingresso altamente lineare e a basso rumore, che aumenta la banda a piena potenza (FPBW) a bassi guadagni con elevati slew-rate, e una compensazione esterna, che lascia la libertà di impostare il prodotto guadagno-banda (GBWP). La compensazione esterna permette di ottenere guadagni variabili da +2 a +10 con la minima perdita in termini di banda. Infine l'AD8099 offre un elevatissimo slew-rate di $1350 \text{ V}/\mu\text{s}$ e una risposta lineare che si stabilizza allo 0.1% entro 18 ns.

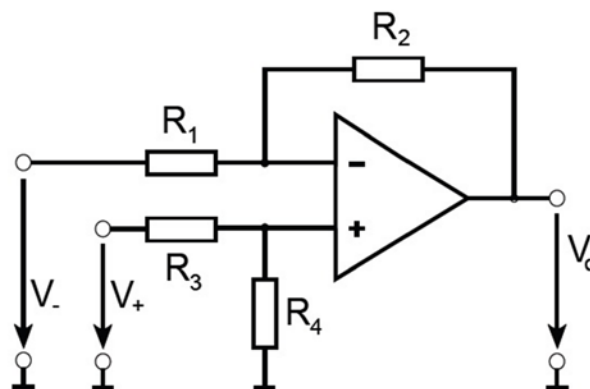


Figura 3 - 25: Connessione dell'AD8099 in configurazione di amplificatore delle differenze.

3.5 Conversione analogico-digitale

La struttura del canale di ingresso è piuttosto complessa. Uno schema a blocchi semplificato è mostrato in figura 3.26, dove si osservano due differenti cammini per il segnale analogico in ingresso, ovvero il percorso di conversione e quello di trigger.

Il segnale di ingresso deve essere fornito in forma differenziale per minimizzare l'effetto del rumore e dei problemi di natura elettromagnetica che insorgono nel trasporto del segnale. Comunque il segnale di ingresso può ugualmente essere trasportato in modalità single-ended, connettendolo al nodo $V+$ e terminandolo con un'impedenza a $50\ \Omega$ verso il nodo $V-$.

Il segnale analogico entra in uno stadio a guadagno variabile (Variable Gain Amplifier – VGA) in grado di variare il suo guadagno da 1 a 64 in 128 step, facendo corrispondere la dinamica del segnale di ingresso alla dinamica dell'ADC. Il modo comune è inoltre azzerato. L'uscita dello stadio VGA entra in uno stadio fully-differential che ha come cuore l'integrato AD8139, usato in questo caso come buffer per l'ADC. Questo stadio provvede inoltre ad aggiungere un offset differenziale, generato da un convertitore digitale-analogico a 16 bit a bassa velocità ed alta precisione.

L'ADC converte l'uscita del AD8139 con una risoluzione di 14bit a una frequenza di campionamento di 312.5 MHz.

Dal lato del trigger, invece, solo il canale $V+$ è comparato con una soglia di tensione

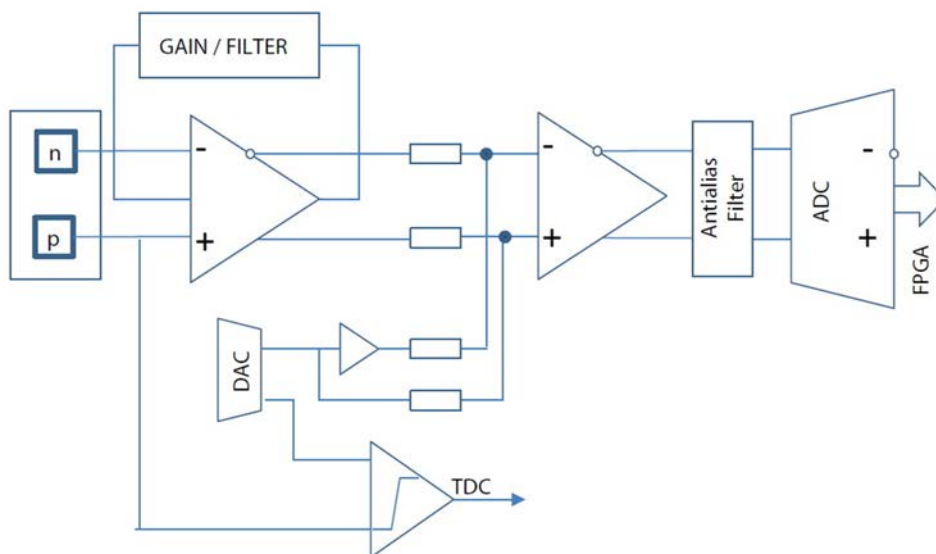


Figura 3 - 26: : Schema a blocchi dello stadio di ingresso.

programmabile utilizzando un comparatore ultra-veloce. L'uscita LVDS è portata fino all'FPGA presente sulla motherboard per implementare un TDC (Time-to-Digital Converter).

3.5.1 Convertitore analogico-digitale

La risoluzione della misura di energia dipende in primo luogo dalla risoluzione dell'ADC e dal valore di ENOB del convertitore (*Effective Number Of Bits*). L'ENOB è un valore in bit che rappresenta, per un convertitore, il numero di bit effettivi che avrebbe un convertitore ideale equivalente, affetto solo dal rumore di quantizzazione.

E' molto difficile trovare in commercio convertitori ADC ad alta velocità che presentino anche basso DNL e buon ENOB.

L'ADS5474 è un convertitore pipeline monolitico ADC di Texas Instruments, a 14 bit e 400MSps. Il suo core analogico bipolare opera con tensioni di 5 V e 3.3 V, mentre l'uscita utilizza una 3.3 V logica per fornire uscite compatibili LVDS. Il processo di conversione inizia con il fronte di salita di un clock di riferimento fornito dall'esterno. In quell'istante il segnale differenziale presente all'ingresso viene catturato da un track-and-hold (T&H) interno e il dato è convertito da una serie di stadi successivi a minor risoluzione: il dato digitale finale è il risultato di tutte le conversioni intermedie filtrate ulteriormente da un blocco di correzione digitale. Entrambi i fronti del clock esterno sono utilizzati per propagare il segnale all'interno della pipeline ogni mezzo periodo di clock. Questo processo di pipeline dà una latenza di 3.5

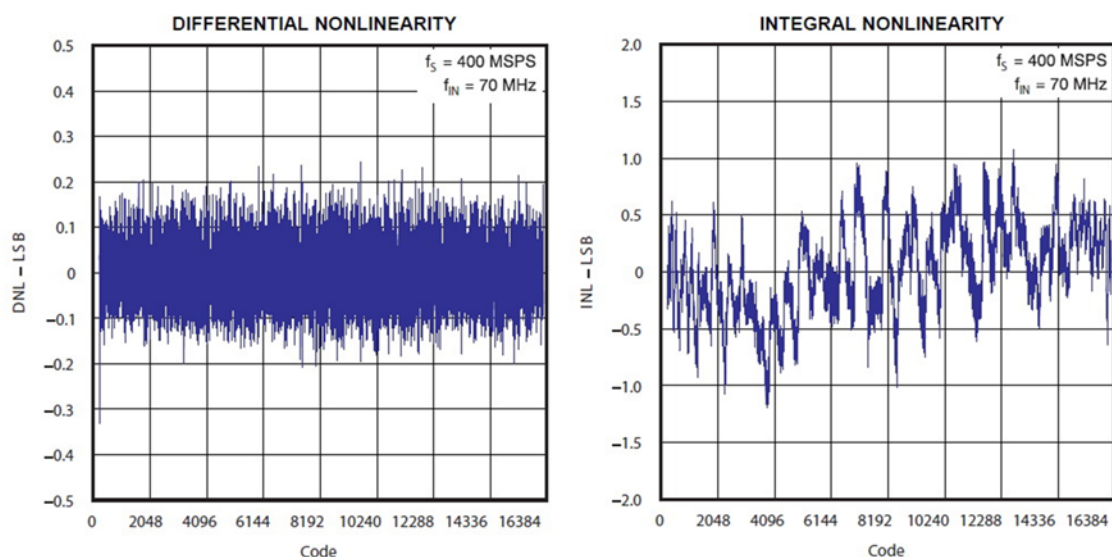


Figura 3 - 27: DNL e INL del convertitore ADS5474.

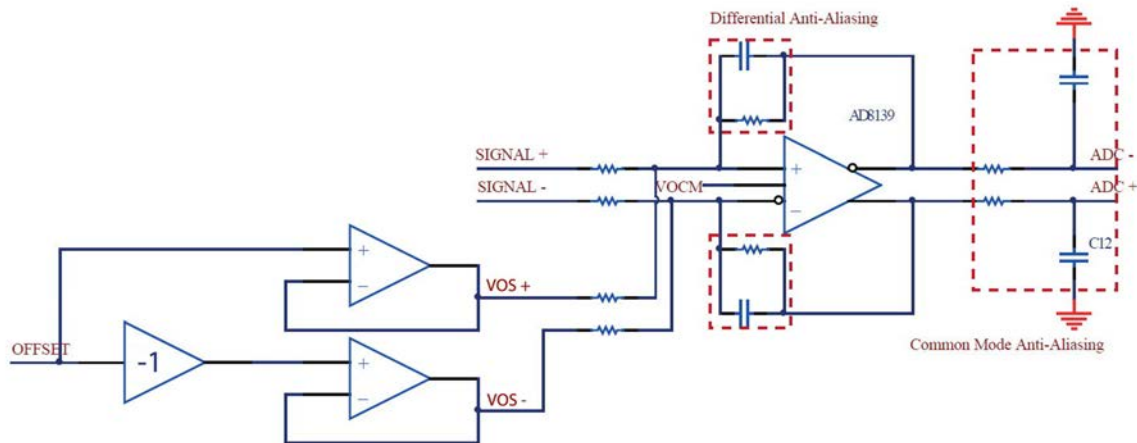


Figura 3 - 28: Driver dell'ADC, filtro anti-alias e regolazione dell'offset.

cicli di clock, dopo i quali la parola digitale è pronta e presente sul bus di uscita LVDS.

Per un segnale differenziale all'ingresso che copre tutta la dinamica dell'ADC, ogni linea della coppia differenziale si muove in modo simmetrico da $(3.1 \text{ V} + 0.55 \text{ V})$ a $(3.1 \text{ V} - 0.55 \text{ V})$, con una variazione di 1.1 V_{pp} e una conseguente dinamica differenziale di 2.2 V_{pp} .

L'ENOB del convertitore dipende dalla frequenza di ingresso: in DC il suo ENOB è esattamente quello del convertitore (14 bit), a 30 MHz scende a 12 bit e a 200 MHz si assesta sugli 11 bit. Il DNL e l'INL sono sempre inferiori a 1 LSB, come si vede in figura 3.27.

La potenza dissipata è circa 2.5 W totali, il che significa che una piazzola metallica è indispensabile per la stabilità termica e la dissipazione.

Il circuito di pilotaggio e regolazione dell'offset è mostrato in figura 3.28. L'offset DC è generato da un DAC a bassa velocità single-ended. Questo segnale è diviso in due cammini, denominati $V_{OFFSET+}$ e $V_{OFFSET-}$; $V_{OFFSET-}$ è generato invertendo $V_{OFFSET+}$ con un operazionale di precisione. Le correnti differenziali scorrono nelle terre virtuali per miscelarsi al segnale analogico.

3.5.2 Variable Gain Amplifier

Gli stadi VGA presenti in commercio sono dei circuiti molto comodi perché presentano elevata configurabilità e utilizzano un singolo chip. Tuttavia il loro grande svantaggio si nota nelle applicazioni di precisione, dove serve un ottimo grado di linearità. Le necessità richieste

dall'emulatore in esame sono tali da non lasciare la possibilità di utilizzare un VGA commerciale, poiché si ritroverebbe una distorsione dei segnali non tollerabile.

Uno stadio VGA per spettroscopia nucleare deve offrire un'ampia gamma di guadagni controllabili da remoto tramite un software.

La soluzione proposta è mostrata in figura 3.29. L'AD8351 di Analog Devices è un amplificatore fully-differential particolare, che permette di impostare il suo guadagno cambiando il valore di un solo suo componente esterno, così che il numero dei componenti sul cammino di feedback sia ridotto e non serva avere matching sui componenti.

Il guadagno viene impostato da relè per segnali RF che commutano da uno stato ON (resistenza sulla linea) a uno stato OFF (resistenza bypassata).

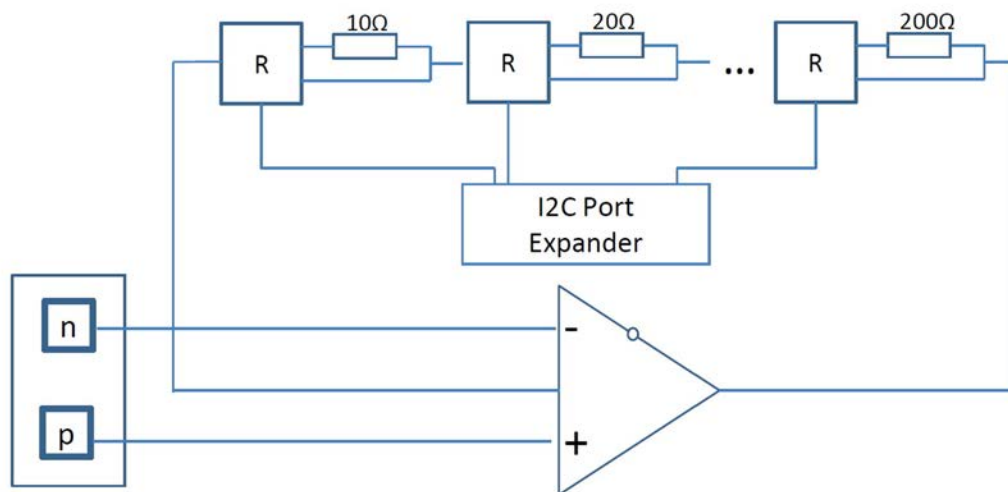


Figura 3 - 29: Schema a blocchi dello stadio a guadagno variabile.

I relè vengono pilotati da transistori N-MOS discreti, i cui gate sono connessi a un port-expander comandato via I²C dalla FPGA presente sulla scheda di conversione. E' stata usata questa tecnica per limitare il numero di linee digitali che entrano nel piano analogico.

Il guadagno differenziale del AD8351 si imposta con un singolo resistore R_G e può variare da 0 a 26dB. Le piste sulla scheda usate per connettere questo resistore esterno devono essere bilanciate e il più possibile corte, per prevenire problemi di raccolta di rumore e assicurare la stabilità dello stadio.

Il guadagno in bassa frequenza di questo amplificatore può essere modellizzato come:

$$A_V = \frac{5.6 \cdot R_L R_G + 9.2 \cdot R_F R_L}{4.9 \cdot R_G R_L + 19.5 \cdot R_G + (R_L + R_F) \cdot (39 + R_G)}$$

Utilizzando 7 relè è possibile avere 128 diversi guadagni. E' chiaro che passando attraverso 7 diversi componenti è impossibile mantenere le tracce sufficientemente corte per evitare problemi elettromagnetici e, da questo punto di vista, l'utilizzo di uno schermo metallico è obbligatorio.

3.5.3 Comparatore ad alta velocità

E' stato inserito nel progetto anche un comparatore ad elevata velocità che confronta la tensione di ingresso $V+$ con una soglia programmabile. La soglia è una tensione variabile tra -5 V e +5 V generata da un canale del DAC a 16 bit a bassa velocità.

Quando l'ingresso supera la soglia, il segnale LVDS di uscita del comparatore cambia stato. L'uscita è connessa direttamente alla FPGA presente sulla motherboard da collegamenti di uguale lunghezza (con una tolleranza inferiore a 5 mils \approx 130 μ m).

Il trigger è accoppiato in AC all'ingresso per rimuovere le lente variazioni della baseline.

Il comparatore fornisce un trigger analogico e la possibilità di implementare un TDC (Time-to-Digital Converter).

3.6 Generazione e distribuzione del clock

In una conversione analogico-digitale la relazione tra l'errore di ampiezza del campione convertito e il jitter sul segnale di clock è la seguente:

$$\langle x_{ji}(t)^2 \rangle = \langle [A\omega_{in} \cos(\omega_{in}nT)]^2 \rangle \langle \delta_{ji}(t)^2 \rangle \quad (3.13)$$

dove $\delta_{ji}(t)$ è il jitter del clock e ω_{in} è la frequenza della sinusoide di ingresso. Per esempio, per ottenere un SNR di 90 dB con 100 MHz di sinusoide richiede un jitter di soli 50 fs.

Non è attualmente possibile raggiungere tali accuratèzze sul clock ma dobbiamo tuttavia fare in modo che il rapporto segnale rumore sia comparabile con quello del convertitore. Per l'ADC che si è deciso di utilizzare, l'SNR a 100 MHz è di 75dB. Dal grafico di figura 2.11 si stima che il jitter massimo tollerabile sia intorno ai 500 fs.

E' stata quindi progettata una rete di distribuzione del clock facendo attenzione al scegliere una sorgente a basso jitter e buffer a basso rumore aggiuntivo.

La rete del clock è mostrata in figura 3.30. C'è una sorgente comune di clock a 312.5 MHz con

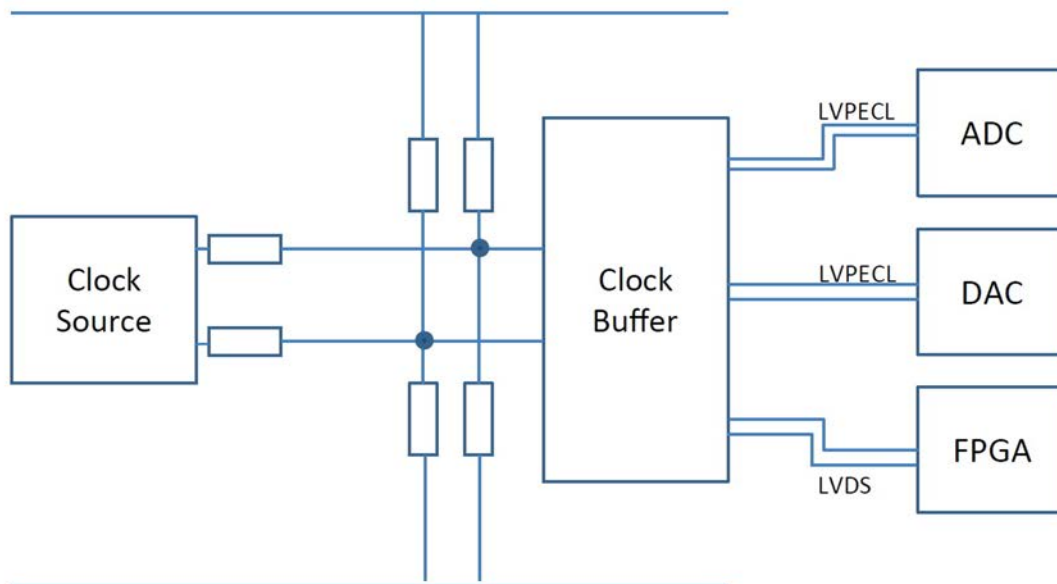


Figura 3 - 30: Schema della rete di generazione e distribuzione del segnale di clock.

uscita LVPECL, ovvero il CY2XP31 di Cypress Semiconductors. L'uscita è inviata a un buffer con singolo ingresso e 4 uscite in parallelo (clock buffer 1:4), ovvero l'integrato CDCLVP1204 di Texas Instruments.

Il CY2XP31 è una sorgente di clock estremamente precisa basata su PLL con una interfaccia per un oscillatore al quarzo e un uscita LVPECL differenziale. Questo integrato produce una frequenza di uscita 12.5 volte superiore all'oscillatore al quarzo di riferimento tramite l'utilizzo di un VCO a bassissimo rumore. Le prestazioni in anello chiuso ottimali si ottengono con un quarzo da 25 MHz a 18pF; questa configurazione mostra all'uscita un jitter di fase inferiore a 0.3 pSRMS.

Il buffer 1:4 CDCLVP1204 genera quattro repliche del clock di ingresso senza l'ausilio di un PLL e aggiunge un rumore di fase inferiore a $0.1\text{ps}_{\text{RMS}}$ se si integra nella banda da 10 kHz a 20 MHz.

I buffer di clock ad alte prestazioni sono molto sensibili ai rumori presenti sulle alimentazioni, che possono degradare anche di molto il rumore di fase in uscita. E' quindi essenziale ridurre il rumore presente sulle linee di alimentazione, specialmente in applicazioni come questa, in cui il rumore di fase sul clock è un parametro critico.

Per eliminare le componenti di rumore in bassa frequenza dalle alimentazioni si fa quindi uso di condensatori di filtro; le capacità di bypass presentano invece un cammino a bassissima impedenza per le componenti in alta frequenza del rumore e impediscono all'alimentazione di subire delle fluttuazioni eccessive. Questi condensatori di bypass forniscono anche le correnti impulsive che necessitano i dispositivi ad alta velocità e devono quindi avere bassa resistenza serie (ESR). Un design corretto che utilizza i condensatori di bypass deve prevedere il loro posizionamento molto vicino ai piedini di alimentazione dei vari chip, creando un loop di corrente molto piccolo per minimizzare gli effetti induttivi. E' raccomandabile prevedere un numero di condensatori di bypass in numero almeno uguale ai piedini di alimentazione del dispositivo trattato. Talvolta è addirittura utile inserire una ferrite tra l'alimentazione del device e l'alimentazione principale, per isolare le componenti di rumore a più alta frequenza. Nel caso di un generatore di clock è un'ottima scelta da adottare. La ferrite deve presentare impedenza DC quasi nulla per fornire la corretta alimentazione ed evitare che ci siano cadute di tensione sul componente.

Il jitter totale sul clock della rete così realizzata è inferiore a 400 fs.

3.7 Unità di elaborazione digitale

La sezione digitale della scheda di conversione è abbastanza semplice: c'è solo un dispositivo FPGA connesso tra ADC e DAC e il bus di comunicazione. La FPGA si connette inoltre con due zoccoli ZIF per flat-cable che si connettono a una seconda scheda PCB a due strati e che presenta gli header a 2.54mm. La FPGA scelta è una Virtex-5 LX30 di Xilinx, la più piccola della serie Virtex-5. Non c'è PowerPC e un limitato numero di slice e blocchi DSP.

E' stato utilizzato il package LGA676 e non il più piccolo a 324 pin, poiché questo package integra parte dei condensatori di decoupling necessari.

La configurazione interna della FPGA è salvata in una Platform Flash dedicata. Il monitor di sistema controlla le tensioni analogiche e digitali e provvede alla riconfigurazione.

La riconfigurazione parziale non è supportata. Nella Platform Flash sono salvati quattro differenti bit-stream.

Le tensioni richieste dalla FPGA sono:

- 1 V per il core
- 2.5 V per VCCAUX (PLL/LVDS)
- 2.5 V / 3.3 V per le porte I/O

La connessione dalla motherboard prevede il trasporto delle tensioni di alimentazione a 3.3 V e 2.5 V, che arrivano da alimentatori switching rumorosi. La tensione VCCAUX è generata

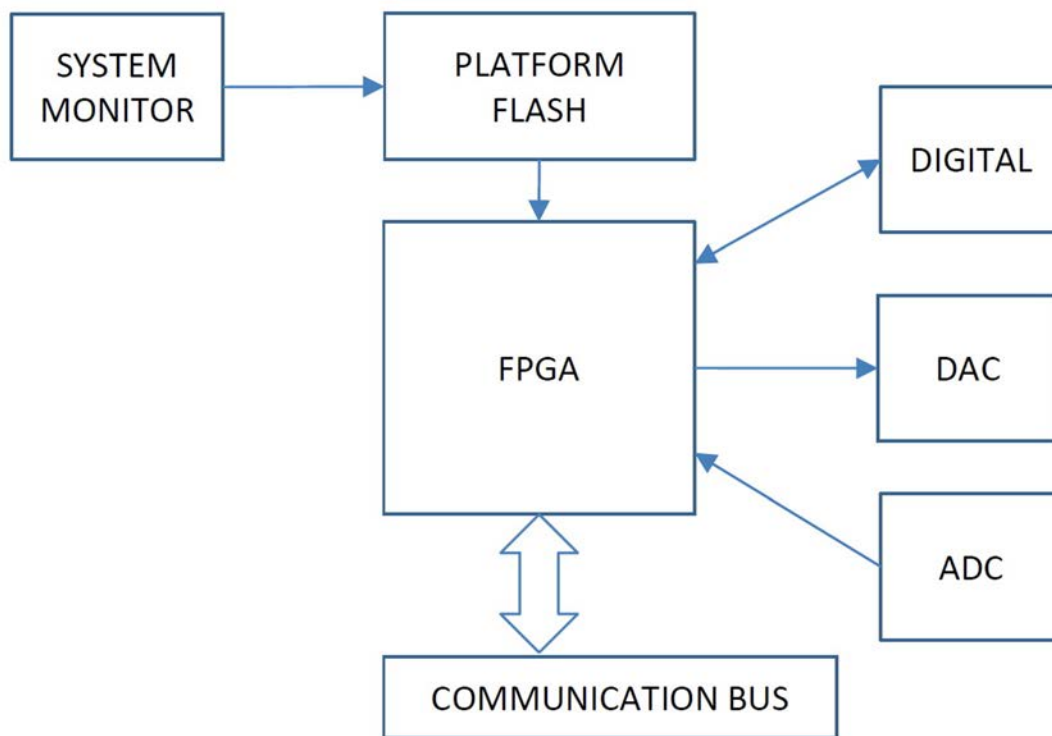


Figura 3 - 31: Unità di elaborazione digitale delle schede di conversione.

usando un regolatore lineare a basso rumore con PSRR maggiore di 60dB nella banda del MHz e partendo dalla tensione di 3.3 V.

La VCCINT di 1 V è generata da un regolatore switching con tensione di ingresso di 3.3 V. Questo regolatore può fornire fino a 16 A di corrente al core della FPGA.

3.8 Alimentazione dei circuiti analogici

La fonte di alimentazione principale è un alimentatore ATX a 800W, con uscite a +5 V e +12 V. L'alimentatore ATX è un alimentatore progettato non per il basso rumore, ma per elevate performance, rapidi transitori di corrente, elevate correnti complessive e bassi costi.

Per questa ragione è stata progettata un'alimentazione dedicata per le schede di conversione per ottenere un'alimentazione a ± 5 V a bassissimo rumore, partendo dalla tensione di +12 V dell'alimentatore ATX. Lo schema dell'alimentazione è mostrato in figura 3.32.

L'uso di alimentazioni switching in applicazioni low-noise è altamente sconsigliato per il loro rumore. Utilizzando quindi come fonte principale un alimentatore switching non sarà mai possibile rimuovere totalmente il ripple in uscita e le sue armoniche.

Tuttavia, per ridurre al massimo questo rumore, si è pensato di utilizzare due regolatori lineari in cascata con PSRR maggiore di 100dB nella banda del MHz. L'alimentazione si divide sui cammini positivo e negativo.

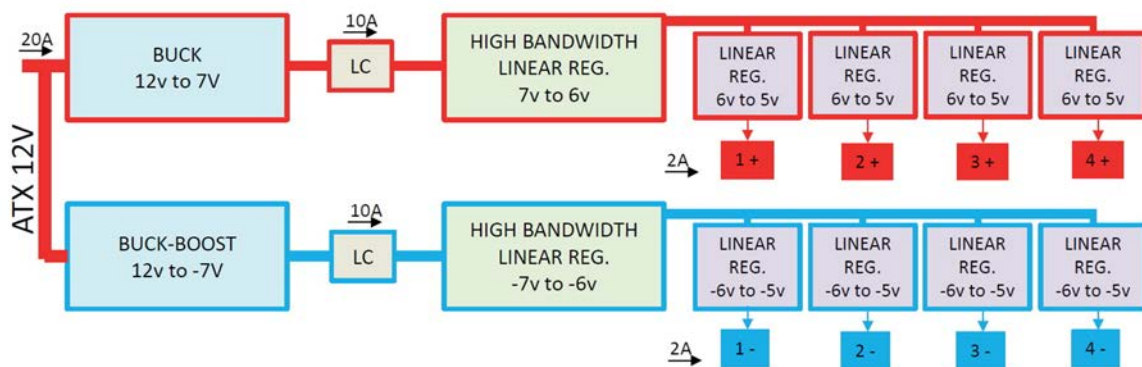


Figura 3 - 32: Schema a blocchi per l'alimentazione e delle schede di conversione.

Cammino positivo. E' stato utilizzato un regolatore switching che da +12 V porta la tensione fino a +7 V, con la possibilità di fornire fino a 15 A. Se si fosse scelto di utilizzare un unico alimentatore lineare direttamente connesso alla +12 V, ci sarebbe stata una dissipazione di potenza di 70W per soli 10 A prelevati dall'uscita. Il regolatore switching, a pieno carico, ha un'efficienza del 90% circa. La potenza dissipata complessivamente risulta di soli 12W per lo stadio switching (da +12 V a +7 V) e 20W dai regolatori lineari in cascata a pieno carico (10 A). La totale potenza dissipata è di circa 30W, meno della metà stimata senza l'ausilio dell'alimentatore switching.

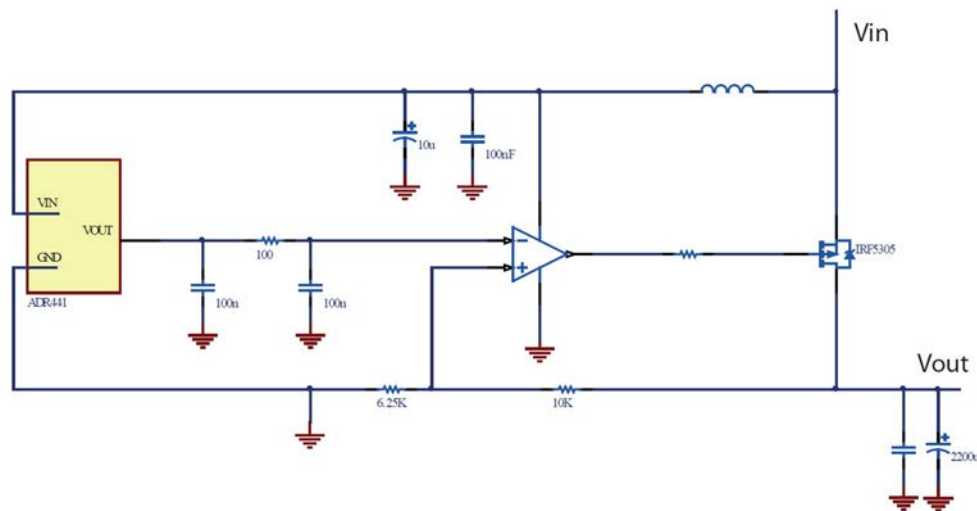


Figura 3 - 33: Schema semplificato del regolatore lineare a larga banda.

L'uscita del regolatore switching entra nel primo stadio lineare. Non è possibile utilizzare un integrato commerciale per questa operazione, poiché non si trovano le caratteristiche di PSRR richieste nella banda del MHz, dove ancora sono presenti le armoniche generate dall'alimentatore ATX.

Il design previsto utilizza un amplificatore operazionale molto veloce, che pilota il gate di un P-MOS. L'operazionale compara la tensione di uscita con quella di un riferimento di tensione molto preciso e stabile, la cui alimentazione è filtrata con una rete LC a π e modula la tensione di gate per reiettare i rumori presenti sulla linea di alimentazione di ingresso.

La corrente massima che scorre attraverso il P-MOS è di 10 A e l'uscita è a 6 V: con 1 V di caduta c'è una dissipazione di 10 W per l'assorbimento massimo. Il P-MOS è connesso termicamente (ed elettricamente isolato) a un dissipatore con $0.5^{\circ}\text{C}/\text{W}$ di resistenza termica per mantenere la temperatura sufficientemente bassa.

Uno schema semplificato è mostrato in figura 3.33.

L'uscita del primo stadio è connessa a un regolatore commerciale a 4 uscite, una per ogni scheda di conversione. Per ogni canale è necessaria una capacità di uscita pari a $4400\mu\text{F}$ per mantenere stabile la tensione di uscita.

Cammino negativo. Il cammino negativo è molto simile quello positivo. Il primo regolatore switching è un buck-boost che abbassa la tensione e la inverte. Genera una tensione di -7 V che viene regolata a -5 V in modo del tutto analogo a come avviene nel cammino positivo.

Per permettere una corretta dissipazione di potenza è necessaria una scheda PCB sufficientemente grande e dedicata alla sola alimentazione. Il dissipatore (250mm x 15mm) è raffreddato da due ventole. La scheda di alimentazione è mostrata in figura 3.34.

Nelle figure 3.35 e 3.36 vengono mostrati i lati top e bottom del layout tridimensionale della scheda di conversione progettata.

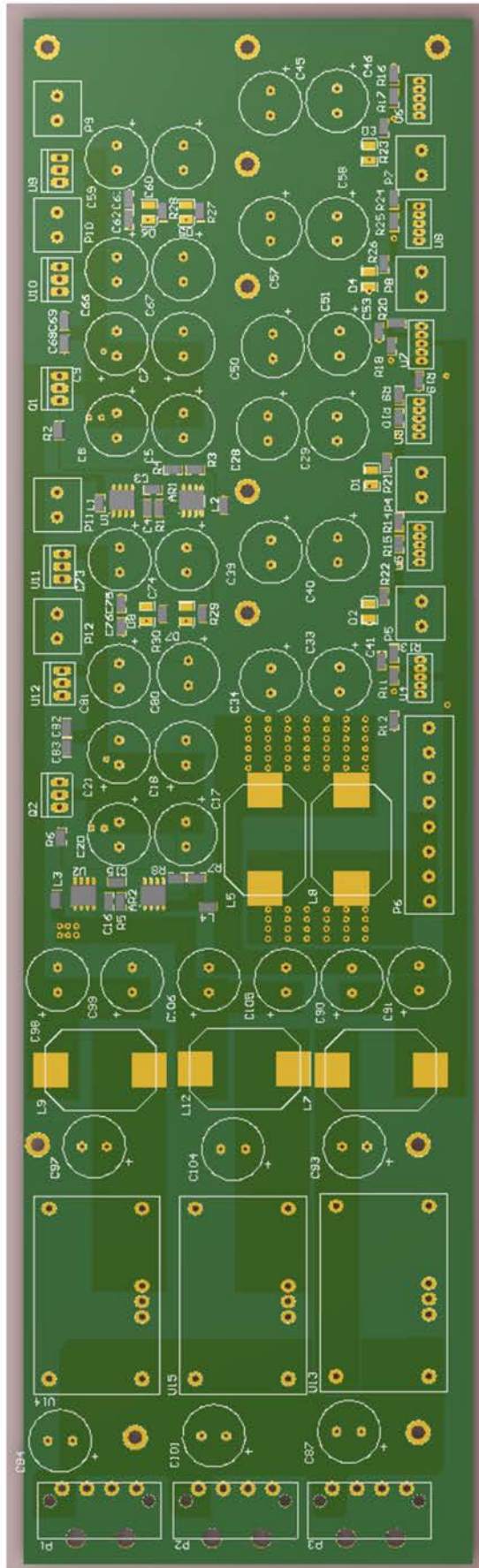


Figura 3 - 34: PCB dell'alimentatore lineare (top).

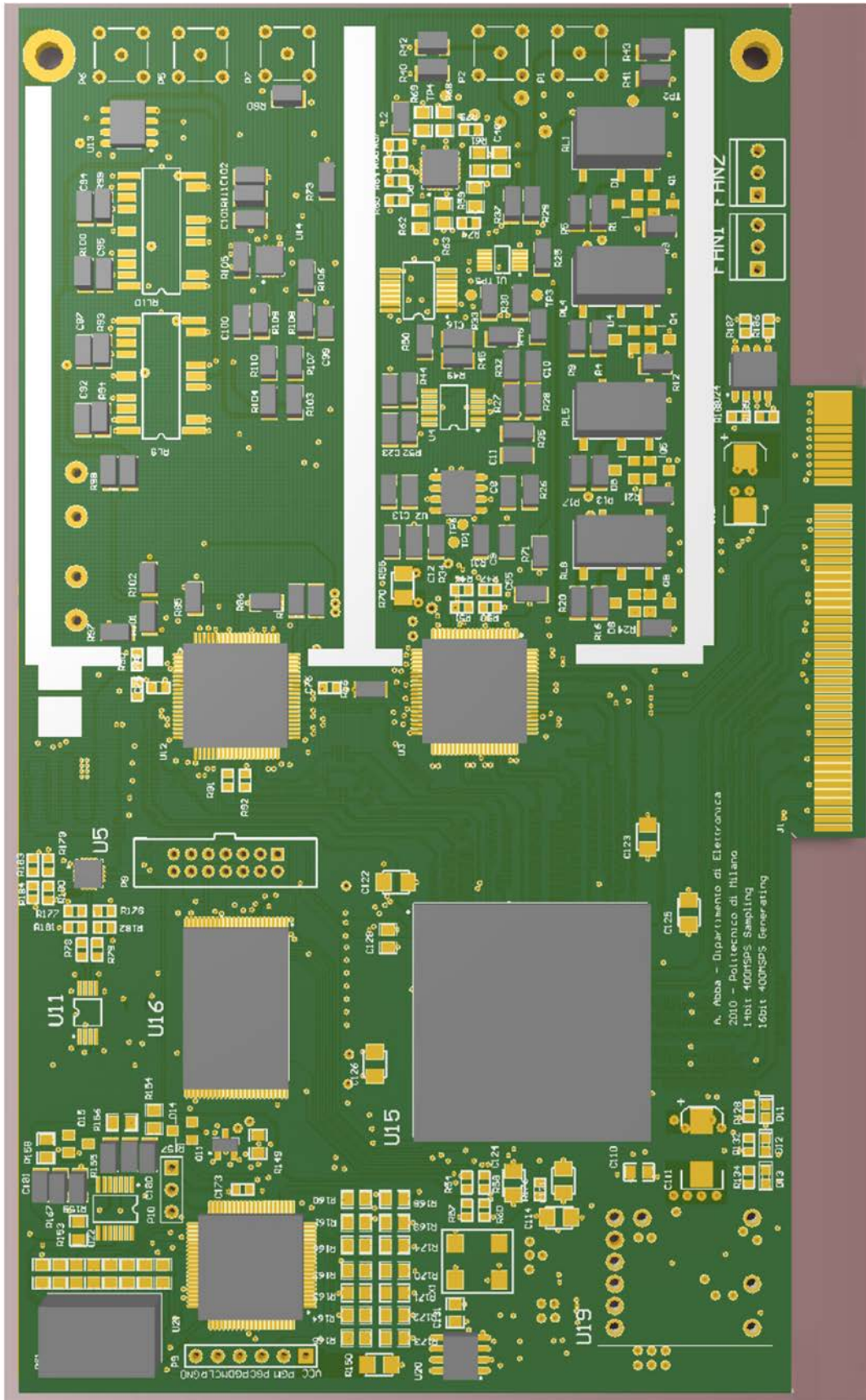


Figura 3 - 35: PCB della scheda di conversione (top).

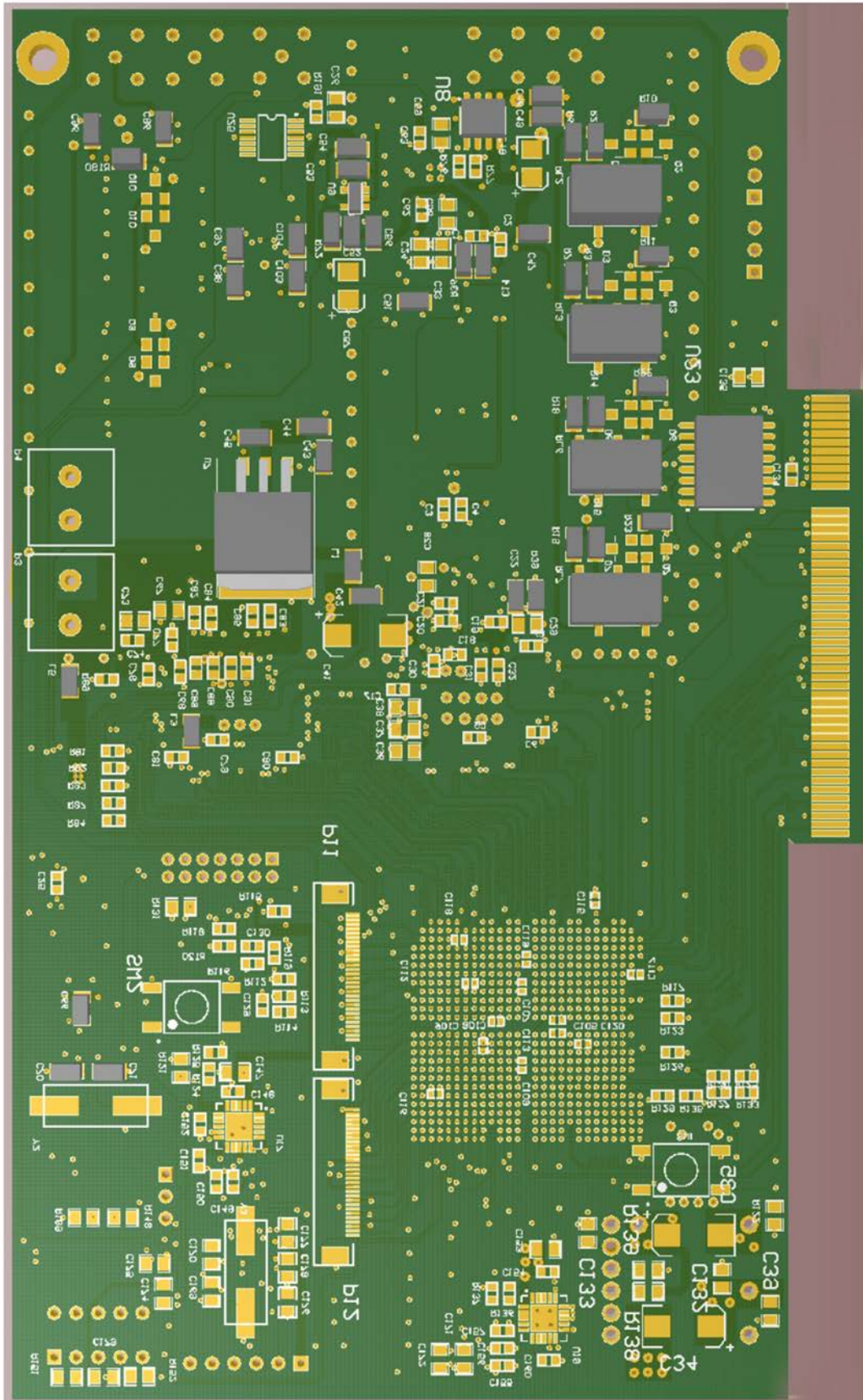


Figura 3 - 36: PCB della scheda di conversione (bottom).

4

**Teoria e implementazione del filtro
ottimo per la stima dell'energia
tramite tecnica DPLMS**

4.1 Introduzione

La teoria del filtraggio ottimo è oggi ben consolidata in applicazioni per scopi scientifici e tecnici, dalle comunicazioni all'ingegneria biomedica, dall'elettronica nucleare ai sistemi di sicurezza.

Tutte queste applicazioni richiedono stime accurate di uno svariato numero di parametri che vengono estratti da segnali che molto spesso provengono da ambienti rumorosi. Il recupero delle informazioni è quindi un risultato dell'applicazione di uno o più filtri specifici e ottimizzati per un determinato tipo di misura.

Per la varietà dei campi applicativi, i segnali e il rumore possono avere diversa natura (fotodiodi, sensori biomedicali, sensori di radiazione, etc). E' quasi sempre indispensabile tenere in considerazione particolari vincoli nella sintesi del filtro ottimo; ad esempio, per gli impulsi provenienti da un sensore di radiazione, molto spesso si desidera avere lunghezza finita del filtro e flat top nella forma d'onda di uscita.

Inoltre molto spesso questi vincoli complicano la sintesi del filtro ottimo e ne riducono tipicamente anche il rapporto segnale-rumore. La tecnica DPLMS permette la sintesi di un filtro ottimo basandosi su tecnica LMS (*Least Mean Square*) e tramite l'imposizione di vincoli sulla risposta in uscita.

Un primo metodo di sintesi di un filtro ottimo consiste nella cascata di due passi: la sintesi del filtro ottimo senza vincoli con tecnica di approssimazione ai minimi quadrati, e la manipolazione del risultato del passo precedente per adattare la risposta del filtro ai vincoli necessari all'applicazione. Questa procedura è spesso utilizzata, e tuttavia conduce molto spesso a filtri sub-ottimi.

Un secondo approccio prevede di ottenere il filtro ottimo in esame seguendo una strada analitica, che può essere intrapresa solo in determinate e particolari condizioni di rumore e solo per alcuni tipi di vincoli.

In tutti i casi rimanenti resta il calcolo numerico, che porta al calcolo di un filtro ottimo esatto o approssimato, tramite la risoluzione di un sistema matematico di dimensioni finite.

Questi approcci non possono risolvere problemi di dimensioni troppo elevate per problematiche pratiche di costi computazionali in tempo e risorse hardware.

Di tutti i filtri ottimi che si possono ottenere, è possibile implementare in via del tutto analogica solo una minima parte di essi. Da questo punto di vista, l'elettronica e il filtraggio digitali

stanno diventando predominanti nel *processing* dei segnali, poiché le varie risposte all'impulso possono essere cambiate in modo semplice caricando nelle opportune celle di memoria i coefficienti dei filtri, che, laddove necessario, possono essere anche ricalcolati in tempo reale. Inoltre, la presenza sul mercato di core di elaborazione a basso consumo ed alte prestazioni rende molto agevole la riconfigurabilità e l'aggiornamento dei sistemi, evitando di complicare in modo eccessivo le parti analogiche del sistema.

Gli svantaggi presentati dalle soluzioni miste analogico-digitali rispetto ai circuiti di filtraggio puramente analogici sono sostanzialmente il *rumore di quantizzazione* nella trasformazione delle grandezze da analogico in digitale e viceversa, e l'*aliasing* delle frequenze. Il primo problema può essere facilmente superato aumentando il numero di bit dei convertitori usati, mentre il secondo problema è risolto applicando degli opportuni filtri passa-basso prima che la conversione numerica dei segnali analogici abbia luogo.

La presenza del filtro anti-alias è da tenere in considerazione poiché la risposta all'impulso complessiva del filtraggio è la convoluzione della risposta all'impulso del filtro anti-alias con la risposta all'impulso del filtro digitale implementato in un core di elaborazione. Per questo motivo finora i metodi di sintesi del filtraggio ottimo si sono sempre scontrati con il fondamentale problema della deconvoluzione.

Un metodo efficace per implementare filtri numerici all'interno di un dispositivo digitale è il filtraggio FIR, che ha risposta all'impulso finita e che quindi non risente dei problemi dell'instabilità e dei cicli limite, dal momento che non utilizza cammini di retroazione del segnale. Tuttavia questo metodo può essere molto dispendioso in termini di risorse hardware.

Il filtro, se implementato con tecnica FIR, può essere identificato da una univoca set di N coefficienti, se si desidera ottenere un filtro FIR di ordine $N - 1$. E' perciò possibile sviluppare la ricerca del filtro ottimo nel dominio del tempo, senza utilizzare trasformate o serie di Fourier, rendendo così la sintesi decisamente più agevole dal punto di vista computazionale.

Tra le innovazioni proposte nel metodo DPLMS per il calcolo del filtro ottimo, bisogna far risaltare il fatto che non è necessario un passo aggiuntivo di deconvoluzione e che il rumore di quantizzazione introdotto dall'ADC può essere direttamente tenuto in considerazione. Inoltre, la tecnica DPLMS funziona correttamente congiuntamente con rumore stazionario e con rumore correlato al segnale, con non idealità del sistema quali deriva della linea di base e disturbi sovrapposti.

Prima di presentare teorica ed implementazione del metodo, saranno descritte delle tecniche comunemente impiegate per il calcolo di filtri ottimi.

4.2 Sintesi del filtro ottimo nel dominio delle frequenze

Anche se questo metodo sintetizza filtri sia per il calcolo dell'energia che del tempo di arrivo degli impulsi, nella descrizione seguente viene presentato solo il calcolo per un filtro energia.

4.2.1 Considerazioni teoriche

Per descrivere una tipica catena analogica di elaborazione di un treno di impulsi di cui si vuole misurare l'energia (figura 4.1a) si può ricorrere al modello di figura 4.1b. Un generatore di impulsi di forma nota $f(t)$ e area variabile ripete gli impulsi in modo casuale secondo una ben precisa descrizione statistica che fa variare tempo di arrivo e area; in parallelo è possibile schematizzare una sorgente di rumore stazionario, che tiene conto del solo rumore scorrelato; in cascata a queste due sorgenti si pone un blocco avete risposta in frequenza $H(\omega)$.

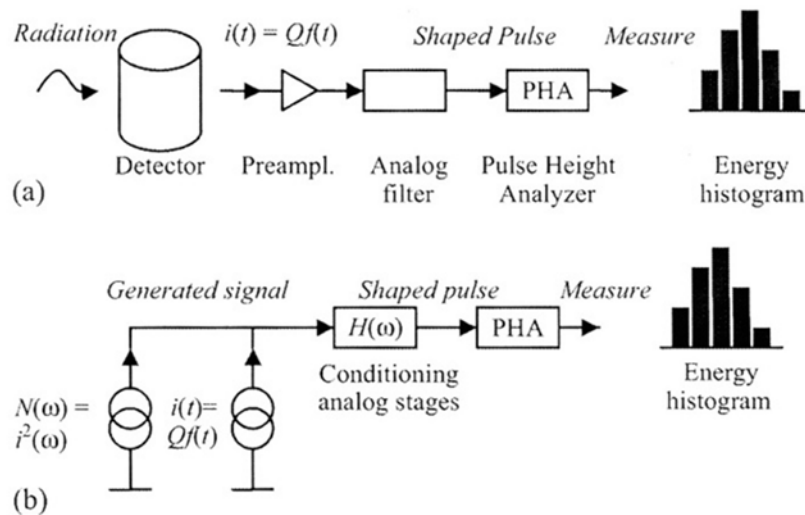


Figura 4 - 1: (a) Catena di elaborazione di impulsi per la stima dell'energia di una radiazione. Il blocco PHA (Pulse Height Analyzer) campiona il picco della forma d'onda in uscita dal filtro analogico, recuperando l'informazione sull'ampiezza. (b) Modello equivalente della catena di elaborazione, considerando ogni stadio privo di rumore. Tutto il contributo di rumore è schematizzato nel generatore equivalente avente densità spettrale di potenza $N(\omega)$.

Il segnale $i(t)$ tiene conto della distribuzione nel tempo della carica Q raccolta all'uscita del sensore, mentre il segnale $N(\omega)$ rappresenta la densità spettrale di potenza del rumore equivalente all'ingresso scorrelato dal segnale.

Gli impulsi di corrente possono variare da impulsi molto brevi, somiglianti a delle delta di corrente ideali, a impulsi molto lunghi e di forma variabile. Nel primo caso il segnale di riferimento $i(t)$ può essere ottenuto mediando un set di impulsi sperimentali e il filtro ottimo non necessita del vincolo di flat-top. Nel secondo caso, invece, se la forma degli impulsi cambia in modo non deterministico, interazione dopo interazione, la raccolta di tutta la carica Q dell'impulso è ottenuta inserendo il vincolo di flat-top, ovvero una zona piatta nella risposta all'impulso del filtro che abbia lunghezza temporale uguale o maggiore al massimo tempo di raccolta delle cariche operata del sensore.

Assumendo il rumore come stazionario e scorrelato dal segnale, una espressione generale di $N(\omega)$ può risultare:

$$N(\omega) = \sum_k \alpha_k |\omega^k| \quad , \quad \text{con } k = \dots, -2, -1, 0, 1, 2, \dots \quad (4.1)$$

Il corrispondente filtro ottimo, descritto dalla funzione peso WF (Weighting Function) minimizza il rapporto rumore-segnale all'uscita nell'istante di misura:

$$\left(\frac{N}{S}\right)^2 = \frac{\int_{-\infty}^{+\infty} N(\omega) |\mathfrak{F}[WF(t)]|^2 d\omega}{\left[\int_0^{T_{meas}} i(t) WF(t) dt\right]^2} \quad (4.2)$$

La funzione WF cercata si esprime tramite il troncamento della serie di Fourier, composta di armoniche simmetriche e non simmetriche:

$$WF(t) = \begin{cases} \sum_{n=1}^N A_n \sin\left(n \frac{\pi}{T_{meas}} t\right) , & 0 < t < T_{meas} \\ 0 , & elsewhere \end{cases} \quad (4.3)$$

Il numero di armoniche N è strettamente legato alla banda del filtro ottimo, come è chiaramente mostrato dalla trasformata di Fourier dell'equazione 4.3:

$$\mathfrak{F}[WF(t)] = \frac{j}{2} \sum_{n=1}^N A_n \left(\delta \left(f + \frac{n}{2T_{meas}} \right) - \delta \left(f - \frac{n}{2T_{meas}} \right) \right) \cdot \left(\frac{\sin(T_{meas}\pi f)}{\pi f} e^{-j\pi T_{meas}} \right) \quad (4.4)$$

Inoltre la banda del filtro è limitata alla più alta componente spettrale presente nell'equazione 4.4, che dipende sia dal totale numero di armoniche N che dall'istante di misura T_{meas} :

$$Filter\ BW = \frac{N}{2T_{meas}} \quad (4.5)$$

Sebbene la banda del filtro, e il conseguente numero di armoniche, dovrebbe essere, almeno teoricamente, il più alto possibile, un modo pratico, anche se approssimato, di stabilire un limite superiore può essere considerare l'inverso del tempo di salita T_{rise} del segnale in arrivo dal sensore $1/T_{rise}$. Infatti il rapporto segnale-rumore per frequenze superiori a $1/T_{rise}$ è normalmente basso e il filtro può non fare uso di queste armoniche.

Per esempio, alcuni possono dare origine a segnali con fronte di salita non inferiore a 20ns, con una relativa banda di 200 MHz. Imponendo il tempo di misura $T_{meas} = 1 \mu s$, il minimo numero di armoniche appropriato a questo sistema dovrebbe essere, in accordo con l'equazione 4.5, $N = 200\ MHz \cdot 2 \cdot 1\ \mu s = 400$.

Dal momento che il rapporto rumore-segnale descritto nell'equazione 4.2 è funzione di $i(t)$ e $N(\omega)$ è invariante rispetto all'ampiezza di WF , la ricerca del filtro ottimo può essere eseguita supponendo che il segnale misurato all'uscita del filtro abbia una ampiezza normalizzata all'unità:

$$\int_0^{T_{meas}} i(t)WF(t)dt = 1 \quad (4.6)$$

Per la presenza di questo vincolo aggiuntivo (equazione 4.6) il rapporto segnale rumore quadratico dell'equazione 4.2 corrisponde al quadrato della carica equivalente di rumore ENC^2

presente all'ingresso del filtro. Inoltre questo parametro è numericamente equivalente alla varianza dell'energia stimata: $VAR[Q] = \overline{Q^2}$.

$$ENC^2 = \overline{Q^2} = \frac{1}{2\pi} \int_{-\infty}^{+\infty} N(\omega) |H(\omega)|^2 d\omega \quad (4.7)$$

Il filtro ottimo ricercato $H(\omega)$ minimizza dunque il funzionale nell'equazione 4.7, lasciando la possibilità di tener conto di altri vincoli aggiuntivi.

4.2.2 Vincoli in tempo e frequenza

I vincoli vengono imposti con la ben consolidata e nota tecnica dei moltiplicatori di Lagrange. E' possibile esprimere in un'unica forma tanto i vincoli nel dominio del tempo quanto i vincoli nel dominio delle frequenze. La seguente formulazione tiene conto dei contributi delle armoniche simmetriche (p sta per pari) e antisimmetriche (d sta per dispari) della serie di Fourier della funzione peso WF :

$$\sum_p \xi(p) A_p + \sum_d \zeta(d) A_d - w = 0 \quad (4.8)$$

Per esempio, il vincolo di area unitaria imposto dall'equazione 4.6 risulterebbe nella forma:

$$\sum_p A_p \sin\left(\frac{p\pi}{T} T_p\right) + \sum_d A_d \sin\left(\frac{d\pi}{T} T_d\right) - 1 = 0 \quad (4.7)$$

Applicando il metodo classico dei moltiplicatori di Lagrange, il funzionale che contiene tutti i vincoli desiderati e che si desidera minimizzare assume la seguente forma:

$$\begin{aligned} \varphi^2 = \sum_k \alpha_k \left[\sum_p \sum_{p'} A_p A_{p'} p p'^k Z_{pp'} + \sum_d \sum_{d'} A_d A_{d'} d d'^k Z_{dd'} \right] \\ + \sum_i \mu_i \left[\sum_{p'} \xi(p', i) A_{p'} + \sum_{d'} \zeta(d', i) A_{d'} - w_i \right] \end{aligned} \quad (4.10)$$

La forma quadratica definita semi-positiva dell'equazione 4.10 ha un solo punto stazionario, un minimo, che identifica l'ottimo del filtro nel dominio delle trasformate di Fourier. La posizione esatta di questo punto di ottimo può essere calcolata imponendo tutte le derivate parziali del funzionale uguali a zero, e risolvendo il sistema di equazioni così trovato nelle variabili A_p , A_d , μ_i :

$$\begin{aligned} 0 = \frac{\partial(\varphi^2)}{\partial A_p} &= \sum_k \alpha_k \left(2 \sum_{p'} A_{p'} p p'^k Z_{pp'} \right) + \sum_i \mu_i \xi(p', i) \\ 0 = \frac{\partial(\varphi^2)}{\partial A_d} &= \sum_k \alpha_k \left(2 \sum_{d'} A_{d'} d d'^k Z_{dd'} \right) + \sum_i \mu_i \zeta(d', i) \\ 0 = \frac{\partial(\varphi^2)}{\partial \mu_i} &= \sum_{p'} A_{p'} \xi(p', i) + \sum_{d'} A_{d'} \zeta(d', i) - w_i \end{aligned} \quad (4.11)$$

Questo sistema lineare non omogeneo di $N_p + N_d + N_i$ equazioni può essere agevolmente risolto con la teoria classica dell'algebra lineare, mentre il filtro ottimo e il corrispondente ENC^2 possono essere ricavati dalle equazioni 4.3 e 4.7 usando i valori A_p e A_d calcolati.

4.3 Tecniche di deconvoluzione

Il metodo DPLMS, diversamente dai metodi presentati in precedenza, identifica direttamente i coefficienti del filtro ottimo per segnali reali senza la necessità di un passo di deconvoluzione. Questa è una grande innovazione in termini di praticità nell'implementazione e precisione raggiungibile. Si riassumeranno ora le più comuni tecniche di deconvoluzione per mostrare l'efficacia del metodo di sintesi diretta.

Date due sequenze S e W di lunghezza finita o infinita, espresse come:

$$S := \begin{cases} \sum_{k=0}^{N_s-1} s(j)\delta(k-j), & \text{con } N_s \in [1, \dots, +\infty) \\ 0 & \text{elsewhere} \end{cases}$$

$$W := \begin{cases} \sum_{k=0}^{N_w-1} w(j)\delta(k-j), & \text{con } N_w \in [1, \dots, +\infty) \\ 0 & \text{elsewhere} \end{cases}$$

(4.12)

Si definisce una terza sequenza X , risultato dell'operazione di deconvoluzione, tale che il prodotto di convoluzione di X con una delle due sequenze, ad esempio S , dia come prodotto l'altra sequenza di partenza, ad esempio W .

$$W := S * X = \sum_{j=0}^{N_x-1} x(j)s(k-j) = \sum_{j=0}^{N_s-1} s(j)x(k-j)$$

(4.13)

La convoluzione nell'equazione 4.13 modella la sequenza in uscita da un filtro numerico avente risposta all'impulso X , quando in ingresso è presente la sequenza S .

Come regola generale la convoluzione di due sequenze S e X , aventi rispettivamente lunghezze N_s e N_x , genera una terza sequenza W avente lunghezza massima pari a

$$N_w = N_x + N_s - 1$$

(4.13)

In realtà è possibile, per motivi di implementazione o praticità, che ci sia un requisito sulla lunghezza massima della sequenza W , e in generale questa si vuole inferiore alla lunghezza

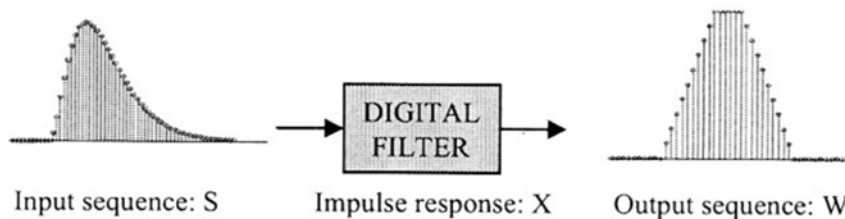


Figura 4 - 2: Una generica sequenza W all'uscita di un filtro, ottenuta come convoluzione della sequenza di ingresso S e la risposta all'impulso del filtro X .

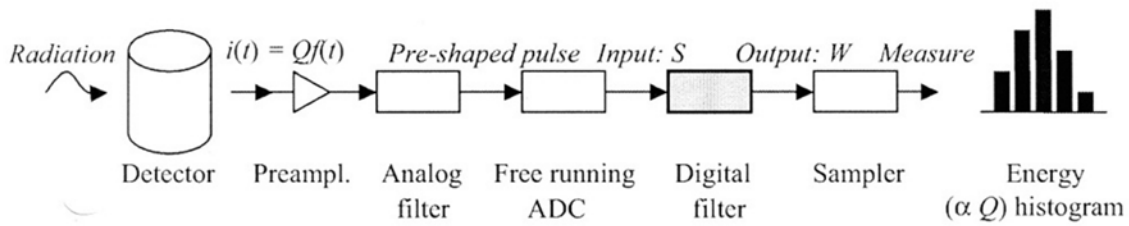


Figura 4 - 3: Schema di un sistema estimatore dell'energia di una radiazione che si avvale dell'uso di tecniche mixed-signal.

massima. Se è questo il caso, il filtro ricade nella famiglia dei filtri *interferenziali*. Ogni pratica implementazione di tecniche miste analogiche e digitali per eseguire misure su radiazioni richiedono filtri interferenziali. Quindi, come mostrato in figura 4.3, la sequenza di ingresso S è una versione campionata di un impulso analogico pre-formato analogicamente con durata teorica infinita, proveniente da un filtro anti-alias fatto di soli poli. Da qui in poi, considerando la coda dell'impulso trascurabile, questo segnale verrà ragionevolmente considerato finito e di lunghezza N_s . D'altro canto, la sequenza W in uscita dal filtro deve rispettare il requisito di lunghezza finita, con N_w tipicamente inferiore a N_s .

Il problema della deconvoluzione è quindi un problema normalmente mal posto, poiché la presenza di N_x gradi di libertà nella progettazione del filtro non riesce a soddisfare gli N_w vincoli sui campioni (con $N_w \geq N_x$) arbitrari che il segnale di uscita può assumere, a meno che venga considerato un caso semplice di segnale deltiforme in ingresso. Perciò quando la ricerca

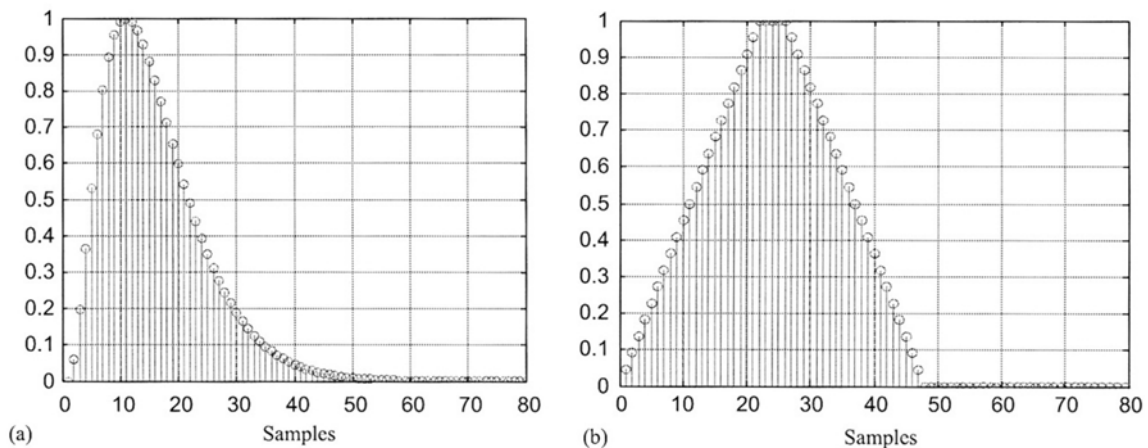


Figura 4 - 4: (a) segnale di lunghezza infinita all'ingresso del filtro proveniente da un filtro analogico a tre poli; (b) segnale desiderato in uscita dal filtro, con lunghezza finita (47 campioni) flat-top di 5 campioni. Il trapezio è stato scelto poiché è la forma che meglio reietta il rumore, quando esso ha solo una componente serie.

della soluzione avviene nel dominio del tempo, applicando l'algoritmo di lunga divisione, molto spesso si giunge a un filtro X avente infiniti coefficienti.

Sono stati ideati molti metodi per risolvere questo problema e alcuni di essi vengono presentati nel seguito. Si assume, per la descrizione, che i segnali di ingresso S e uscita W siano quelli mostrati in figura 4.4.

4.3.1 Metodo della DFT

Il metodo più usato per deconvolvere un segnale sfrutta una proprietà fondamentale della trasformata Z , che soddisfa la seguente relazione:

$$X(z) = \frac{W(z)}{S(z)} = \frac{\sum_{n=0}^{+\infty} W(n)z^{-n}}{\sum_{n=0}^{+\infty} S(n)z^{-n}} = \frac{\frac{N_w(z)}{D_w(z)}}{\frac{N_s(z)}{D_s(z)}} = \frac{N_w(z)D_s(z)}{N_s(z)D_w(z)} \quad (4.15)$$

dove le trasformate Z dei segnali W e S vengono considerate razionali fratte, o approssimate a tale forma. Questo metodo ha tre principali svantaggi (vedi anche figura 4.5):

- i) La lunghezza del filtro X trovato è generalmente infinita e il filtro non appartiene alla famiglia dei filtri FIR. Inoltre, sebbene la lunghezza della funzione peso W sia finita e la trasformata Z di W non abbia poli (ad esempio $D_w(z) = 1$), la lunghezza del filtro FIR non sempre è finita. Questo accade quando anche la trasformata Z di X non presenta poli, e in questo caso accade che ogni soluzione dell'equazione $N_s = 0$ (riferimento all'equazione 4.15) è anche soluzione dell'equazione $N_w = 0$. Quest'ultima affermazione non è ovviamente vera per ogni funzione peso W da sintetizzare.
- ii) L'uso diretto delle definizioni della trasformata Z dell'equazione 4.15 non è sperimentalmente realizzabile, poiché il filtro sintetizzato è eccessivamente sensibile al rumore che inevitabilmente si trova sovrapposto al segnale S .

La lunghezza del filtro X , anche quando è finita, dipende ancora dalla lunghezza di W e dal numero di zeri e poli della trasformata Z di S . Questa variabilità difficilmente può essere sostenuta dalle attuali performance di calcolo per ottenere tempi di elaborazione accettabili.

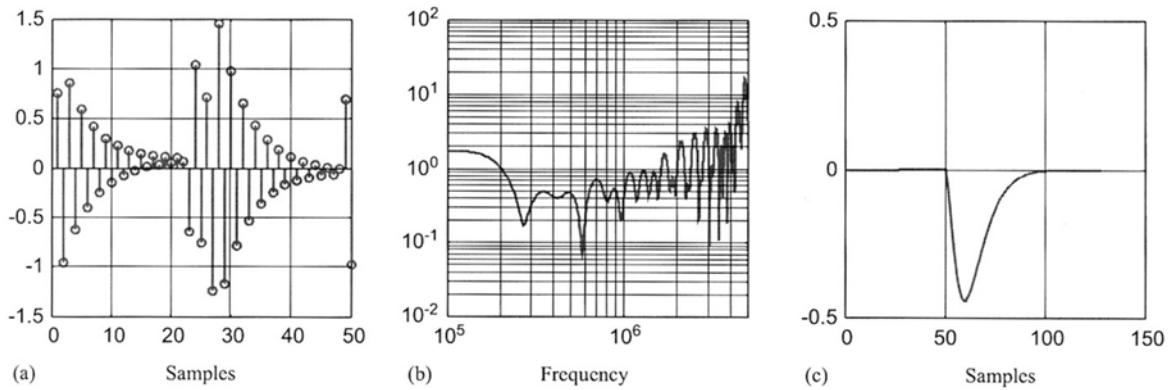


Figura 4 - 5: (a) Filtro FIR digitale (50campioni) sintetizzato con metodo DFT dal segnale di ingresso in figura 4.4a. (b) Risposta in frequenza del filtro X (modulo) (c) Differenza tra la funzione peso W ottenuta e quella desiderata di figura 4.4b. Il troncamento del filtro X genera un considerevole errore sulla funzione peso.

4.3.2 Il metodo di Wiener

Il metodo di Wiener opera nel dominio del tempo discreto e supera totalmente il problema dell'algorithmo basato su DFT tramite la ricerca del filtro FIR di lunghezza specifica N_X che soddisfa ai minimi quadrati (LMS) l'equazione 4.13.

Data una sequenza di ingresso S di lunghezza finita N_S e la sequenza di uscita voluta W_{ideal} di lunghezza finita N_W (descritta da N_W valori indipendenti), il metodo di Wiener identifica il filtro digitale FIR che minimizza la differenza nello spazio \mathcal{L}^2 tra W_{ideal} e la sequenza in uscita dal filtro reale, espressa come funzione di $N_X \leq N_W$ parametri indipendenti.

Il funzionale da minimizzare è:

$$\begin{aligned} \varepsilon^2 &= \sum \left(W_{ideal}(\xi_1, \xi_2, \dots, \xi_{N_W}) - W(\varphi_1, \varphi_2, \dots, \varphi_{N_X}) \right)^2 = \\ &= \sum \left(W_{ideal} - S * X(\varphi_1, \varphi_2, \dots, \varphi_{N_X}) \right)^2 \end{aligned} \quad (4.16)$$

E la minimizzazione è raggiunta imponendo nulle le derivate parziali dell'equazione 4.16 rispetto alle variabili φ_j :

$$\begin{aligned} \frac{\partial \varepsilon^2}{\partial \varphi_1} &= 0 \\ &\dots \\ \frac{\partial \varepsilon^2}{\partial \varphi_{N_X}} &= 0 \end{aligned} \tag{4.17}$$

L'equazione 4.17 rappresenta un sistema lineare con N_X equazioni in N_X variabili indipendenti, che può essere risolto molto facilmente.

Tuttavia restano due principali problemi (fare anche riferimento alla figura 4.6):

- i) Le due funzioni peso W e W_{ideal} , sebbene siano più vicine possibile nello spazio delle soluzioni, possono essere considerevolmente diverse. Questo accade ogni volta che, in accordo all'equazione 4.15, la funzione W_{ideal} e la sequenza di ingresso S portano a generare un filtro X con risposta all'impulso infinita, cioè uno o più zeri in $S(z)$ non trovano i loro corrispondenti zeri in $W_{ideal}(z)$.
- ii) I filtri derivati dal metodo di Wiener, sebbene eccellenti dal punto di vista puramente matematico, non sono in genere sufficientemente buoni dal punto di vista sperimentale: infatti non importa quanto vicini siano la funzione peso ideale e quella ottenuta, poiché il filtro X può mostrare scarsa efficacia nel reiettare il rumore di quantizzazione dell'ADC.

La principale differenza tra l'architettura digitale e analogica dei circuiti processori per spettrometria può essere identificata nella posizione del convertitore ADC: nel primo caso lo troviamo all'inizio della catena di misura, mentre nell'ultimo resta alla fine.

Operativamente, nel primo caso l'ADC campiona continuamente e velocemente il segnale, mentre nel secondo il campionamento avviene solo in alcuni istanti, che si trovano in un singolo punto molto preciso della forma d'onda in uscita dall'elaborazione analogica. Questo punto rappresenta il valore della misura (come avviene nella procedura PHA). L'uso differente dell'ADC si riflette sul filtraggio e sull'impatto del rumore di quantizzazione dell'ADC.

Nei processori digitali il campionamento di tutto il segnale e il seguente filtraggio conduce a un significativo abbattimento del rumore di quantizzazione, grazie alla media mobile applicata sul rumore, mentre nei sistemi PHA tutto il rumore di quantizzazione entra nella misura finale. In questi termini un elaboratore digitale con filtraggio numerico finalizzato anche alla riduzione

del rumore di quantizzazione è schematizzabile come un unico ADC ideale avente ENOB superiore a quello dell'ADC fisico.

Un parametro particolarmente utile a descrivere la reiezione del rumore da parte di un filtro FIR è il *Bit Gain* (guadagno in bit):

$$Bit\ Gain = -\log_2 \left(\sum_{k=1}^{N_X} (X(k))^2 \right) \quad (4.18)$$

Il guadagno in bit mette in relazione il numero di bit dell'ADC con il numero di bit significativi presenti all'uscita del filtro FIR in esame: a seconda della forma del filtro, questo può variare da un valore positivo a un valore negativo:

$$Processor\ bit\ resolution = ENOB_{ADC} + BitGain_{FIR} \quad (4.19)$$

Di solito i filtri FIR derivanti da un metodo di Wiener hanno un *Bit Gain* negativo, fattore che rende poco sensato l'uso di questi filtri in quasi tutti i sistemi sperimentali.

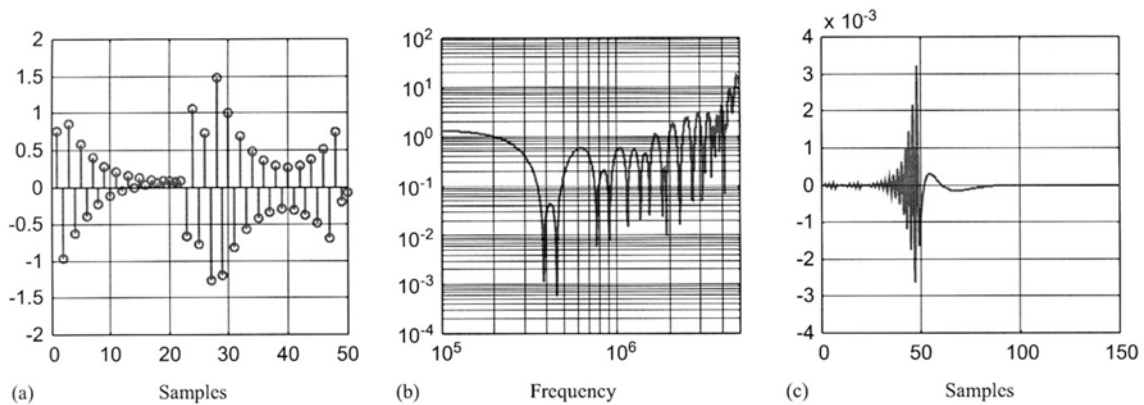


Figura 4 - 6: : (a) Filtro FIR digitale (50campioni) sintetizzato con metodo di Wiener dal segnale di ingresso in figura 4.4a. (b) Risposta in frequenza del filtro X (modulo). (c) Differenza tra la funzione peso W ottenuta e quella desiderata di figura 4.4b. Il filtro X ha un comportamento inaccettabile rispetto al rumore di quantizzazione dell'ADC e alle componenti in alta frequenza.

4.3.3 Metodo di identificazione dei poli

Il metodo qui presentato evita alcuni aspetti negativi derivanti sia dal metodo della DFT che dal metodo di Wiener (si può fare riferimento alla figura 4.7). A un primo livello l'algoritmo

definisce le singolarità del segnale di ingresso analogico, applicando un particolare algoritmo che si è rivelato funzionale in presenza di rumore sovrapposto al segnale di ingresso. Per poter ottenere un filtro digitale FIR, la procedura modifica la funzione peso WF desiderata in modo che presenti un denominatore unitario. Per esempio la nuova funzione W' sarà:

$$W'(z) = W(z) \cdot N_S(z) \tag{4.20}$$

E in questo modo l'equazione 4.15 diventa:

$$X(z) = \frac{W(z)N_S(z)}{S(z)} = \frac{N_S(z) \sum_{n=0}^{\infty} W'(n)z^{-n}}{\sum_{n=0}^{\infty} S(n)z^{-n}} = \frac{N_S(z) \frac{N_W(z)}{D_W(z)}}{\frac{N_S(z)}{D_S(z)}} = N_W(z)D_S(z) \tag{4.21}$$

La funzione peso W' differisce da W solo se $N_S(z) \neq 1$, cioè quando la trasformata Z di $S(n)$ ha uno o più zeri. E' ben noto che quando un segnale a tempo continuo avente trasformata di Laplace razionale fratta viene campionato, il numero di poli in questa rappresentazione numerica non cambia, mentre il numero di zeri può aumentare. Quindi, oltre agli zeri originali di $F(s)$, ogni volta che il numero dei poli è maggiore di 3, l'operazione di campionamento origina $M = N - 2$ zeri che non hanno corrispondenza nel dominio delle trasformate di Laplace. Queste singolarità prendono il nome di *ghost zeros* (zeri fantasma), e non sono facilmente identificabili, a meno di eseguire una completa trasformata Z .

Questo metodo è stato implementato in una modalità mista analogico-digitale per sistemi di spettroscopia, raggiungendo buoni risultati sperimentali. Nonostante ciò, restano due aspetti negativi:

- i) La lunghezza del filtro FIR è ancora variabile, poiché essa è dipendente dalla lunghezza della funzione peso più il numero di poli della sequenza di ingresso S .

- ii) La funzione peso sintetizzata W' può essere differente dalla funzione W ideale, e dipendente dalla forma del segnale di ingresso. Per esempio, in caso di funzione peso W trapezoidale e segnale di ingresso filtrato passa basso con tre poli reali coincidenti, la forma implementata presenta:
- un allargamento deterministico di WF di un numero di campioni uguale al numero di zeri del segnale di ingresso campionato;
 - uno smussamento dei fronti di WF ;
 - una perdita di simmetria nella sua forma.
- Se il numero di zeri “digitali” è piccolo comparato al numero di campioni della funzione ricercata WF , questi effetti possono essere tollerati.

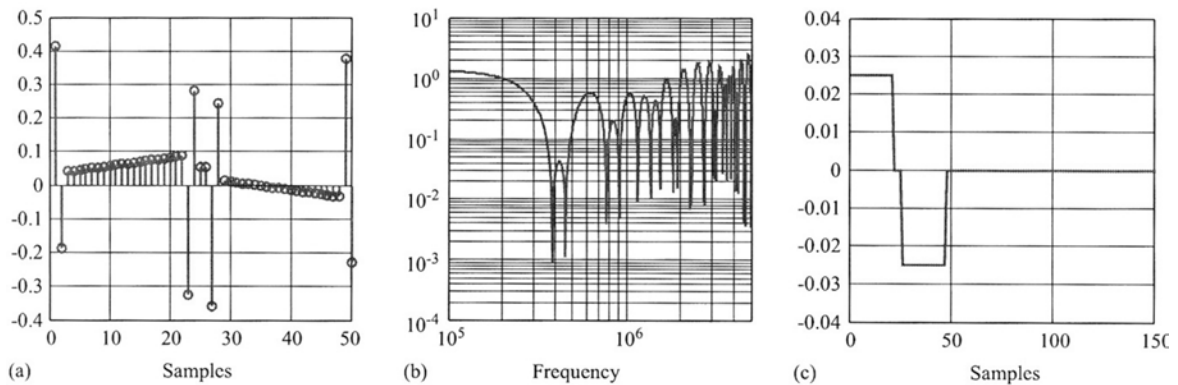


Figura 4 - 7: (a) Filtro FIR digitale (50campioni) sintetizzato con tecnica ad identificazione dei poli a partire dal segnale di ingresso in figura 4.4a. (b) Risposta in frequenza del filtro X (modulo). (c) Differenza tra la funzione peso W ottenuta e quella desiderata di figura 4.4b.

4.4 Digital Penalized Least Mean Square (DPLMS)

Tra le importanti caratteristiche del Digital Penalized Least Mean Square una delle principali è la capacità di ottenere filtri senza dover ricorrere a un passo aggiuntivo di deconvoluzione. A questo scopo, la forma completa della funzione peso da implementare deve essere definita a priori. In realtà, in molte applicazioni, tra cui anche la spettrometria, solo un limitato numero di vincoli devono essere imposti sulla funzione peso e se questo avviene l'algoritmo può far uso dei gradi di libertà rimanenti per valutare la migliore forma della funzione peso così da minimizzare i contributi di rumore nella misura.

4.4.1 Principio di funzionamento

L'idea fondamentale che sta dietro alla tecnica DPLMS si basa su tre passi principali:

- i) La varianza del rumore all'uscita del filtro digitale ancora sconosciuto è espressa come funzione del rumore all'ingresso, caratterizzato da acquisizioni sperimentali di un appropriato set di sequenze di rumore. In questo modo, ogni sorgente di rumore o disturbo, nota oppure no, viene presa in considerazione. Questo permette la sintesi di un filtro ottimo in accordo alle condizioni sperimentali.
- ii) La forma del segnale in ingresso è campionata da un ADC e il set di acquisizioni sperimentali così generato è mediato per ottenere un segnale di riferimento privo di rumore.
- iii) La varianza del rumore di uscita è sommata allo scarto quadratico dei campioni delle forme d'onda di uscita ideale e reale, laddove specificate, nella costituzione di un funzionale da minimizzare. La minimizzazione porta ai coefficienti desiderati del filtro FIR.

Quindi, poiché il segnale di ingresso è un processo stocastico, il modo più conveniente di imporre un vincolo desiderato sulla funzione peso consiste nell'identificare un filtro digitale che dia un valore medio in uscita uguale a quello desiderato, e allo stesso tempo riduca quanto possibile il rumore in uscita. Questo approccio è estremamente generale e i vincoli più importanti, sia nel dominio del tempo che in frequenza, possono essere imposti facilmente partendo dal punto di vista appena presentato. Dal momento che il filtro cercato X appartiene alla classe di filtri a risposta finita FIR, il segnale alla sua uscita sarà costituito da somme dei campioni di ingresso i_l pesati da coefficienti x_l . Sia Ψ un generico campione all'uscita del filtro:

$$\Psi = \sum_{l=1}^N x_l i_l \tag{4.22}$$

La varianza del segnale all'uscita del filtro può essere espressa come segue:

$$\text{Var}[\Psi] := E[(\Psi - E[\Psi])^2]$$

(4.23)

La varianza, manipolando con l'equazione 4.22, può essere riorganizzata:

$$Var[\Psi] := E \left[\left(\sum_{l=1}^N x_l i_l - E \left[\sum_{l=1}^N x_l i_l \right] \right)^2 \right] = E \left[\left(\sum_{l=1}^N x_l (i_l - E[i_l]) \right)^2 \right] \quad (4.24)$$

Sostituendo nell'equazione 4.24:

$$\begin{aligned} i' &= E[i] \\ i'' &= i - E[i] \end{aligned}$$

E' possibile ottenere una semplice espressione per la varianza:

$$Var[\Psi] = E \left[\left(\sum_{l=1}^N x_l i_l'' \right)^2 \right] = \sum_{l=1}^N \sum_{k=1}^N x_l x_k E[i_l'' i_k''] \quad (4.25)$$

Osservando l'equazione 4.25 si nota che la varianza dell'uscita dipende solo dalle componenti stocastiche del segnale di ingresso.

D'altra parte, il valor medio del segnale di uscita può essere espresso nello stesso modo come

$$E[\Psi] = E \left[\sum_{l=1}^N x_l i_l \right] = \sum_{l=1}^N x_l E[i_l] = \sum_{l=1}^N x_l i_l' \quad (4.26)$$

e dipende solo dalle componenti deterministiche del segnale.

Al fine di imporre un vincolo, tanto il valor medio quanto la varianza vanno scelte di conseguenza. In generale il valor medio desiderato può anche essere diverso da zero, mentre il valore di varianza dovrebbe sempre essere il più piccolo possibile:

$$\begin{cases} E[\Psi] \rightarrow \Psi_0 \\ Var[\Psi] \rightarrow 0 \end{cases} \Rightarrow \begin{cases} (E[\Psi] - \Psi_0)^2 \rightarrow 0 \\ Var[\Psi] \rightarrow 0 \end{cases}$$

(4.27)

Poiché le due condizioni devono essere soddisfatte contemporaneamente e poiché entrambe sono espresse in forma quadratica funzioni dei parametri incogniti, è utile definire un singolo funzionale che mantiene la stessa forma quadratica e formato dalla somma dei due termini pesati per coefficienti α_1 e α_2 :

$$\Phi(\Psi, \Psi_0, \alpha_1, \alpha_2) = \alpha_1(E[\Psi] - \Psi_0)^2 + \alpha_2 Var[\Psi] \quad (4.28)$$

Le coordinate del minimo del funzionale, che dipendono anche dalla scelta dei pesi α_1 e α_2 , può essere determinato derivando l'equazione 4.28 rispetto ai coefficienti incogniti del filtro FIR x_i e imponendo tutte le derivate uguali a zero:

$$\begin{aligned} \frac{\partial \Phi(\Psi, \Psi_0, \alpha_1, \alpha_2)}{\partial x_1} &= 0 \\ &\dots \\ \frac{\partial \Phi(\Psi, \Psi_0, \alpha_1, \alpha_2)}{\partial x_N} &= 0 \end{aligned} \quad (4.29)$$

Una diretta sostituzione delle equazioni 4.25, 4.26 e 4.28 nelle equazioni descritte dalla 4.29 si ottiene, per la k -esima derivata parziale:

$$\begin{aligned} \frac{\partial \Phi(\Psi, \Psi_0, \alpha_1, \alpha_2)}{\partial x_k} &= \frac{\partial (\alpha_1 (\sum_{l=1}^N x_l i'_l - \Psi_0)^2 + \alpha_2 \sum_{l=1}^N \sum_{k=1}^N x_l x_k E[i'_l i''_k])}{\partial x_k} = \\ &= 2\alpha_1 \left(\sum_{l=1}^N x_l i'_l - \Psi_0 \right) i'_k + 2\alpha_2 \sum_{l=1}^N x_l E[i'_l i''_k] = 0 \quad \Rightarrow \\ \Rightarrow \sum_{l=1}^N x_l (\alpha_1 i'_l i'_k + \alpha_2 E[i'_l i''_k]) &= \alpha_1 \Psi_0 i'_k \end{aligned} \quad (4.30a)$$

Questa espressione porta alla descrizione di un sistema lineare che ha come incognite i campioni del filtro FIR

$$\begin{aligned}
 \sum_{l=1}^N x_l (\alpha_1 i'_l i'_l + \alpha_2 E[i''_l i''_l]) &= \alpha_1 \Psi_0 i'_1 \\
 &\dots \\
 \sum_{l=1}^N x_l (\alpha_1 i'_l i'_N + \alpha_2 E[i''_l i''_N]) &= \alpha_1 \Psi_0 i'_N
 \end{aligned}
 \tag{4.30b}$$

che, in una notazione matriciale più concisa, può essere espresso come:

$$\begin{aligned}
 A_{N,N} X_{N,1} &= B_{1,N} \\
 X_{N,1} &:= [x_1 \dots x_N] \\
 A_{N,N} &:= \begin{bmatrix} a_{1,1} & \dots & a_{1,N} \\ \vdots & \ddots & \vdots \\ a_{N,1} & \dots & a_{N,N} \end{bmatrix} \\
 a_{r,c} &= \alpha_1 i'_r i'_c + \alpha_2 E[i''_r i''_c] \\
 B_{1,N} &:= \begin{bmatrix} b_1 \\ \dots \\ b_N \end{bmatrix} \\
 b_r &= \alpha_1 \Psi_0 i'_r
 \end{aligned}
 \tag{4.31}$$

Di solito il numero di vincoli da imporre sulla funzione peso è maggiore di uno. Se è questo il caso, il problema può essere facilmente aggiornato aggiungendo una ulteriore forma quadratica al funzionale. In particolare si aggiungerà una forma quadratica per ogni nuovo vincolo da imporre.

Poiché tutte le operazioni effettuate per determinare le equazioni 4.31 a partire dalla 4.28 sono lineari, la ricerca del filtro ottimo globale è facilmente imputata a un nuovo sistema lineare, ottenuto sommando insieme dei sistemi lineari simili a quello dell'equazione 4.31, in numero uguale al numero di vincoli da imporre. E' inoltre possibile tarare il peso di ogni sistema lineare facendo variare opportunamente i coefficienti α_i , dando loro un valore che varia da $\alpha_i = 0$ (minima efficacia nel rispetto del vincolo i-esimo) ad $\alpha_i = +\infty$ (massima efficacia nel rispetto del vincolo i-esimo). Quest'ultimo grado di libertà che si ha sui pesi α_i non è contemplata nella tecnica dei moltiplicatori di Lagrange.

4.4.2 Vincoli puntuali nel dominio del tempo

Un vincolo puntuale sulla funzione peso, che viene espresso dalla forma

$$WF(t) = WF_0 \quad (4.32)$$

può essere facilmente imposto, ricordando che se un sistema lineare generico nel dominio del tempo continuo viene eccitato da un segnale impulsivo all'istante $t = 0$ e la sua uscita è misurata all'istante di misura $t = T$, la funzione peso corrispondente è definita come:

$$WF(t) = out(T - t) \quad (4.33)$$

Per esempio, il vincolo di avere una funzione peso unitaria al tempo di misura richiede che il filtro abbia valore unitario al tempo $t = T$.

Se si considera un segnale impulsivo delfiforme in ingresso, l'uscita del filtro, per definizione, è la risposta all'impulso del filtro. Per trattare segnali generici in ingresso, è possibile applicare il teorema di convoluzione per sistemi lineari. Il prodotto di convoluzione tra la risposta all'impulso del filtro $h(t)$ e il segnale di ingresso $in(t)$ origina il segnale di uscita $out(t)$:

$$out(t) = in(t) * h(t) := \int_{-\infty}^{+\infty} in(\xi)h(t - \xi)d\xi \quad (4.34)$$

Prendendo ora in considerazione i sistemi tempo-discreti, supponendo che la risposta all'impulso di un filtro digitale sia finita e di lunghezza N , l'equivalente convoluzione nel dominio del tempo discreto risulta:

$$out(n) = in(n) * h(n) := \sum_{l=-\infty}^{+\infty} h(l)in(n - l) = \sum_{l=0}^N h(l)in(n - l) \quad (4.35)$$

Infine, un generico filtro FIR di lunghezza N avente risposta all'impulso $h(n)$ può essere facilmente legato ai coefficienti del filtro $[x_1, x_2, \dots, x_{N-1}, x_N]$, ricordando che $x_k = h(k - 1)$

per ogni k intero che varia da zero a N . In questo modo un qualsiasi numero di vincoli puntuali nel tempo può essere applicato alla funzione peso, partendo dall'equazione di base 4.22.

4.4.3 Vincoli puntuali nel dominio delle frequenze

Un vincolo generico espresso nel dominio delle frequenze può essere espresso, applicando la trasformata di Fourier, nel seguente modo:

$$\mathfrak{F}\{WF(t)\}|_{f=f_0} = WF(f_0) = \mu_0 \quad (4.36)$$

In un primo momento, le trasformate di Fourier della funzione peso del filtro e dell'uscita devono essere legate tra loro. Per definizione, l'equazione 4.36 corrisponde a:

$$\mathfrak{F}\{WF(t)\}|_f = \int_{-\infty}^{+\infty} WF(t)e^{-j2\pi ft} dt \quad (4.37)$$

Sostituendo la 4.33 nella 4.36 la relazione cercata è facilmente esprimibile:

$$\begin{aligned} OUT(f) &= \mathfrak{F}\{out(t)\} = \mathfrak{F}\{WF(T-t)\} = \int_{-\infty}^{+\infty} WF(T-t)e^{-j2\pi ft} dt = \\ &= \int_{-\infty}^{+\infty} WF(\xi)e^{-j2\pi(-f)\xi} e^{-j2\pi fT} d\xi = WF(-f)e^{-j2\pi fT} \end{aligned} \quad (4.38)$$

Con questa relazione ogni vincolo in frequenza desiderato può essere correlato a un corrispondente vincolo all'uscita del filtro.

Come secondo passo, si consideri un corollario del teorema della convoluzione. In particolare è possibile affermare che l'equazione 4.38, rappresentante la trasformata di Fourier del segnale all'uscita del filtro, può essere espressa come il prodotto di due distinte trasformate di Fourier: la prima calcolata dalla risposta all'impulso $h(t)$ e la seconda calcolata dal segnale di ingresso $in(t)$.

$$OUT(f) = H(f) \cdot IN(f)$$

(4.39)

Ogni volta che viene imposto un vincolo sulla trasformata di Fourier del segnale all'uscita del filtro, usando l'equazione 4.39, è possibile imporre un corrispondente vincolo sulla risposta in frequenza del filtro stesso $H(f)$, poiché la trasformata di Fourier del segnale di ingresso può sempre essere calcolata. E' quindi semplice imporre vincoli addizionali sulla risposta in frequenza del filtro.

Da qui in avanti saranno considerati i soli vincoli presi sul filtro digitale.

La risposta in frequenza dei sistemi digitali può essere valutata attraverso la trasformata Z, e in particolare sostituendo a z i punti del cerchio di raggio unitario nel piano di Gauss.

$$H(f) = Z\{h\}|_{z=e^{j2\pi fT_s}} := \sum_{l=0}^{+\infty} h_l z^{-l} \Big|_{z=e^{j2\pi fT_s}} = \sum_{l=0}^{N-1} h_l e^{-j2\pi fT_s l} \quad (4.40)$$

Quest'ultima espressione conduce normalmente a numeri complessi, che possono essere scomposti nelle componenti reale e immaginaria:

$$\begin{aligned} Re(H(f)) &= \sum_{l=0}^{N-1} h_l \cos(2\pi fT_s l) \\ Im(H(f)) &= \sum_{l=0}^{N-1} h_l \sin(2\pi fT_s l) \end{aligned} \quad (4.41)$$

Se si vuole ad esempio imporre uno zero a frequenza $f = f_0$, entrambe le componenti dell'equazione 4.41 devono essere uguagliate a zero. Ricordando il legame tra la risposta all'impulso e i coefficienti del filtro FIR, questa condizione può essere riscritta basandosi sul prototipo dell'equazione 4.22:

$$\begin{aligned} \sum_{l=1}^N x_l \cos(2\pi f_0 T_s (l-1)) &= 0 \\ \sum_{l=1}^N x_l \sin(2\pi f_0 T_s (l-1)) &= 0 \end{aligned}$$

(4.42)

In conclusione, l'equazione 4.41 può essere usata anche per imporre dei vincoli puntuali in frequenza, uguagliando esplicitamente a zero le componenti reale e immaginaria della trasformata di Fourier del filtro.

Più in generale è possibile avere una reiezione ai disturbi considerando la sua autocorrelazione in congiunzione con la funzione di autocorrelazione del rumore nella procedura di sintesi.

4.4.4 Funzione peso ad area nulla

Il requisito di area nulla sulla funzione peso, ovvero $H(f)|_{f=0} = 0$, può essere soddisfatto semplicemente imponendo il vincolo in frequenza di trasformata nulla nell'origine. Quindi, supponendo che il segnale analogico in ingresso non abbia poli nell'origine, è possibile ottenere le seguenti equazioni relative alla funzione peso:

$$\begin{aligned} \sum_{l=1}^N x_l \cdot 1 = 0 \\ \sum_{l=1}^N x_l \cdot 0 = 0 \end{aligned} \Rightarrow \sum_{l=1}^N x_l = 0$$

(4.43)

4.4.5 Reiezione del rumore di quantizzazione

Il rumore di quantizzazione può essere introdotto aggiornando nuovamente l'equazione 4.16:

$$\delta^2 = \varepsilon^2 + \alpha_{BitGain} \sum_{k=1}^{N_x} (X(k))^2$$

(4.44)

Quindi, la minimizzazione dell'equazione 4.44, mentre tiene conto della buona approssimazione tra la funzione peso desiderata e quella calcolata, considera anche il guadagno in bit del filtro, già precedentemente definito nell'equazione 4.18.

L'equazione 4.44 resta sempre una forma quadratica, indipendentemente dal valore di $\alpha_{BitGain}$, che rappresenta il peso del guadagno in bit all'interno del funzionale completo. E ora il funzionale, e quindi le coordinate del minimo, sono dipendenti anche dal coefficiente che pesa il guadagno in bit.

Ponendo $\alpha_{BitGain} = 0$ si esclude il contributo di *Bit Gain*, così come accade naturalmente nel metodo di Wiener. Aumentando il valore di $\alpha_{BitGain}$ si reietta molto bene anche il rumore di quantizzazione dell'ADC, penalizzando sempre più la corrispondenza della forma del filtro ottenuto con quello desiderato.

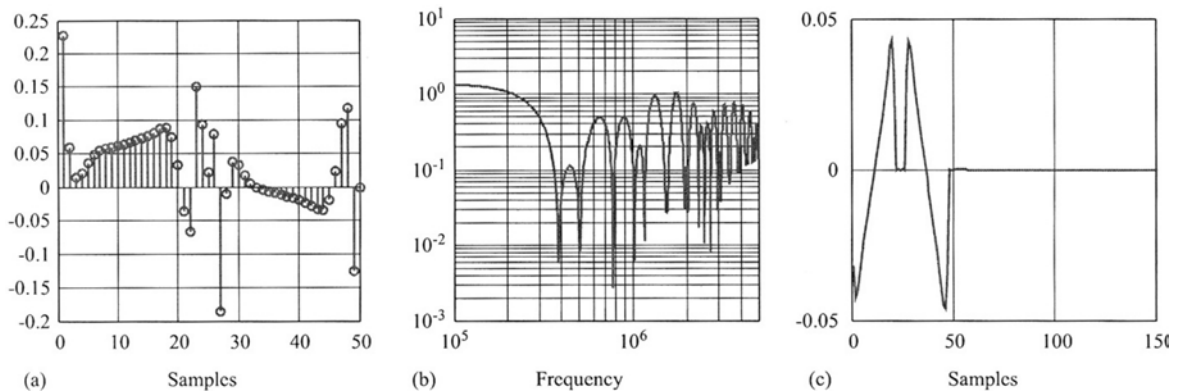


Figura 4 - 8: (a) Filtro FIR digitale (50campioni) sintetizzato con tecnica DPLMS a partire dal segnale di ingresso in figura 4.4a. (b) Risposta in frequenza del filtro X (modulo). (c) Differenza tra la funzione peso W ottenuta e quella desiderata di figura 4.4b. E' stata imposta come vincolo la lunghezza di X (50 campioni) e il flat top di 5 campioni. L'accuratezza del flat-top è di 10 parti per milione.

4.4.6 Confronto tra le tecniche di sintesi

La tecnica DPLMS, quando usata per sintetizzare filtri ottimi a partire da particolari vincoli, può prendere in considerazione qualsiasi tipo di rumore sovrapposto al segnale di ingresso S. La migliore funzione peso W è trovata automaticamente per ogni distribuzione di rumore in ingresso, in accordo ai requisiti desiderati. I vincoli sulla forma d'onda sono in genere pochi e

questo lascia un numero sufficiente di gradi di libertà per poter sintetizzare un filtro FIR che rispetti tutte le specifiche.

La tecnica DPLMS è direttamente implementabile nei sistemi di spettroscopia, senza l'aggiunta di algoritmi che richiedono l'identificazione delle singolarità del segnale di ingresso. La forma d'onda di riferimento priva di rumore viene generata per media di impulsi, prendendo un numero sufficiente di impulsi e mediandoli tra loro all'interno di una finestra temporale ragionevole, al fine di ottenere un rapporto tra il rumore RMS e il valore di picco del segnale uguale o inferiore a 100 parti su un milione. Il rumore è preso direttamente dalle acquisizioni sperimentali.

In figura 4.8 è possibile osservare il filtro digitale e il grado di approssimazione della WF desiderata nelle stesse condizioni considerate in figura 4.4, da confrontare con le tecniche che fanno uso della DFT, del metodo di Wiener e dell'identificazione dei poli. In particolare la tabella 4.1 mostra i valori di *Bit Gain* per questi casi precedentemente presentati e operanti tutti a parità di segnale di ingresso e uscita e di rumore all'ingresso.

Le forme trovate sono tutte disegnate in figura 4.9 per essere oggetto di un confronto diretto.

<i>Method</i>	DFT	4SID	Wiener	DPLMS
<i>Bit Gain</i>	-3.95	0.20	-4.06	1.97

Tabella 4.1: il Bit Gain, definito nell'equazione 4.18 viene valutato per i vari metodi presi in esame e i risultati vengono riportati in questa tabella. Il metodo migliore è quello ad identificazione dei poli, che può effettivamente essere implementato nei sistemi reali. Il DPLMS risulta ancora migliore, poiché tiene in considerazione il rumore di quantizzazione.

Per commentare brevemente i risultati di figura 4.9, si osserva che la lunghezza del filtro desiderato non corrisponde a quello generato dal metodo della DFT, che ha invece subito un troncamento per poter rispettare il vicolo sulla lunghezza di 50 campioni. La forma trapezoidale è generata da tutti i diversi metodi anche se la tecnica ad identificazione dei poli non rispetta perfettamente il flat-top. Questo perché la funzione perso è stata modificata utilizzando l'equazione 4.20. La funzione peso ottenuta col metodo di Wiener ha sempre un comportamento oscillante, sia sul top che sul ritorno a zero, mentre la tecnica DPLMS ha un flat-top con accuratezza di 10 parti per milione un ritorno a zero quasi perfetto, mantenendo molto alto anche il *Bit Gain*.

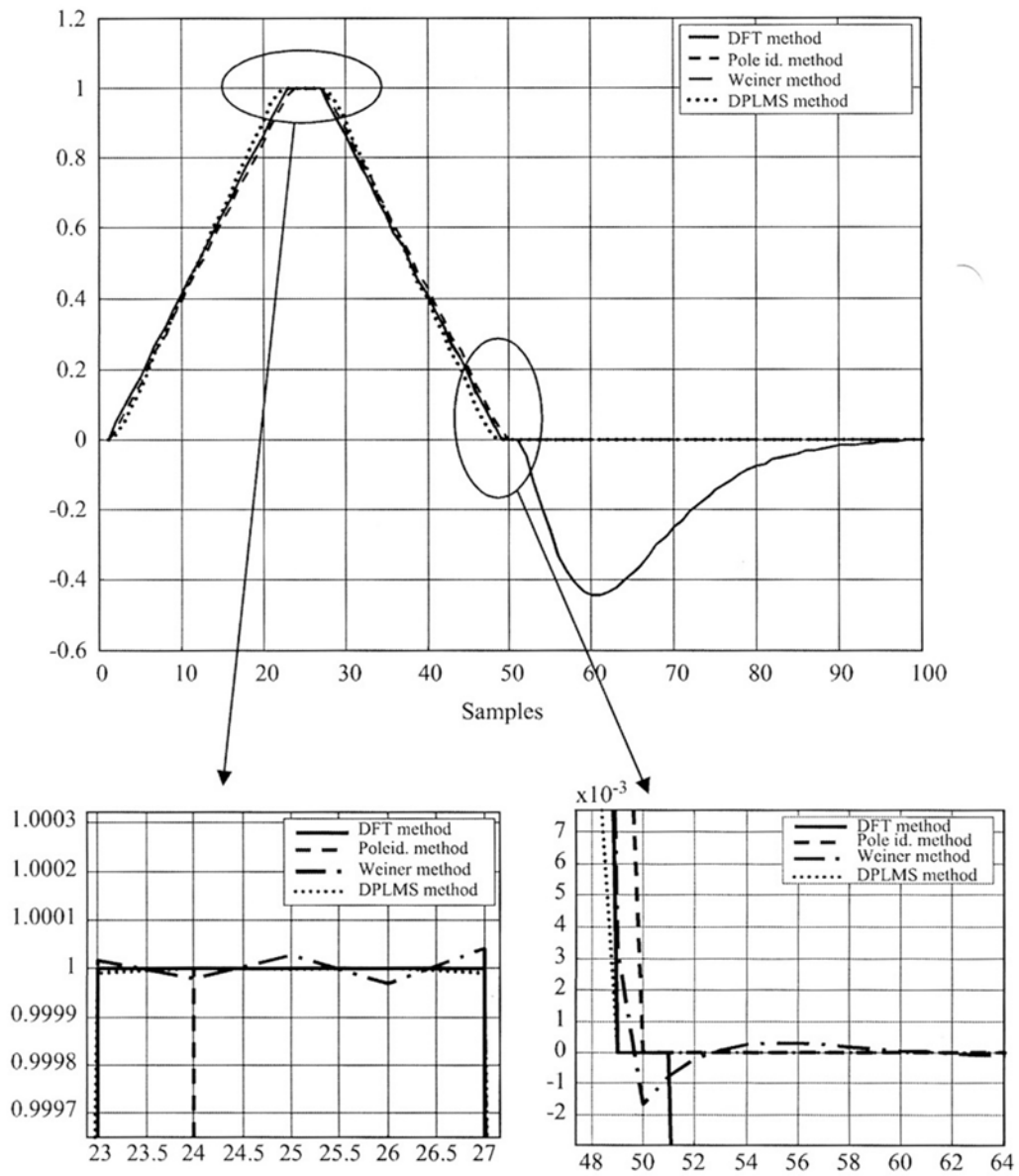


Figura 4 - 9: Confronto delle funzioni peso trovate usando il metodo della DFT, l'identificazione dei poli, il metodo di Wiener e la tecnica DPLMS nelle stesse condizioni di simulazione.

4.4.7 Reiezione al rumore della tecnica DPLMS

Questo paragrafo pone il suo focus sulla reiezione di diversi tipi di rumore e disturbo sovrapposti al segnale di ingresso. Partendo da un sistema ideale, si aggiungeranno al problema in esame varie sorgenti di rumore e si valuteranno i relativi segnali.

Un sensore ideale dà un segnale di uscita a forma d'onda costante con ampiezza direttamente proporzionale all'energia rilasciata dall'interazione radiazione-materia. Supponendo un trigger ideale che determina perfettamente l'istante di arrivo degli impulsi e un circuito formatore altrettanto ideale, è possibile rappresentare il segnale in ingresso all'ADC nella forma

$$s(t) = A \cdot s_0(t) \tag{4.45}$$

Con $s_0(t)$ che rappresenta la forma d'onda normalizzata all'unità e A che rappresenta il valore dell'energia rilasciata nell'interazione.

Un trigger ideale è necessario per determinare con esattezza l'arrivo statistico degli impulsi, che si considera partano dall'istante convenzionale $t = 0$.

Una prima fonte di disturbo che interferisce con la misura dell'energia è direttamente collegata alla procedura di campionamento del segnale analogico. Ogni volta che si utilizza un ADC in modalità free-running (continuous sampling) esiste un jitter temporale associato che può essere grande al massimo come il periodo di campionamento.

Il processo di quantizzazione associato alla conversione A/D causa un'ulteriore degradazione del segnale. Un ADC reale può discriminare un numero finito di livelli di quantizzazione, e quindi il processo di quantizzazione introduce del rumore aggiuntivo, di solito scorrelato dal segnale di ingresso.

Un'altra importante causa di degradazione è il rumore elettronico. Esso è il risultato di un numerosi fattori e cause, ad esempio il *rumore Johnson* dei resistori, il *rumore 1/f* nei dispositivi attivi, ed è sempre scorrelato dal segnale di ingresso.

Possono essere talvolta presenti anche altre sorgenti di disturbo. Per esempio l'integrazione di dispositivi analogici e digitali sulla stessa scheda può dare origine a cammini di accoppiamento spuri che interferiscono con i segnali trattati, riflettendosi in perdita di accuratezza nelle misure. La lista delle potenziali sorgenti di rumore dannose alle misure includono senza dubbio tutti i segnali che contengono componenti spettrali in alta frequenza, quali senza alcun dubbio il o i segnali di clock del sistema, il clock dello stesso ADC e non da ultimo segnali di trigger per i

canali analogici. Per le prime due classi i disturbi sono scorrelati con il segnale, mentre nell'ultimo caso vi è correlazione.

Un'altra fondamentale causa di degradazione è rappresentata dalle non idealità del sensore, che possono includere il tempo finito di raccolta delle cariche, effetti quantici causati dal limitato numero di entità elementari, cioè fotoni, generati nei materiali scintillatori durante l'interazione.

Per passare all'analisi del metodo DPLMS, si prenda in considerazione un semplice caso di misura dell'energia senza particolari vincoli da imporre sulla funzione peso.

Da un punto di vista sperimentale, la tecnica prevede l'acquisizione di un gran numero di forme d'onda per determinare le componenti deterministiche e stocastiche del segnale in analisi, al fine di costruire la matrice dell'equazione 4.31. E' molto importante avere un segnale di trigger che sia il più puro possibile per eseguire questo tipo di studio sul segnale.

Il segnale da analizzare ha sempre sovrapposto un livello di base, senza rumore, che resta costante o varia molto lentamente, e che normalmente viene definito baseline. La conseguenza di questa non idealità si riflette sul filtro con la richiesta di reiezioni delle componenti continue del segnale e di quelle alle frequenze più basse. Un vincolo che normalmente si impone, dunque, per risolvere questo problema, è l'area nulla del filtro digitale FIR, in modo da riportare il segnale riferito rispetto a un livello di base costante e pari a zero.

E' quindi evidente che utilizzando l'approccio proposto dalla tecnica DPLMS per la sintesi dei filtri digitali FIR si riesce a far fronte a tutta una serie di problematiche di rumori, disturbi e non idealità in modo del tutto trasparente e automatico.

Dal punto di vista implementativo verranno descritte in seguito delle procedure per tener conto delle principali sorgenti di rumore.

4.5 Implementazione della tecnica DPLMS

Nei sistemi oggi presenti in commercio, la sintesi dei filtri per la stima dell'ampiezza viene condotta con una procedura che a grandi linee può così essere riassunta: dopo aver acquisito un impulso di riferimento campionato alla frequenza operativa, si stima la disposizione di poli e zeri del sistema che mostrerebbe quel particolare andamento della risposta all'impulso. Nel caso specifico il sistema complessivamente stimato è costituito dalla cascata dell'amplificatore di carica e dal successivo filtro formatore, che, nella maggior parte delle applicazioni, sono

progettati per fornire una funzione di trasferimento con tre poli coincidenti. A partire da questa conoscenza analitica del sistema che forma gli impulsi è ora possibile ritrovare i coefficienti del filtraggio che realizzano una determinata risposta all'impulso del sistema analogico-digitale nel suo insieme. Detto $S(n)$ il campionamento della risposta all'impulso del sistema a monte del campionatore ADC e $H(n)$ la risposta all'impulso propria del filtro incognito, la risposta complessiva risulta essere il prodotto di convoluzione di $S(n)$ con $H(n)$. Realizzando la procedura di deconvoluzione tra questa risposta assegnata e $S(n)$ è possibile quindi risalire alla funzione peso caratteristica dei coefficienti incogniti.

La diretta applicazione di questa procedura di sintesi dei coefficienti ha però evidenziato alcuni inconvenienti piuttosto rilevanti. Da una parte, la reiezione ai disturbi di rumore risulta piuttosto limitata, dominando sull'entità dell'errore di stima già con rapporti segnale-rumore dell'ordine di un centinaio.

Le cause dei problemi possono in larga parte essere ricondotte al metodo stesso di generazione dei filtri: dal momento che la funzione $H(n)$ deve necessariamente essere precisata per tutti i campioni di convoluzione, in numero $2N - 1$, con N pari al numero di campioni processati. Questo equivale a specificare per intero l'andamento della funzione di convoluzione del sistema complessivo. La sintesi dei coefficienti è il risultato di questa richiesta di natura globale e, pur rappresentando la migliore scelta possibile, ottimizza, di fatto, anche particolari della forma d'onda che hanno poca influenza sulle prestazioni complessive. Se si pensa alla stima dell'ampiezza, si può notare come l'andamento esattamente trapezoidale della risposta all'impulso non sia di fatto indispensabile, bensì si rivelano utili soltanto la presenza di una zona centrale piatta (il fiat-top del trapezio) e due zone laterali di valore nullo (per estendere limite di pile-up). Il fatto di fissare invece un andamento globale comporta un peggioramento sul grado di reiezione al rumore del filtro, dato che i coefficienti che risultano da un'ottimizzazione globale sono maggiormente dispersi e non ricalcano più l'andamento del filtro ottimo.

Il metodo DPLMS dà una soluzione più semplice e automatizzata, poiché si basa sulla individuazione dei coefficienti del filtro che riducono al minimo un funzionale errore opportunamente costruito.

Indicando la N -upla di coefficienti del filtro, incogniti, con il vettore colonna:

$$\bar{X} = \begin{bmatrix} x(1) \\ x(2) \\ \dots \\ x(N) \end{bmatrix}$$

e la generica sequenza di campioni dell'impulso con il vettore riga:

$$\bar{S} = [s(1) \quad s(2) \quad \dots \quad s(N)]$$

Risulta sicuramente ragionevole la richiesta di poter assegnare puntualmente il valore dell'uscita del filtraggio in funzione degli ingressi, così da ricostruire l'andamento della funzione di convoluzione ove ciò risulta utile.

In altri termini, se al vettore \bar{S}_k corrisponde la forma d'onda campionata:

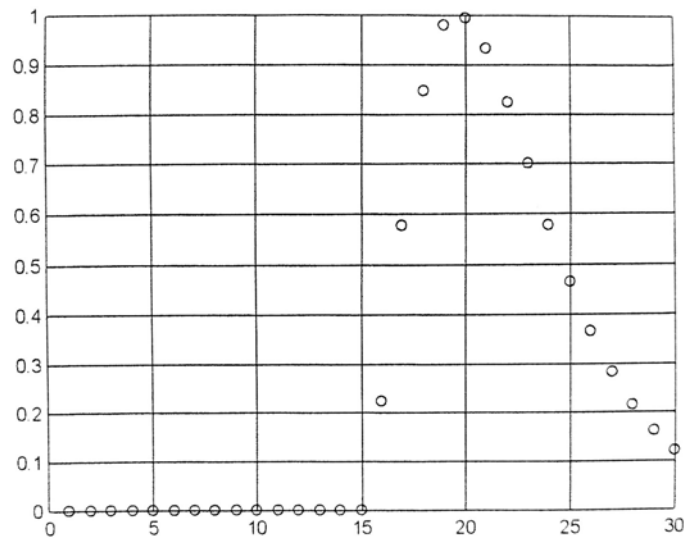


Figura 4 - 10: Generico impulso campionato.

è utile poter richiedere che il suo filtraggio FIR con i coefficienti incogniti produca un risultato assegnato (ad esempio 1). Questo si traduce nell'assegnare un'equazione lineare di tipo:

$$\bar{S}_k \cdot \bar{X} = A_k$$

La costruzione della funzione peso globale può così procedere per punti, iterando il passaggio precedente, con un vettore di dati costruito di volta in volta "finestrando" opportunamente una stessa sequenza di campioni di lunghezza maggiore di N, acquisita in fase di inizializzazione del filtraggio. E' così possibile richiedere non soltanto la presenza di un flat-top genericamente esteso, ma anche specificare entro quali limiti si voglia ottenere il ritorno a zero della funzione di convoluzione rispetto, ad esempio, al campione centrale del fiat-top.

In questo modo si crea un sistema lineare con fissato numero N di incognite (i campioni del filtro $X(n)$), e numero di equazioni variabile. In generale un sistema di K equazioni lineari indipendenti in N incognite ammette una e una sola soluzione, corrispondente alla N -upla di coefficienti del filtro, solo se K è pari a N . Con $K > N$ il sistema è impossibile e con $K < N$ risulta invece indeterminato e ammette ∞^{N-K} soluzioni. Tuttavia, anche supponendo di trovare esattamente N equazioni lineari, la soluzione del sistema corrispondente, pur essendo evidentemente corretta in senso analitico, sarebbe del tutto inutile ai fini di qualsiasi filtraggio, poiché il valore dei coefficienti risulterebbe estremamente disperso rispetto al valore centrale e tale da rendere del tutto inefficace la reiezione del rumore sulla grandezza stimata.

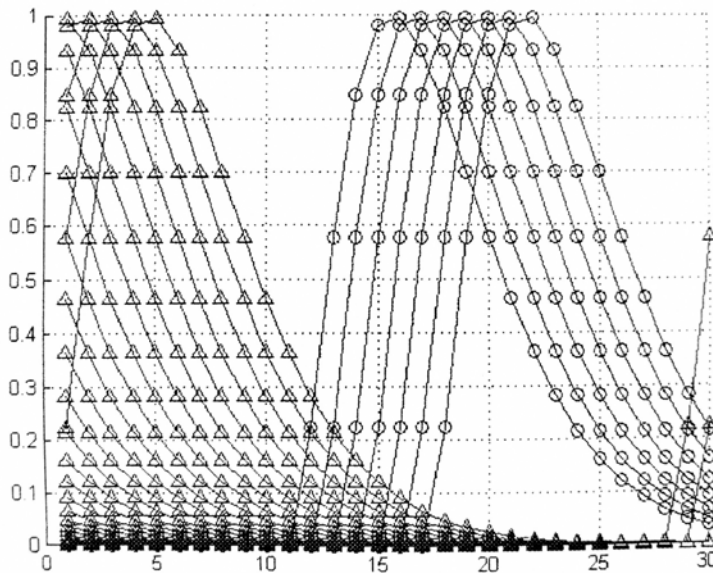


Figura 4 - 11: Finestratura temporale delle forme d'onda. I cerchi evidenziano quelle relative al fiat-top mentre i triangoli quelle relative al pile-up.

Si è quindi preferito ricorrere ad una funzione errore che quantificasse la "distanza" tra una qualsiasi richiesta preventiva sulle caratteristiche dei coefficienti ed il suo effettivo soddisfacimento. La metrica che è stata adottata per quantificare questa "distanza" è quella dello scarto quadratico: infatti adottando questa scelta è assai semplice procedere con gli sviluppi successivi.

In forma analitica questa scelta è rappresentata dalla definizione del parametro:

$$\varepsilon_k^2 = (\overline{S}_k \cdot \overline{X} - A_k)^2$$

che esprime appunto il valore quadratico dell'errore rispetto alla richiesta puntuale in posizione k . Sommando questi contributi opportunamente pesati, si arriva alla funzione errore:

$$\overline{\varepsilon^2} = \sum_k a_k \varepsilon_k^2$$

che pesa attraverso i coefficienti alfa i singoli contributi all'errore.

In aggiunta a questo tipo di richieste puntuali è poi possibile specificare requisiti di differente natura: la richiesta di un filtro ad area nulla può essere facilmente espressa, come già descritto dall'equazione 4.43, con la condizione aggiuntiva:

$$\varepsilon_{\text{areanulla}}^2 = \left(\sum_{n=1}^N X(n) \right)^2$$

Per quanto riguarda invece il problema della reiezione dei disturbi di rumore sulla stima prodotta dal filtraggio, limitandosi per ora alla situazione più semplice che vede il contributo di rumore di tipo bianco e scorrelato, si mostra come sia possibile specificare facilmente un ulteriore parametro che sintetizzi anche questo aspetto.

Detti $N(n)$ i campioni di rumore che si aggiungono al segnale $S'(n)$, il risultato del filtraggio si può esprimere come:

$$R_k = (\overline{S'_k} + \overline{N}) \cdot \overline{X} = A_k + \overline{N} \cdot \overline{X}$$

e dato che si suppone che le richieste puntuali espresse in precedenza siano state ampiamente soddisfatte, è possibile stimare l'errore nell'uscita del filtraggio come la differenza tra i due termini:

$$E_{\text{stima}} = \overline{N} \cdot \overline{X}$$

Questa è una variabile casuale, essendo costituita dalla somma pesata di altrettante variabili casuali. Presenta media nulla, poiché sono a media nulla tutte le realizzazioni di rumore, e varianza non nulla; è esprimibile come:

$$E_{stima}^2 = E[(N \cdot X)^2] = E \left[\left(\sum_l N(l)X(l) \right)^2 \right] = E \left[\sum_l (N(l)X(l))^2 \right] = E[N^2] \cdot \sum_l X^2(l)$$

Assunto come dato sperimentale la varianza del disturbo, la riduzione del contributo di errore sul risultato risulta proporzionale a

$$\varepsilon_{rumore}^2 = \sum_l X^2(l)$$

che si dimostra quindi un buon parametro di merito da aggiungere alla funzione errore complessiva, che appare ora nella forma definitiva:

$$\varepsilon^2 = \sum_l a_l \varepsilon_l^2 + a_{rumore} \cdot \varepsilon_{rumore}^2 + a_{areanulla} \cdot \varepsilon_{areanulla}^2 \quad (4.46)$$

Per questa funzione, forma quadratica semidefinita positiva nelle N variabili corrispondenti ai coefficienti incogniti, è sempre definito un unico punto di minimo globale, ottenibile annullando le N derivate parziali relative alle N variabili in esame.

La derivata parziale j -esima dell'espressione precedente assume la seguente espressione:

$$\frac{\partial \varepsilon}{\partial X_j} = \sum_k 2a_k (\overline{S_k} \cdot \overline{X} - A_k) \cdot S_k(j) + \sum_l 2a_{rumore} X(l) \delta(l-j) + \sum_l 2a_{areanulla} X(l)$$

Mentre il sistema in forma matriciale ottenuto annullando ogni derivata parziale è costituito da:

$$\Psi \cdot \overline{X} = (\Psi' + \Psi'' + \Psi''') \cdot \overline{X} = \Gamma \quad (4.47)$$

con i rispettivi termini espressi da:

$$\Psi' = \begin{bmatrix} \sum_k a_k S_k^2(1) & \sum_k a_k S_k(1)S_k(2) & \dots & \dots & \sum_k a_k S_k(1)S_k(N) \\ \sum_k a_k S_k(2)S_k(1) & \sum_k a_k S_k^2(2) & \dots & \dots & \dots \\ \dots & \dots & \dots & \dots & \dots \\ \dots & \dots & \dots & \sum_k a_k S_k^2(N-1) & \sum_k a_k S_k(N-1)S_k(N) \\ \sum_k a_k S_k(N)S_k(1) & \dots & \dots & \sum_k a_k S_k(N)S_k(N-1) & \sum_k a_k S_k^2(N) \end{bmatrix}$$

$$\Psi'' = a_{areanulla} \cdot \begin{bmatrix} 1 & 1 & 1 & \dots & 1 \\ 1 & 1 & 1 & \dots & 1 \\ 1 & 1 & 1 & \dots & 1 \\ \dots & \dots & \dots & \dots & \dots \\ 1 & 1 & 1 & \dots & 1 \end{bmatrix}$$

$$\Psi''' = a_{rumore} \cdot \begin{bmatrix} 1 & 0 & 0 & \dots & 0 \\ 0 & 1 & 0 & \dots & 0 \\ 0 & 0 & 1 & \dots & 0 \\ \dots & \dots & \dots & \dots & \dots \\ 0 & 0 & 0 & \dots & 1 \end{bmatrix}$$

$$\Gamma = \begin{bmatrix} \sum_k a_k S_k(1)A_k \\ \sum_k a_k S_k(2)A_k \\ \dots \\ \sum_k a_k S_k(N-1)A_k \\ \sum_k a_k S_k(N)A_k \end{bmatrix}$$

Una volta costruite le due matrici del sistema l'unicità e l'esistenza della soluzione, intesa come vettore a N componenti, sono garantite dalla teoria dell'algebra lineare, a patto che il sistema non sia singolare: questa eventualità non è a priori affrontabile, dato che è legata alla natura stessa dei dati che vengono introdotti per la sintesi del filtro. Inoltre la presenza di una componente a matrice diagonale garantisce entro ottimi limiti che questa eventualità non si verifichi mai nella pratica.

4.6 Codice MATLAB

Verrà ora presentato lo script MATLAB che applica la tecnica DPLMS ad alcuni dati sperimentali e verrà fatta una descrizione del codice. Il codice effettivamente implementato su DSP è scritto in C, ma non viene mostrato in questa sede poiché le ottimizzazioni applicate lo rendono di difficile lettura.

4.6.1 Preparazione dei dati

Come già descritto in precedenza, la funzione che implementa la tecnica DPLMS estrae il filtro ottimo per la misura dell'energia a partire da un set di acquisizioni sperimentali degli impulsi e del rumore. La tecnica dà la possibilità di imporre vincoli puntuali arbitrari sulla forma d'onda in uscita e pesare in modo diverso i vincoli su forma d'onda, rumore e reiezione della continua. L'algoritmo richiede che la forma d'onda dell'ingresso sia la più pura possibile, senza rumore, e pertanto è necessario preparare i dati da inserire nella funzione.

Per fare ciò è sufficiente mediare numerose forme d'onda tra loro, così da immunizzare il risultato dalla presenza di rumore. La media degli impulsi dev'essere tale da prendere delle finestre sufficientemente ampie da contenere l'intero impulso e, queste finestre, devono anche essere allineate tra loro.

L'allineamento viene necessariamente fatto da un trigger, che dev'essere il più preciso possibile per garantire allineamento perfetto. Sebbene ciò sia effettivamente stato implementato nel DSP, questo requisito non è strettamente indispensabile, poiché tutti i risultati simulati in MATLAB che saranno mostrati e che hanno anche trovato riscontro da evidenze sperimentali, sono stati eseguiti con un semplicissimo trigger a singola soglia.

Per garantire una purezza eccellente è necessario mediare un gran numero di impulsi. Un buon numero può essere compreso tra 1000 e 10000 impulsi. Per mancanza di dati sperimentali i test di simulazione sono stati condotti mediando solo poche centinaia di impulsi. Nonostante ciò i risultati si sono rivelati più che soddisfacenti.

L'algoritmo, così come è scritto in questa versione, produce un filtro ottimo di lunghezza N pari e arbitraria. Gli impulsi, che come è già stato detto devono essere totalmente contenuti nella lunghezza delle finestre, che sono ampie $2N$ campioni. In particolare l'impulso deve essere disposto come mostrato in figura 4.12. Nella prima metà della finestra è contenuto il segnale di baseline precedente all'arrivo dell'impulso, e nella seconda metà della finestra si trova l'impulso. Più precisamente il campione $N + 1$ deve corrispondere al segnale di trigger.

Questo posizionamento dell'impulso all'interno della finestra è importante per poter fare la convoluzione con i campioni del filtro ottimo a partire da pochi campioni dell'impulso e da tutta la parte precedente all'arrivo effettivo dell'impulso. Si supponga ad esempio di scegliere $N = 500$ ed avere perciò un filtro ottimo di tipo FIR lungo N campioni e una finestra lunga $2N = 1000$ campioni. Il 50esimo campione di della forma d'onda di uscita dal momento in cui arriva l'impulso è ottenuto convolvendo la risposta all'impulso del filtro (lunga N campioni)

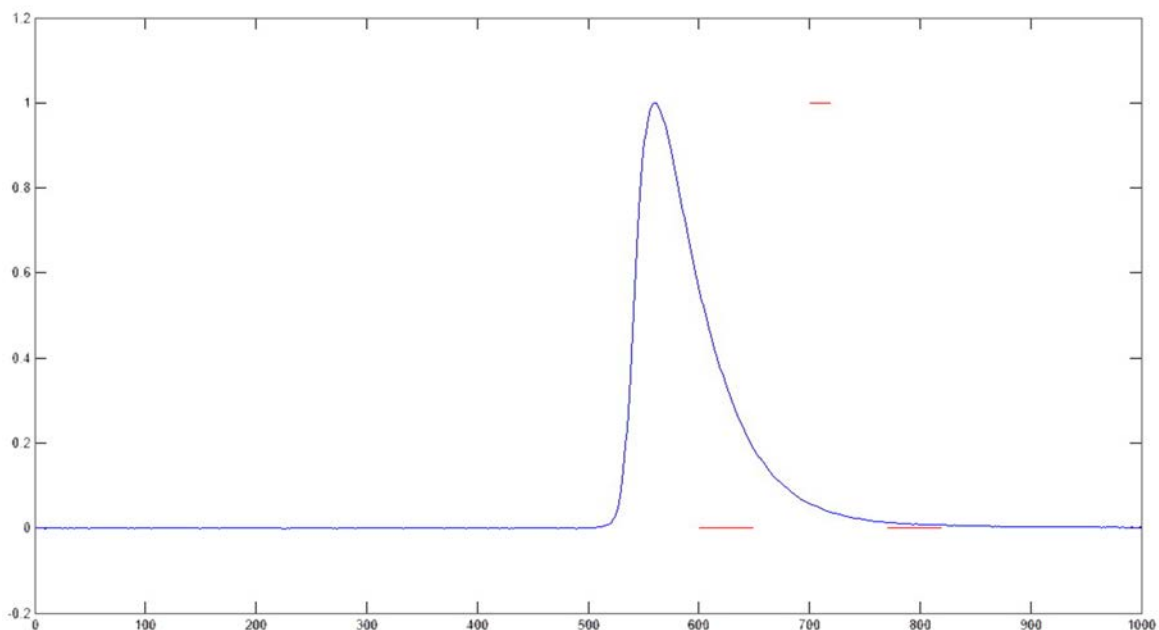


Figura 4 - 12: (blu) Finestratura temporale della forma d'onda degli impulsi. L'impulso deve essere contenuto nella seconda parte della finestra. (rosso) Vincoli imposti all'uscita del filtro ottimo: due zone nulle e un flat-top unitario.

con i primi 50 campioni dell'impulso. E' sempre possibile eseguire un'operazione di *zero padding* per i 450 campioni precedenti all'impulso, ma in questo modo si dà per scontato che non ci sia una forma d'onda prima dell'arrivo dell'impulso.

Acquisendo dei campioni anche prima dell'impulso e mediando le misure è possibile considerare nel calcolo del filtro ottimo anche la presenza di non idealità della forma d'onda prima del segnale di trigger e disturbi sincroni con il segnale.

La funzione che implementa la tecnica DPLMS necessita inoltre dei vincoli puntuali sull'uscita e dei pesi da assegnare ai vari contributi che costruiscono il funzionale errore.

I vincoli puntuali sono passati alla funzione attraverso un vettore di coordinate, fatta da una matrice a due colonne, contenente nella prima colonna i valori di ascissa e nella seconda colonna i valori di ordinata. In questo modo ogni riga della matrice esprime una coordinata del tipo (n,y) , dove n è il numero di campioni dopo l'istante di trigger (campione $N + 1$ della finestrazione) e y è il valore desiderato dell'uscita per quel campione. Un esempio di vincoli puntuali imposti sono mostrati in figura 4.12. Le linee rosse indicano due zone in cui il segnale è desiderato nullo per 50 campioni a sinistra e 50 a destra, e un flat-top lungo 20 campioni e di altezza unitaria.

Per quanto riguarda i pesi dei vari contributi quadratici del funzionale errore è possibile, nell'attuale versione del codice, specificarne tre: uno associato all'aderenza dell'uscita ai vincoli puntuali, uno associato al rumore bianco e uno associato al vincolo di area nulla.

4.6.2 Funzione DPLMS

La funzione prepara i dati nella matrice R quadrata di dimensione $N \times N$ e il termine noto del sistema lineare finale da risolvere, chiamato G in questo codice.

Come è possibile notare la matrice R è la somma di tanti contributi quanti sono i vincoli puntuali imposti. I contributi sono derivati direttamente dalle equazioni teoriche mostrate in precedenza. Vengono infine sommati un contributo sulla sola diagonale per la reiezione del rumore bianco e un contributo costante su tutta la matrice per rispettare il vincolo di area nulla. L'inversione del sistema è lasciata a delle funzioni dedicate che decompongono la matrice R nelle sue componenti L e U e il sistema viene risolto dando origine a un vettore h che contiene la risposta all'impulso del filtro FIR ottimo desiderato.

La tecnica di risoluzione di un sistema lineare con scomposizione LU è descritta anche dal punto di vista teorico nel paragrafo successivo.

```
function h = DPLMS(wave_in_filt, wave_out_points, Apt, An, Az);

%-----
%caricamento segnali
x = wave_in_filt; %forma d'onda filtrata
N = length(x)/2; %NB. N pari
zeropos = N+1; %posizione zero del segnale mediato (metà vettore)
%-----
%elaborazione dei constraints puntuali

xout = wave_out_points(:,1);
yout = wave_out_points(:,2);
N_pt = length(yout);
x_inv = x(end:-1:1);

R = zeros(N,N);
G = zeros(N,1);

for i = 1:N_pt
    temp = x_inv(N-xout(i):2*N-1-xout(i));
    R = R + Apt*temp'*temp; %contributo nella matrice
    G = G + Apt*temp'*yout(i); %vettore dei termini noti
end

%-----
%elaborazione del rumore bianco
R = R + An*eye(N);

%-----
%elaborazione dell'area nulla
R = R + Az*ones(N,N);

%-----
%risoluzione del sistema con scomposizione LUP
[L,U,P] = lup_dec(R);
h = lup_solve(L,U,P,G);
end
```

4.6.3 Decomposizione LU di una matrice quadrata

Una qualunque matrice quadrata $M = \{m_{ij}\}$ di ordine N , reale, invertibile, i cui minori principali siano tutti non nulli, si può sempre decomporre come:

$$M = L \cdot U \tag{4.48}$$

dove $L = \{\alpha_{ij}\}$ e $U = \{\beta_{ij}\}$ sono matrici triangolari i cui elementi nulli si trovano, rispettivamente, in basso a sinistra (L : “lower triangular”) e in alto a destra (U : “upper triangular”):

$$L = \begin{pmatrix} \alpha_{11} & 0 & 0 & \cdots & 0 \\ \alpha_{21} & \alpha_{22} & 0 & \cdots & 0 \\ \alpha_{31} & \alpha_{32} & \alpha_{33} & \cdots & 0 \\ \vdots & & & \cdots & \vdots \\ \alpha_{N1} & \alpha_{N2} & \alpha_{N3} & \cdots & \alpha_{NN} \end{pmatrix}, U = \begin{pmatrix} \beta_{11} & \beta_{12} & \beta_{13} & \cdots & \beta_{1N} \\ 0 & \beta_{22} & \beta_{23} & \cdots & \beta_{2N} \\ 0 & 0 & \beta_{33} & \cdots & \beta_{3N} \\ \vdots & & & \cdots & \vdots \\ 0 & 0 & 0 & \cdots & \beta_{NN} \end{pmatrix} \tag{4.49}$$

Gli elementi α_{ij} , β_{ij} e m_{ij} sono tra loro legati dal sistema di equazioni:

$$m_{ij} = \sum_{k=1}^N \alpha_{ik} \beta_{kj} \tag{4.50}$$

Il numero di equazioni che occorre soddisfare è pari al numero di elementi di L e U diversi da zero. Sovrapponendo le due matrici si vede facilmente che si tratta di $N^2 + N$ dal momento che N^2 sono quelli della matrice L sommati a quelli della matrice U esclusa la diagonale ed N sono proprio questi ultimi.

Siccome le relazioni a disposizione sono solo N^2 abbiamo la possibilità di scegliere arbitrariamente i valori di N elementi. Una scelta semplice consiste nell'imporre che tutti i termini della diagonale di L siano pari a 1, ovvero $\alpha_{ii} = 1$.

Spezziamo ora la somma al secondo membro del sistema 4.2 in tre termini:

$$m_{ij} = \sum_{k=1}^{i-1} \alpha_{ik} \beta_{kj} + \alpha_{ii} \beta_{ij} + \sum_{k=i+1}^N \alpha_{ik} \beta_{kj} \quad (4.51)$$

I termini della somma più a destra sono tutti nulli perché per essi $k > i$ e, in questo caso, $\alpha_{ik} = 0$. I termini con $k > i$ sono infatti quelli per cui l'indice di colonna è maggiore dell'indice di riga, quindi sono quelli che nella matrice L si trovano nel triangolo in alto a destra. Portando a secondo membro m_{ij} e a primo membro β_{ij} , e ricordando che $\alpha_{ii} = 1$, l'equazione 4.51 diventa:

$$\beta_{ij} = m_{ij} - \sum_{k=1}^{i-1} \alpha_{ik} \beta_{kj} \quad (4.52)$$

Quest'equazione vale per ogni $i \leq j$. Per $i > j$ gli elementi β_{ij} sono nulli. Usiamo ancora l'espressione 4.3, interrompendo la prima sommatoria per $k < j$:

$$m_{ij} = \sum_{k=1}^{j-1} \alpha_{ik} \beta_{kj} + \alpha_{ij} \beta_{jj} + \sum_{k=j+1}^N \alpha_{ik} \beta_{kj} \quad (4.53)$$

In questo caso il terzo addendo della somma è nullo perché sono nulli gli elementi β_{kj} con $k > j$, cioè quelli il cui indice di riga è maggiore dell'indice di colonna. In altre parole sono nulli i termini che si trovano nel triangolo in basso a sinistra. Riorganizzando i termini si ottiene dunque:

$$\alpha_{ij} = \frac{1}{\beta_{jj}} \cdot \left(m_{ij} - \sum_{k=1}^{j-1} \alpha_{ik} \beta_{kj} \right) \quad (4.54)$$

E' facile rendersi conto che l'espressione sopra riportata vale per $j > i$, essendo tutti gli altri termini nulli. Per realizzare questo algoritmo basta iniziare a calcolare gli elementi della prima colonna di L e U . Infatti $\alpha_{11} = 1$ e, una volta calcolato $\beta_{11} = m_{11}$, si può calcolare α_{21} che

richiede solo i primi termini per poter essere determinato. In effetti, scrivendo l'equazione 4.6 per $i = 2$ e $j = 1$ si ottiene $\alpha_{21} = \frac{m_{21}}{\beta_{11}}$, e così via.

Per comprendere meglio l'algoritmo si procede ora con un esempio di decomposizione. Si voglia compiere la decomposizione LU della seguente matrice quadrata 3x3:

$$A = \begin{bmatrix} 1 & -2 & 3 \\ 2 & -5 & 12 \\ 0 & 2 & -10 \end{bmatrix} \quad (4.55)$$

In primo luogo è possibile lavorare su A per trovare la matrice U , che equivale alla matrice che si trova con l'algoritmo di eliminazione di Gauss. Si vuole cioè trasformare la matrice A in una matrice triangolare alta, con zeri sotto la diagonale principale.

Per fare ciò si procede iterativamente in questo modo: si moltiplica la prima riga per il coefficiente $-\frac{a_{12}}{a_{21}} = -2$ e la si somma alla seconda riga. In questo modo ottengo uno zero in posizione (2,1). Si continua in modo da avere tutti zeri sotto l'elemento (1,1), moltiplicando la prima riga per il coefficiente $-\frac{a_{1i}}{a_{i1}}$ e sommando alla riga i -esima. Si noti che 1 è in questo caso il passo iterativo corrente. Dopo questa prima iterazione ottengo la matrice U_1 :

$$U_1 = \begin{bmatrix} 1 & -2 & 3 \\ 0 & -1 & 6 \\ 0 & 2 & -10 \end{bmatrix} \quad (4.56)$$

Per costruire la matrice L si sfruttano i coefficienti che sono stati ricavati per moltiplicare le varie righe. Rimanendo fermi sul fatto che la diagonale contiene tutti 1, l'elemento di prima colonna e riga i -esima sarà l'elemento moltiplicativo $\frac{a_{1i}}{a_{i1}}$ (senza il segno meno). Si noti che 1 è in questo caso il passo iterativo corrente. Al primo passaggio è possibile inserire in L_1 l'elemento 2 in posizione (2,1) e l'elemento 0 in posizione (3,1):

$$L_1 = \begin{bmatrix} 1 & 0 & 0 \\ 2 & 1 & 0 \\ 0 & . & 1 \end{bmatrix} \quad (4.57)$$

I puntini indicano gli elementi che ancora non sono stati inseriti nella matrice, e che vi entreranno a partire dalle iterazioni successive.

Procedendo con la seconda iterazione si considera per la matrice U_1 la sottomatrice

$$U'_1 = \begin{bmatrix} -1 & 6 \\ 2 & -10 \end{bmatrix} \quad (4.58)$$

E si procede come al primo passo dell'algoritmo: moltiplicando la prima riga per il coefficiente 2 e sommando alla seconda riga, ottengo, una volta rimessa la sottomatrice nella matrice 3x3:

$$U_2 = \begin{bmatrix} 1 & -2 & 3 \\ 0 & -1 & 6 \\ 0 & 0 & 2 \end{bmatrix} = U \quad (4.59)$$

Inserendo infine il coefficiente cambiato di segno utilizzato per questa operazione nella matrice L_1 in posizione (3,2), ottengo:

$$L_2 = \begin{bmatrix} 1 & 0 & 0 \\ 2 & 1 & 0 \\ 0 & -2 & 1 \end{bmatrix} = L \quad (4.60)$$

Poiché non ci sono altre sottomatrici da considerare la decomposizione è completa al secondo passo di iterazione. In generale è necessario operare $k = N - 1$ passi di iterazione, dove N è la dimensione della matrice.

L'algoritmo ha un costo computazionale di $\frac{1}{2}N^3$ moltiplicazioni e accumulo per la decomposizione LU, e N^2 moltiplicazioni e accumulo per ogni sistema lineare risolto con le matrici LU ($\frac{1}{2}N^2$ per ognuno dei due sistemi triangolari).

Dimostriamo ora che la scomposizione funziona:

$$L \cdot U = \begin{bmatrix} 1 & 0 & 0 \\ 2 & 1 & 0 \\ 0 & -2 & 1 \end{bmatrix} \cdot \begin{bmatrix} 1 & -2 & 3 \\ 0 & -1 & 6 \\ 0 & 0 & 2 \end{bmatrix} = \begin{bmatrix} 1 & -2 & 3 \\ 2 & -5 & 12 \\ 0 & 2 & -10 \end{bmatrix} = A \quad (4.61)$$

Questo esempio prende in considerazione un caso molto semplice di decomposizione. Tuttavia nei casi pratici, è possibile trovare qualche problema nell'esecuzione dell'algoritmo. Si prenda ad esempio la matrice seguente, ottenuta scambiando le righe di A :

$$B = \begin{bmatrix} 0 & 2 & -10 \\ 2 & -5 & 12 \\ 1 & -2 & 3 \end{bmatrix} \quad (4.62)$$

In questo caso è subito evidente che non è possibile eseguire la decomposizione, poiché si dovrebbe moltiplicare la prima riga per il coefficiente $-\frac{b_{21}}{b_{11}}$, che contiene una divisione per zero. Tuttavia dalla teoria si ottiene che questa matrice è scomponibile LU. Si ricorre perciò ad un algoritmo leggermente diverso, che prevede anche l'utilizzo del *pivoting*, ovvero dello scambio di opportune righe e della costruzione di una matrice P di permutazione che tiene traccia delle modifiche apportate alla matrice di partenza, al fine di ottenere la relazione:

$$L \cdot U = P \cdot B \quad (4.63)$$

La costruzione della matrice P parte dalla matrice identità e si scambiano le righe della matrice identità nello stesso modo in cui vengono scambiate quelle di B durante lo svolgimento della decomposizione.

La matrice B , ad esempio, può essere decomposta sfruttando il *pivoting*: scambiando la prima e la terza riga si ottiene:

$$B' = \begin{bmatrix} 1 & -2 & 3 \\ 2 & -5 & 12 \\ 0 & 2 & -10 \end{bmatrix}, \quad P = \begin{bmatrix} 0 & 0 & 1 \\ 0 & 1 & 0 \\ 1 & 0 & 0 \end{bmatrix} \quad (4.64)$$

Si noti che P è la matrice identità con la prima e la terza riga scambiate. A questo punto B' corrisponde alla matrice A dell'esempio precedente e porta a una scomposizione LU già nota. Verificando le relazioni si ottiene:

$$LU = \begin{bmatrix} 1 & 0 & 0 \\ 2 & 1 & 0 \\ 0 & -2 & 1 \end{bmatrix} \cdot \begin{bmatrix} 1 & -2 & 3 \\ 0 & -1 & 6 \\ 0 & 0 & 2 \end{bmatrix} = PB = \begin{bmatrix} 0 & 0 & 1 \\ 0 & 1 & 0 \\ 1 & 0 & 0 \end{bmatrix} \cdot \begin{bmatrix} 0 & 2 & -10 \\ 2 & -5 & 12 \\ 1 & -2 & 3 \end{bmatrix} = \begin{bmatrix} 1 & -2 & 3 \\ 2 & -5 & 12 \\ 0 & 2 & -10 \end{bmatrix} \quad (4.65)$$

La decomposizione LU è uno strumento utilissimo nell'algebra lineare. Innanzi tutto costruisce un metodo alternativo a quello di eliminazione di Gauss per la soluzione dei sistemi di equazioni lineari. Il sistema $Mx = y$, infatti, si può scrivere come $LUx = Py$. Se si definisce $Ux = z$, si può risolvere prima il sistema $Lz = Py$, da cui si ricava z e quindi il sistema $Ux = z$ da cui si ricava x .

$$Mx = y \Rightarrow LUx = Py \Rightarrow \begin{cases} Lz = Py \\ Ux = z \end{cases} \Rightarrow x \quad (4.66)$$

La soluzione dei due sistemi le cui matrici sono triangolari è banale, perché basta iniziare dalla riga con un solo elemento e salire o scendere con l'indice di riga per trovare tutti i valori delle variabili, tramite sostituzione delle incognite già trovate.

La decomposizione LU da sola permette di risolvere agevolmente un sistema lineare senza la necessità di trovare l'inversa, poiché riduce il calcolo a due sistemi lineari con matrice triangolare, la cui risoluzione si può fare per sostituzione.

Inoltre questo metodo è estremamente valido in tutte le situazioni in cui si studia uno stesso sistema in condizioni diverse, ovvero quando si devono risolvere molti sistemi lineari in cui cambia solo il vettore dei termini noti. Infatti, eseguita una sola volta la decomposizione LU, la risoluzione di ogni sistema si riduce al calcolo di due sistemi lineari a matrice triangolare.

E' anche possibile sfruttare la decomposizione LU per il calcolo dell'inversa della matrice di partenza. Si parte infatti dalla relazione ben nota delle matrici inverse $M \cdot M^{-1} = I$. Ma poiché la matrice M può essere scomposta LU, trascurando l'algoritmo con *pivoting*, si ottiene:

$$M \cdot M^{-1} = L \cdot U \cdot M^{-1} = I \quad (4.67)$$

Si indichino inoltre le matrici M^{-1} incognita e I in questo modo:

$$M^{-1} = [m_1 \ m_2 \ m_3 \ \dots \ m_N] \quad ; \quad I = [i_1 \ i_2 \ i_3 \ \dots \ i_N] \quad (4.68)$$

dove m_k e i_k sono vettori colonna di lunghezza N . E' dunque evidente, unendo le espressioni 4.67 e 4.68 che è possibile scrivere:

$$M \cdot m_k = L \cdot U \cdot m_k = i_k \quad (4.69)$$

Si trova dunque che è possibile calcolare la matrice inversa di una matrice partendo da una decomposizione LU e calcolando $2N$ sistemi lineari (ogni sistema lineare risolto con metodo LU richiede la risoluzione di due sistemi lineari a matrice triangolare)

Infine, il calcolo del determinante è un'operazione semplicissima. Il determinante di una matrice gode della proprietà per cui

$$\det(M) = \det(L) \cdot \det(U) \quad (4.70)$$

ma $\det(L) = 1$ poiché L è triangolare e ha tutti 1 sulla diagonale, e il determinante della matrice U è dato dalla produttoria degli elementi della sua diagonale.

Nella presente applicazione non è stato utilizzato né il calcolo dell'inversa, né quello del determinante, che sono ugualmente stati presentati per dare maggior completezza alla descrizione. Il codice mostrato nel seguito è uno script MATLAB, poiché il codice C effettivamente implementato nel DSP, a causa delle procedure di ottimizzazione, risulta di difficile lettura e quindi poco utile a comprendere il funzionamento dell'algoritmo.

La funzione `[L U P]=lup_dec(A)` riceve una matrice A e restituisce le matrici L , U e P della decomposizione, o genera un errore se la matrice A non è scomponibile. Poiché P contiene molti elementi ridondanti, nel codice è stata utilizzata una versione vettoriale di questa matrice, che occupa meno memoria di lavoro svolgendo la stessa funzione. Questa scelta non è stata particolarmente utile in ambiente MATLAB (si noti infatti che viene alla fine ricostruita una matrice P completa), ma lo è stato molto nell'implementazione in codice C, portando a un'ottimizzazione notevole.

La funzione `x=lup_solve(L,U,P,b)` risolve un sistema lineare a partire da una scomposizione LUP e un vettore di termini noti b .

```

function [L U P]=lup_dec(A)
%-----
% LU decomposition with partial Pivoting
%-----
[M,N] = size(A);
U = A;
L = eye(N,N);
Pv = 1:N; %vetroized version of P matrix

for k = 1:N-1    %k è il passo k-esimo dell'eliminazione di gauss
    pivoting_done = 0;
    if U(k,k) == 0
        for i = 1:N-k
            if U(k+i,k) ~= 0;
                temp = U(k+i,:);
                U(k+i,:) = U(k,:);
                U(k,:) = temp;    %exchange rows

                temp1 = Pv(k);
                Pv(k) = Pv(k+i);
                Pv(k+i) = temp1;    %update P matrix
                pivoting_done = 1;
            end
            if pivoting_done == 1
                break
            end
        end
        if pivoting_done == 0
            error(); %singular matrix
        end
    end

    for i = 1:N-k
        L(k+i,k) = U(k+i,k)/U(k,k);
        %colonna di L = moltiplicatori invertiti di segno
        U(k+i,:) = U(k+i,:) + U(k,:) * -L(k+i,k);
        %seconda riga = seconda riga + prima riga * (-c1n/c11)
    end

end

%-----
%-----
% Ricostruzione della matrice P
P = zeros(N,N);
for i = 1:N
    P(i,Pv(i)) = 1;
end
% PA = LU

```

```

%-----
end

function x = lup_solve(L,U,P,b)
% Ax = b
% PA = LU    ->    LUx = Pb    ->    Ly = Pb
%                                     ->    Ux = y

% Ly = Pb, L triangolare bassa

% -----
% con P in forma di vettore
% for i = 1:N
%     Pb(i) = b(Pv(i));
% end
% -----

[M,N] = size(U);

%con P in forma matriciale - prima moltiplicazione per ottenere
il secondo
%membro dell'espressione Ly = Pb
Pb = P*b;

% solve Ly = Pb
y = zeros(N,1);
y(1) = Pb(1)/L(1,1);
for i = 2:N
    y(i) = Pb(i);
    for j = 1:i-1
        y(i) = y(i) - L(i,j)*y(j);
    end
    y(i) = y(i)/L(i,i);
end

% solve Ux = y
x = zeros(N,1);
x(N) = y(N)/U(N,N);
for i = N-1:-1:1
    x(i) = y(i);
    for j = 1:N-i
        x(i) = x(i) - U(i,i+j)*x(i+j);
    end
    x(i) = x(i)/U(i,i);
end
end

```

4.7 Risultati sperimentali

Verranno ora presentati una serie di risultati sperimentali che mostrano la potenzialità e funzionalità dell'algoritmo descritto in questo capitolo.

Il modo più facile ed esplicativo per comprendere sperimentalmente il funzionamento di un codice che esegue un'elaborazione è quello di preparare una serie di dati con caratteristiche note e inserirli nell'algoritmo con determinati parametri. In seguito si analizzeranno i risultati e si faranno delle considerazioni.

Le prime prove eseguite sono state condotte all'interno dell'ambiente MATLAB. E' stata preventivamente creata una serie di impulsi di forma

$$w(t) = at^2 e^{-\frac{t}{b}} \tag{4.71}$$

con a e b costanti arbitrarie. Questa forma è relativamente comune nell'analisi di segnali provenienti da sensori di radiazione. Tutti gli impulsi generati hanno le stesse costanti a e b , in modo da avere la stessa area e la stessa ampiezza massima, e si estendono per lo stesso numero di campioni. I campioni sono inoltre presentati in modo periodico, con un periodo di ripetizione T costante, e sufficientemente ampio affinché la durata dell'impulso sia compresa tra il 10% e il 20% della durata totale del periodo T . Questa decisione è stata presa per evitare che il filtro contenesse più di un impulso per volta durante la convoluzione, e per permettere di sovrapporre dei rumori o dei disturbi al treno di impulsi. Lo spazio tra gli impulsi permette infatti il riconoscimento degli impulsi e la reiezione di essi nel momento in cui vengono impostati adeguati parametri.

Un set così costruito di campioni presenta delle caratteristiche di regolarità molto evidenti, ed è ottimo per caratterizzare l'algoritmo. L'algoritmo è stato preparato in modo da ottenere nella forma d'onda di uscita una zona di flat-top e due zone nulle ai due lati del flat-top.

Una volta ottenuto il filtro ottimo con l'algoritmo DPLMS, il filtro trovato è stato usato per filtrare il set di impulsi di partenza, tramite convoluzione. In seguito è stata identificata la zona di flat-top dell'uscita per ogni impulso, ed è stato creato un vettore contenente i massimi di tutti gli impulsi. E' stato quindi possibile calcolare la dispersione dei massimi tramite l'istogramma di questo vettore.

La prima prova è stata eseguita su un set di campioni privo di ogni rumore o disturbo, e si è ottenuta una dispersione dei massimi rigorosamente nulla.

In figura 4.13 viene mostrato un estratto del set di dati utilizzato per fare dei test di reiezione dei disturbi. Al set di impulsi sono state aggiunte due sinusoidi di frequenza diversa e non multipla, in modo che i due segnali fossero il più possibile scorrelati tra loro e con gli impulsi.

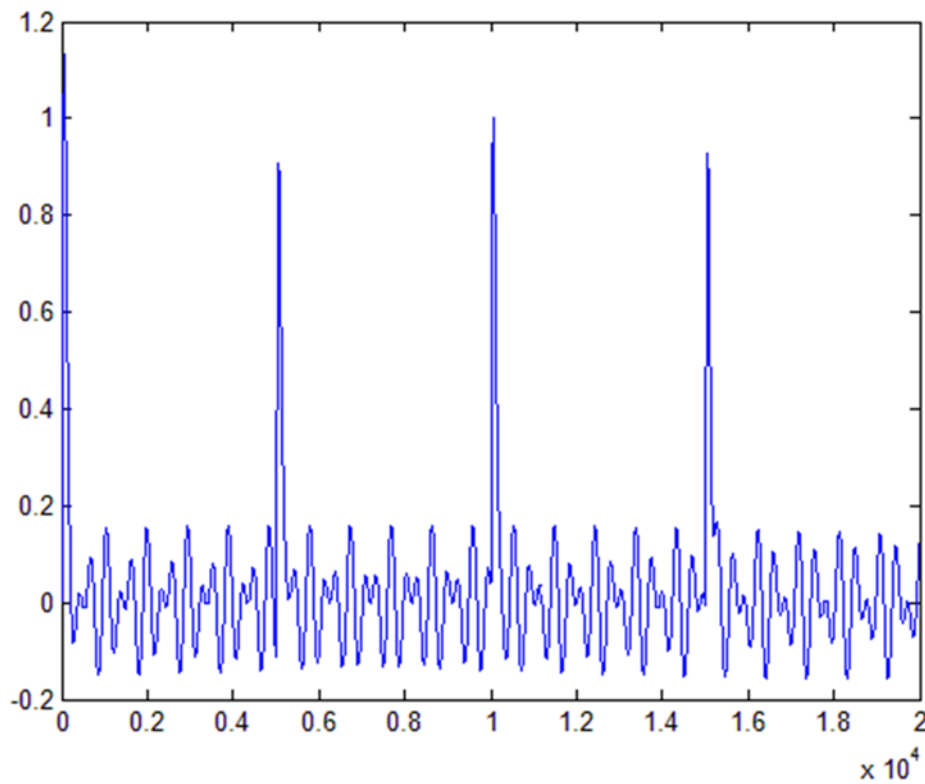


Figura 4 - 13: Treno di impulsi di ampiezza unitaria sovrapposti a un disturbo costituito da due sinusoidi di frequenza diversa.

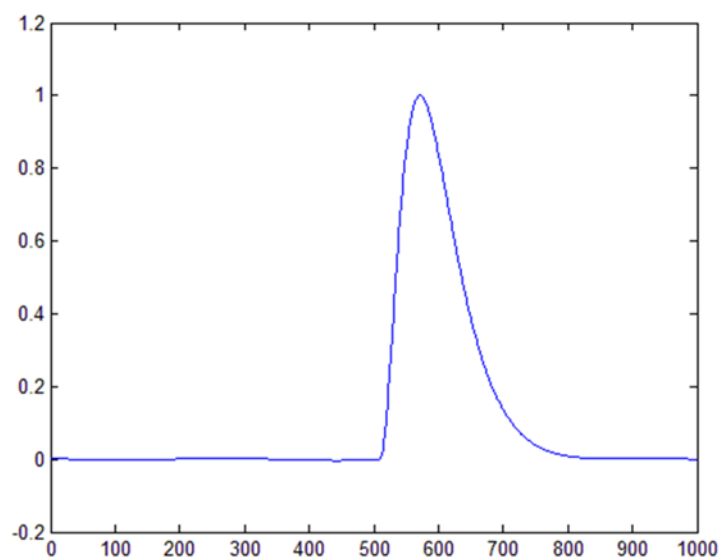


Figura 4 - 15: Forma d'onda di riferimento presa mediando tra loro 1000 impulsi.

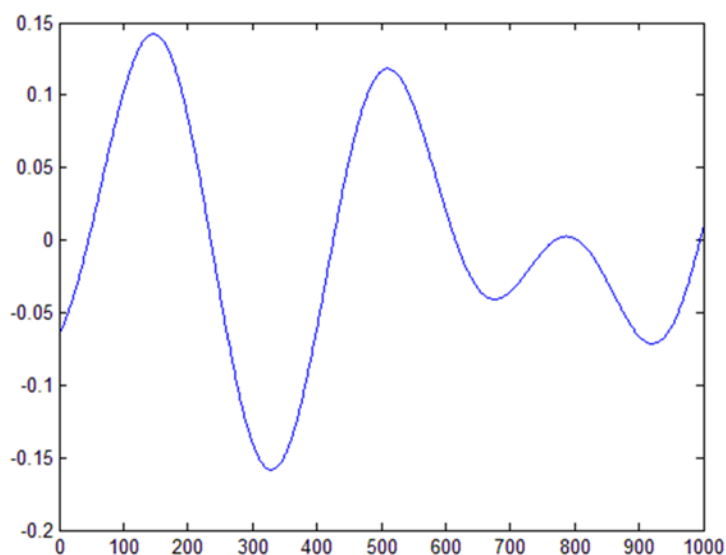


Figura 4 - 14: Acquisizione di un tratto del disturbo sovrapposto.

L'algoritmo ha bisogno di un set di dati pulito e il più possibile ideale, è stata fatta una media dei vari impulsi, per estrarre la forma d'onda dal treno di impulsi. Il risultato è mostrato in figura 4.14.

La figura 4.15 mostra invece un'acquisizione del disturbo, che viene utilizzato per realizzarne la reiezione. Il disturbo viene considerato esattamente come una forma d'onda di riferimento, e si chiede che l'uscita corrispondente al filtraggio di quell'acquisizione risulti nulla.

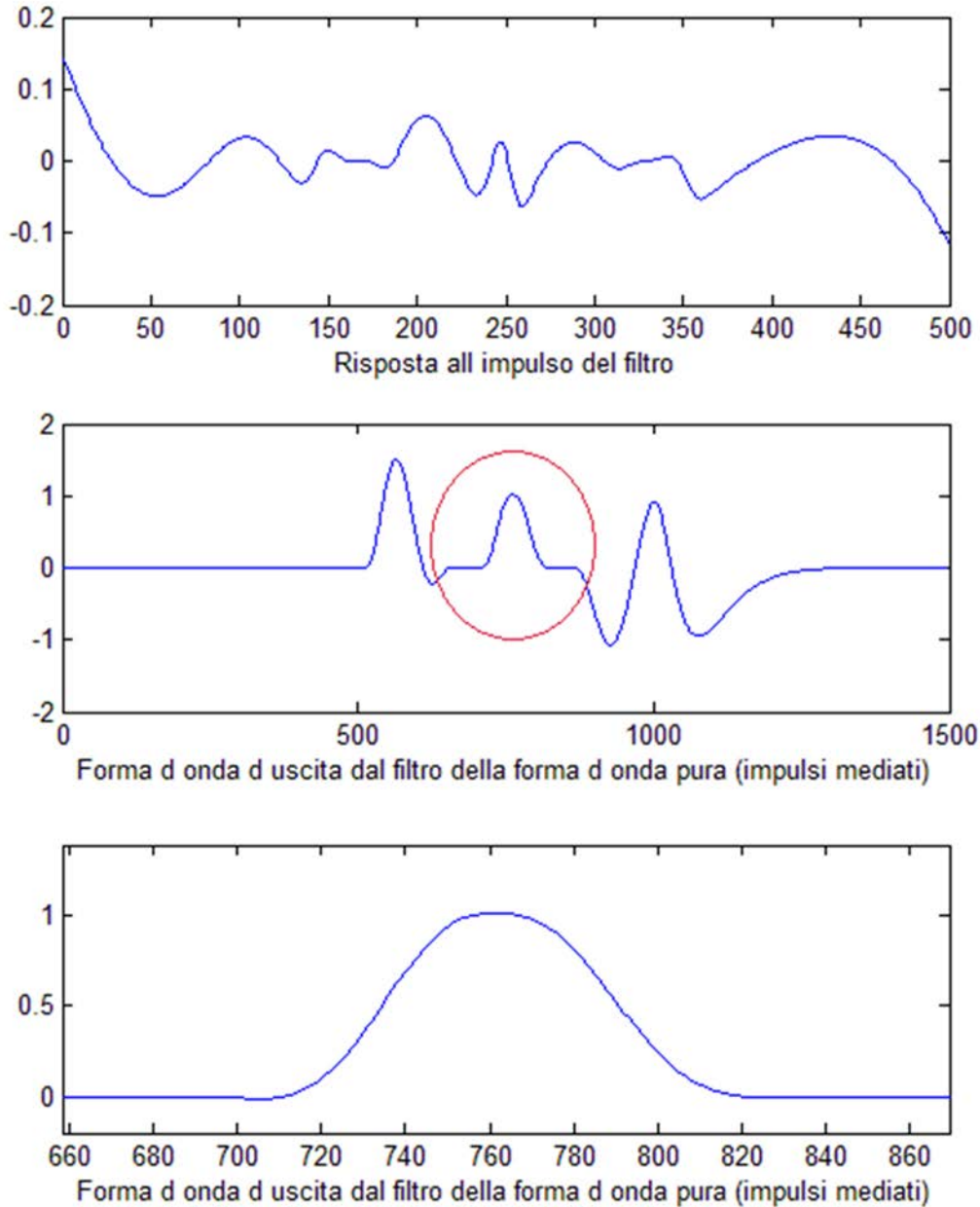


Figura 4 - 16: (in alto) Risposta all'impulso del filtro ottimo calcolato. (al centro) Convoluzione del filtro ottimo con la forma d'onda di riferimento di figura 4.14. (in basso) Dettaglio della forma d'onda di uscita. Si possono notare i vincoli imposti su flat-top e aree nulle ai lati.

In figura 4.16 è mostrata la risposta all'impulso del filtro ottimo trovato, e l'uscita che si otterrebbe filtrando la forma d'onda presa come riferimento (la media degli impulsi).

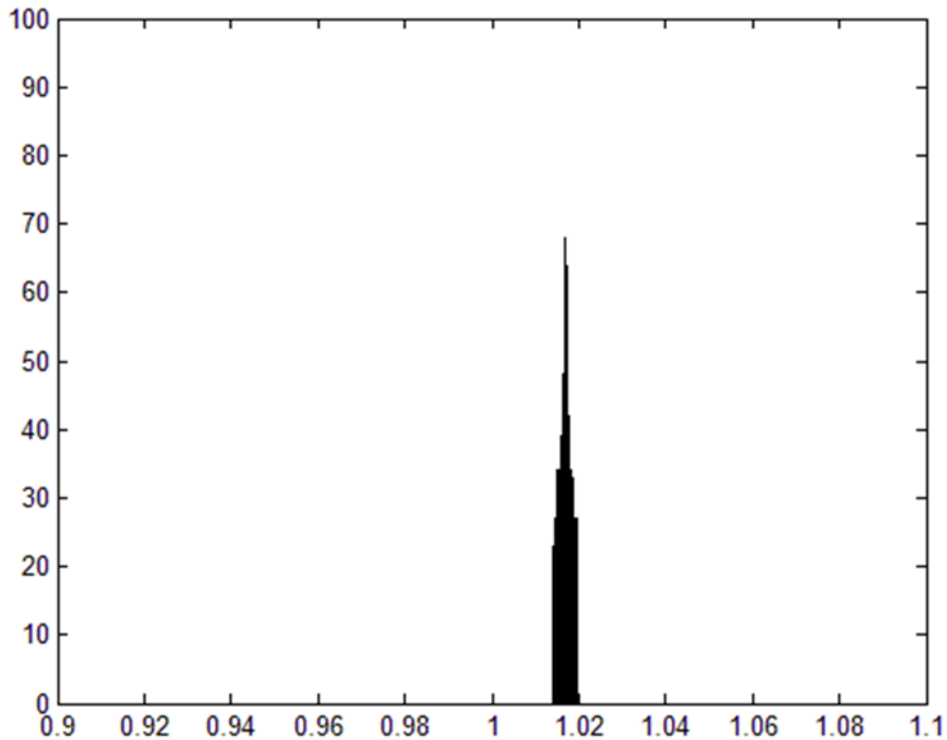


Figura 4 - 17: Dispersione dei massimi ottenuta con il filtro di 500 campioni calcolato e mostrato in figura 4.14 (in alto).

Infine in figura 4.17 è mostrata l'analisi dei massimi e la loro dispersione quando si applica il filtro ottimo presentato in figura 4.16 al set di impulsi iniziale di figura 4.13.

Si può notare che gli impulsi sono centrati intorno a 1.02 invece che 1. Questo accade perché l'algoritmo calcola il filtro ottimo, cioè quello che, di tutti i vincoli imposti, si adatta al fine di rispettarli al meglio. Tuttavia nessuno di questi vincoli viene esattamente rispettato, a meno che non siano imposti vincoli della stessa natura, come nel caso della forma d'onda ideale in ingresso. Questo scostamento, se può essere tollerato, porta a trovare un filtro che reietta correttamente i due toni sovrapposti. Si noti che l'analisi dei toni non è stata fatta sulla conoscenza della loro frequenza, bensì solo sull'acquisizione di tale disturbo e l'imposizione a zero sull'uscita.

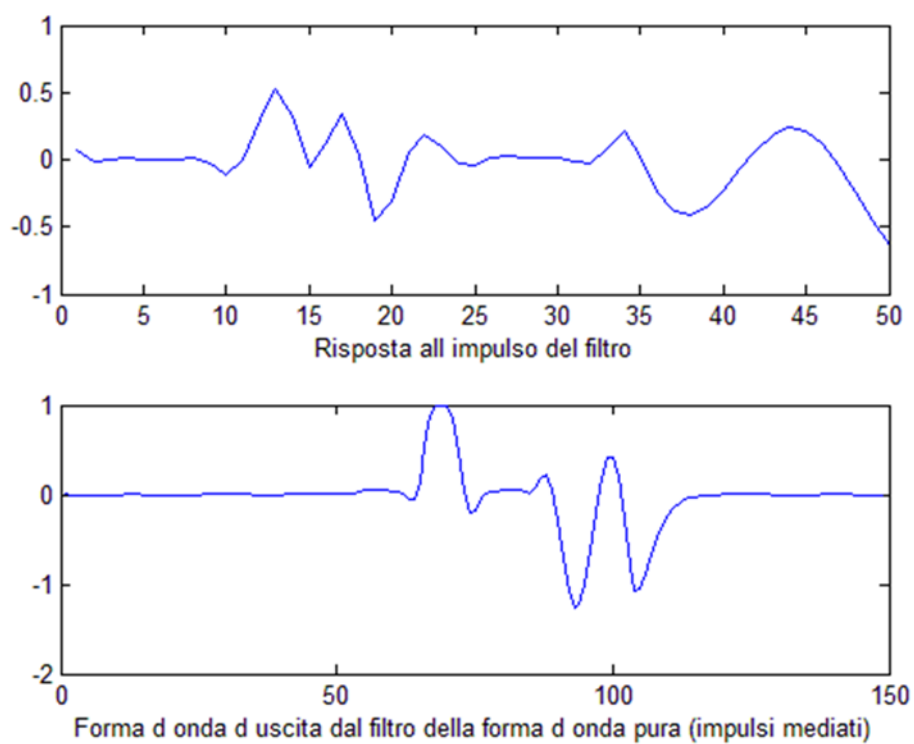


Figura 4 - 18: Dispersione dei massimi ottenuta con il filtro calcolato e mostrato in figura 4.14 (in alto).

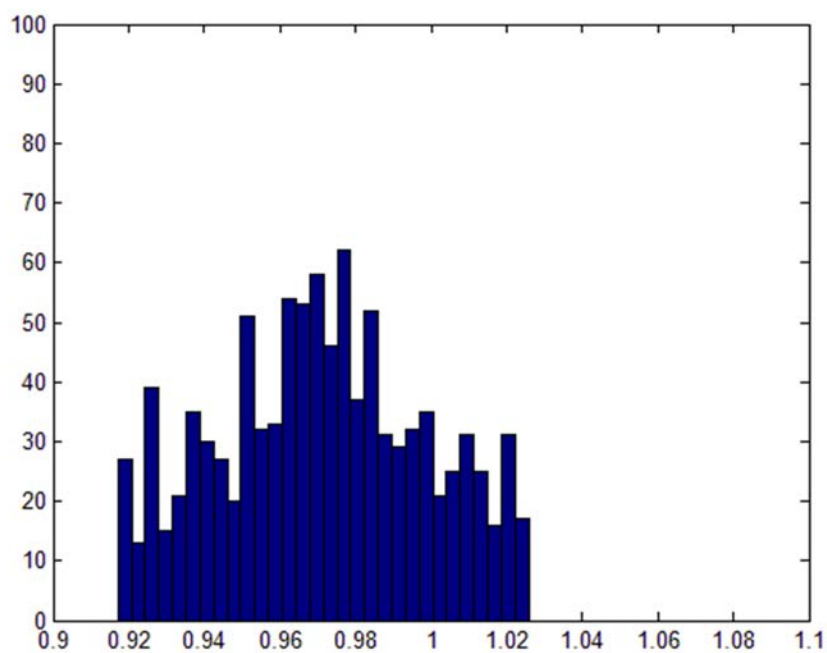


Figura 4 - 19: Dispersione dei massimi ottenuta con il filtro di 50 campioni calcolato e mostrato in figura 4.18 (in alto).

In figura 4.18 e vengono mostrati, la risposta all'impulso del filtro ottimo e l'uscita ideale utilizzando un filtro di soli 50 campioni, invece di 500 come nel caso precedente. In figura 4.19

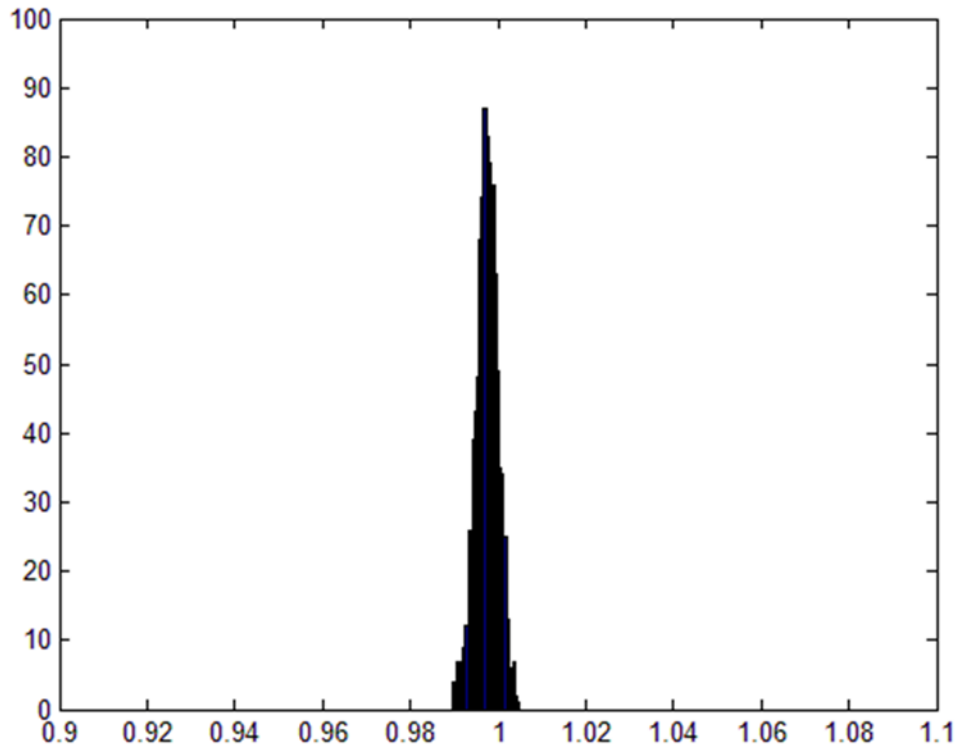


Figura 4 - 20: Dispersione dei massimi ottenuta con il filtro di 500 campioni calcolato per la reiezione del rumore bianco. Si è ottenuto un BitGain di 4.95.

si può osservare la dispersione dei massimi, ottenuta in modo del tutto analogo, sempre su 1000 impulsi, come nel caso precedente. Anche in questo caso, per ottenere una buona reiezione dei due toni, il centro della distribuzione non si trova a 1.

Altri risultati sperimentali significativi sono stati ottenuti con il rumore bianco. Un nuovo set di dati è stato preparato sovrapponendo un rumore pari al 5% dell'ampiezza del segnale a treno di impulsi. Si è quindi voluta provare l'efficacia di reiezione del rumore del filtro calcolato con l'algoritmo DPLMS.

Le dispersioni dei massimi sono mostrate in figura 4.20 e 4.21, ottenute rispettivamente con un filtro a 500 e 50 campioni.

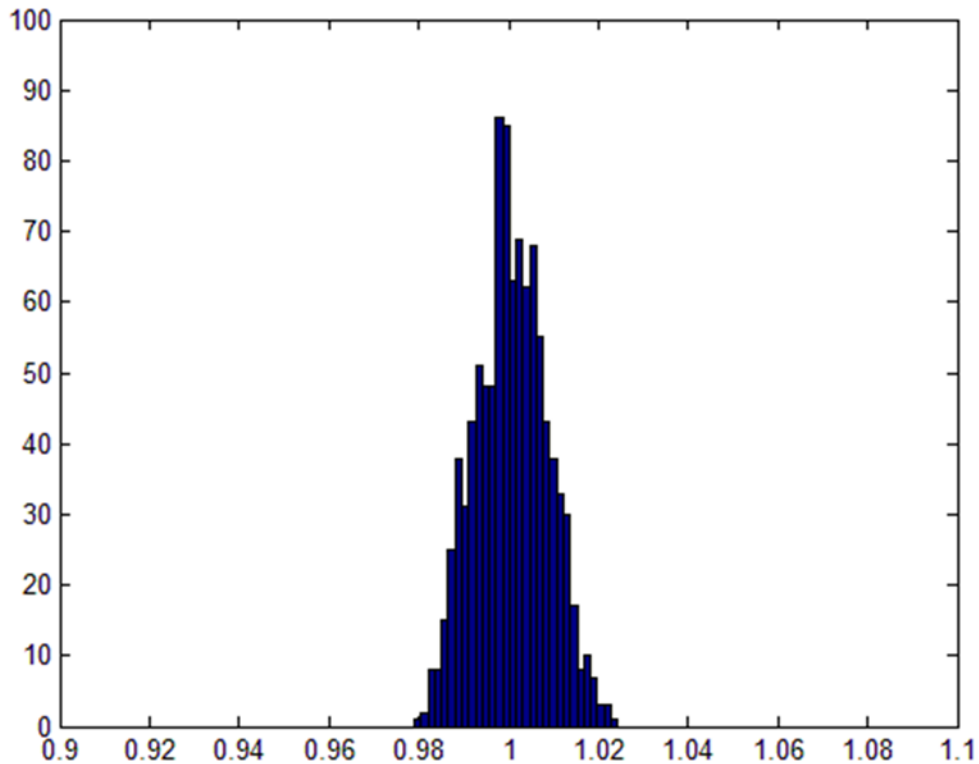


Figura 4 - 21: Dispersione dei massimi ottenuta con il filtro di 50 campioni calcolato per la reiezione del rumore bianco. Si è ottenuto un BitGain di 1.48.

Come si può notare da questi risultati sperimentali, i filtri migliori sono anche più lunghi.

Dalla teoria del filtro ottimo si ottiene che la risposta all'impulso di tale filtro ha durata infinita. Ma per motivi di realizzabilità e prestazioni richieste dalle applicazioni è necessario che il filtraggio digitale presenti durata finita, ottenendo quindi necessariamente un filtraggio sub-ottimo che approssima il filtraggio ottimo ideale. E' dunque evidente che tanto più è lungo il filtro cercato in termine di campioni, tanto maggiore è l'accuratezza con cui l'algoritmo può calcolare i coefficienti del filtro.

Conclusioni

Il lavoro svolto prende le fila dall'ottimizzazione delle misure nell'ambito dell'elettronica per spettroscopia. Migliori sono le misure e maggiore è l'accuratezza nelle stime dei dati, più velocemente è possibile progredire nella ricerca e nello sviluppo di nuove tecnologie.

Il filtraggio ottimo è una tecnica che viene usata da molto tempo nei sistemi di misura, poiché permette di ottenere le migliori informazioni possibili contenute nei segnali.

Tuttavia nei sistemi attualmente presenti in commercio vengono implementati filtri ottimi non modificabili, che tengono conto di condizioni generali e di forme d'onda approssimate e aspecifiche. Per evitare problemi comuni che talvolta si presentano e talvolta no è quindi necessario utilizzare filtraggi sub-ottimi che considerino tutte queste non idealità ad ampio spettro, deteriorando l'accuratezza della misura nei casi specifici.

Lo studio descritto in questo lavoro ha permesso di creare un sistema in grado di prendere in considerazione caratteristiche peculiari del segnale, come ad esempio una particolare forma d'onda, un rumore con caratteristiche note oppure no, la presenza di disturbi che non è possibile prevedere teoricamente, drift della linea di base.

Inoltre il filtraggio è stato costruito in modo da poter essere controllato da un'interfaccia grafica assolutamente semplice e intuitiva che si svincola dalle

pesanti teorie che stanno alla base del filtraggio ottimo. E' inoltre possibile aggiornare il filtro ottimo in funzione di condizioni di lavoro che variano, per temperatura o natura dei segnali, disturbi o altre sorgenti non ideali osservabili solo in fase di set-up.

Il sistema presenta ottimi risultati su filtri molto lunghi, che sono chiaramente di difficile implementazione in un dispositivo con risorse limitate. In particolare la computazione di un segnale e un filtro di lunghezza dell'ordine di un migliaio di campioni è attualmente impossibile su un singolo dispositivo di medie prestazioni e in tempo reale considerando le frequenze di campionamento usate.

L'attuale versione del codice C che implementa la funzione di calcolo del filtro ottimo ottenuto con tecnica DPLMS è stata calibrata sulle esigenze dell'analisi di segnali per spettroscopia. Il filtraggio ottimo, però, può essere e viene sfruttato in moltissimi altri campi dove è necessario misurare con accuratezza un segnale. Uno degli sviluppi futuri può quindi riguardare un'ampliamento e una generalizzazione della funzione implementata, in modo da renderla più versatile e dare la possibilità di essere utilizzata anche in altri campi applicativi.

Indice delle figure

Capitolo 1 - Il filtraggio dei segnali in spettroscopia nucleare

- Figura 1 - 1: Catena di misura per spettroscopia con campionamento al picco 12
- Figura 1 - 2: Studio del contributo del rumore: a sinistra sono mostrati i generatori equivalenti di rumore dei singoli dispositivi e a destra i generatori equivalenti di rumore riportati in ingresso all'amplificatore di carica..... 13
- Figura 1 - 3: Andamento in frequenza del modulo del guadagno d'anello, di quello ideale e di quello dell'amplificatore operativo del primo stadio della catena di misura. 14
- Figura 1 - 4: Deriva verso il limite superiore della dinamica del segnale in uscita dal preamplificatore (sopra) confrontata con l'andamento dello stesso segnale in uscita dallo shaper (sotto). 15
- Figura 1 - 5: Effetto della quantizzazione sull'ampiezza 20
- Figura 1 - 6: Il limite di pile-up per funzioni peso simmetriche..... 23
- Figura 1 - 7: Deformazione dell'impulso a seguito di pile up. 24
- Figura 1 - 8: Risposta all'impulso del sistema dovuta ad un impulso di durata T (continuo) rispetto ad uno del tipo di pari area (tratteggiato) a pari f.d.t. a valle del rivelatore. 25
- Figura 1 - 9: Esempio di sistema di filtraggio analogico a linee di ritardo multiple (DL) N 26

<i>Figura 1 - 10: Versione digitale del sistema di filtraggio a linee di ritardo multiple (DL) Rispetto alla versione la sezione di campionamento è stata anticipata.....</i>	<i>27</i>
---	-----------

Capitolo 2 - Panoramica del sistema di emulazione

<i>Figura 2 - 1: Schema a blocchi del canale di generazione.</i>	<i>30</i>
<i>Figura 2 - 2: Forma d'onda all'uscita dello stadio S&H del DAC.....</i>	<i>31</i>
<i>Figura 2 - 3: Confronto tra il filtro di ricostruzione ideale e la risposta che si ottiene da uno zero-order holder (S&H).....</i>	<i>33</i>
<i>Figura 2 - 4: (a) Controllo a pesi binari. (b) Controllo a pesi unitari.....</i>	<i>34</i>
<i>Figura 2 - 5: (a) Semplice modello di una cella di un DAC current steering. (b) Circuito equivalente totale.....</i>	<i>35</i>
<i>Figura 2 - 6: FFT di una sinusoidale pura campionata a 12 bit. (a) Segnale generato da un DAC single-ended (b) Segnale generato da un DAC differenziale. Si può osservare che la seconda armonica è trascurabile. ...</i>	<i>36</i>
<i>Figura 2 - 7: Schema concettuale di un DAC current steering a segmentazione.</i>	<i>38</i>
<i>Figura 2 - 8: Non linearità, errori di offset e guadagno di un DAC.</i>	<i>39</i>
<i>Figura 2 - 9: Definizione del tempo di settling di un DAC.....</i>	<i>41</i>
<i>Figura 2 - 10: Errori causati dal jitter sugli istanti di campionamento.....</i>	<i>42</i>
<i>Figura 2 - 11: Jitter sul clock a diversi SNR e frequenze di ingresso.</i>	<i>44</i>
<i>Figura 2 - 12: Spettro ottenuto convolvendo lo spettro della sorgente con la funzione di trasferimento del sensore.</i>	<i>45</i>
<i>Figura 2 - 13: Spettro ottenuto per simulazione Monte Carlo di una sorgente di emissione di ^{60}Co rilevata da sensore in NaI.</i>	<i>46</i>
<i>Figura 2 - 14: Conversione di un'immagine in uno spettro.</i>	<i>46</i>

<i>Figura 2 - 15: Modulazione di uno spettro bianco.....</i>	<i>47</i>
<i>Figura 2 - 16: Generazione delle ampiezze casuali partendo da uno spettro di energia.....</i>	<i>48</i>
<i>Figura 2 - 17: Schema di un LFSR a 64 bit.....</i>	<i>49</i>
<i>Figura 2 - 18: Autocorrelazione di un vettore contenente 1.5 milioni di numeri casuali generati con (a) l'implementazione del LFSR e con (b) la funzione "rand" di MATLAB.....</i>	<i>49</i>
<i>Figura 2 - 19: (a) Spettro di riferimento e (b) spettro generato e ricostruito con un istogramma. La differenza in energia assoluta è dovuta alla mancanza di una scalatura. Si noti tuttavia come i rapporti di forma e distanza siano rispettati.</i>	<i>50</i>
<i>Figura 2 - 20: Schema a blocchi del circuito di generazione dei tempi.....</i>	<i>52</i>
<i>Figura 2 - 21: Schema a blocchi del circuito di emulazione della forma d'onda degli impulsi.</i>	<i>54</i>
<i>Figura 2 - 22: Schema a blocchi del circuito di emulazione della linea di base.</i>	<i>56</i>
<i>Figura 2 - 23: Interpolazione lineare (rosso) e cubica spline (blu).....</i>	<i>57</i>
<i>Figura 2 - 24: Sorgenti di rumore in uno stadio front-end per rivelazione nucleare.....</i>	<i>58</i>
<i>Figura 2 - 25: Schema a blocchi del circuito generatore di rumore digitale. ...</i>	<i>59</i>
<i>Figura 2 - 26: Risposta in frequenza dei tre filtri IIR.....</i>	<i>59</i>
<i>Figura 2 - 27: (a) Schema di principio del formatore CR-RC. (b) Tipiche risposte all'impulso e allo scalino.....</i>	<i>60</i>
<i>Figura 2 - 28: Schema a blocchi di un formatore semi-gaussiano.....</i>	<i>61</i>
<i>Figura 2 - 29: Schema di principio del filtro IIR.....</i>	<i>61</i>
<i>Figura 2 - 30: Schema a blocchi dell'hardware della motherboard. In questo disegno non è riportato il collegamento con il SB-PC.</i>	<i>63</i>

Capitolo 3 - Scheda di conversione dei segnali

<i>Figura 3 - 1: Schema a blocchi della scheda di conversione.</i>	<i>67</i>
<i>Figura 3 - 2: Layout della scheda di conversione.</i>	<i>68</i>
<i>Figura 3 - 3: I circuiti analogici e digitali dovrebbero essere tenuti separati... 71</i>	
<i>Figura 3 - 4: Un layout funzionale per sistemi a singolo convertitore prevede lo splitting del piano di massa e la connessione a stella.</i>	<i>72</i>
<i>Figura 3 - 5: (a) Regioni separate per piani di massa analogici e digitale. (b) Una board mixed-signal partizionata tra piani analogico e digitale.....</i>	<i>73</i>
<i>Figura 3 - 6: Le correnti digitali che scorrono nel ritorno analogico generano errori nei riferimenti di tensione.....</i>	<i>75</i>
<i>Figura 3 - 7: Sovrapposizione dei piani analogico e digitale.</i>	<i>76</i>
<i>Figura 3 - 8: Linee di segnale che attraversano i piani di massa in zone separate (a) e nel singolo punto di contatto (b).....</i>	<i>77</i>
<i>Figura 3 - 9: Quando le correnti divergono, si crea un anello.</i>	<i>78</i>
<i>Figura 3 - 10: Distribuzione del clock dal piano digitale a quello analogico... 79</i>	
<i>Figura 3 - 11: : (a) Grounding per sistema a singola board. (b) Multi-board con correnti digitali contenute. (c) Multi-board con alte correnti digitali.</i>	<i>81</i>
<i>Figura 3 - 12: Confronto delle caratteristiche elettromagnetiche di alcuni tipi di segnale.....</i>	<i>83</i>
<i>Figura 3 - 13: (a) Separazione dei piani di massa sulle schede di conversione. (b) Disposizione dei layer (stackup).</i>	<i>87</i>
<i>Figura 3 - 14: Diverse strategie per collegare tra loro le masse in sistemi multi-board che prevedono l'utilizzo di strumentazione esterna.....</i>	<i>88</i>
<i>Figura 3 - 15: Configurazione di un amplificatore totalmente differenziale.</i>	<i>91</i>
<i>Figura 3 - 16: (a) Analisi del circuito. (b) Diagramma a blocchi equivalente. .</i>	<i>92</i>

<i>Figura 3 - 17: Diagramma a blocchi dello stadio di uscita.</i>	<i>95</i>
<i>Figura 3 - 18: (a) Curve di guadagno di tutti i 128 DAC. (b) Tipiche curve di guadagno dei quattro DAC di calibrazione del guadagno.....</i>	<i>98</i>
<i>Figura 3 - 19: (a) Calibrazione di fabbrica a 25°C (b) Linearità dopo 10 minuti a 85°C (c) Risultato dell'auto-calibrazione a 85°C.</i>	<i>99</i>
<i>Figura 3 - 20: Circuito dello stadio di uscita. Il blocco di guadagno sceglie Rf di 100 o 400 \square.....</i>	<i>100</i>
<i>Figura 3 - 21: Impedenza differenziale di ingresso con (verde) e senza (rosso) bleeding-resistors.....</i>	<i>101</i>
<i>Figura 3 - 22: Funzione di trasferimento dello stadio di uscita con i due guadagni.....</i>	<i>102</i>
<i>Figura 3 - 23: Schema a blocchi del AD8139.</i>	<i>103</i>
<i>Figura 3 - 24: Caratteristica di trasferimento statica dello stadio di uscita. ..</i>	<i>104</i>
<i>Figura 3 - 25: Connessione dell'AD8099 in configurazione di amplificatore delle differenze.</i>	<i>105</i>
<i>Figura 3 - 26: : Schema a blocchi dello stadio di ingresso.....</i>	<i>106</i>
<i>Figura 3 - 27: DNL e INL del convertitore ADS5474.</i>	<i>107</i>
<i>Figura 3 - 28: Driver dell'ADC, filtro anti-alias e regolazione dell'offset.....</i>	<i>108</i>
<i>Figura 3 - 29: Schema a blocchi dello stadio a guadagno variabile.</i>	<i>109</i>
<i>Figura 3 - 30: Schema della rete di generazione e distribuzione del segnale di clock.....</i>	<i>111</i>
<i>Figura 3 - 31: Unità di elaborazione digitale delle schede di conversione.</i>	<i>113</i>
<i>Figura 3 - 32: Schema a blocchi per l'alimentazione e delle schede di conversione.....</i>	<i>114</i>
<i>Figura 3 - 33: Schema semplificato del regolatore lineare a larga banda.....</i>	<i>115</i>
<i>Figura 3 - 34: PCB dell'alimentatore lineare (top).</i>	<i>117</i>

Figura 3 - 35: PCB della scheda di conversione (top)..... 118

Figura 3 - 36: PCB della scheda di conversione (bottom)..... 119

Capitolo 4 - Teoria e implementazione del filtro ottimo per la stima dell'energia tramite tecnica DPLMS

Figura 4 - 1: (a) Catena di elaborazione di impulsi per la stima dell'energia di una radiazione. Il blocco PHA (Pulse Height Analyzer) campiona il picco della forma d'onda in uscita dal filtro analogico, recuperando l'informazione sull'ampiezza. (b) Modello equivalente della catena di elaborazione, considerando ogni stadio privo di rumore. Tutto il contributo di rumore è schematizzato nel generatore equivalente avente densità spettrale di potenza $N(\omega)$ 124

Figura 4 - 2: Una generica sequenza W all'uscita di un filtro, ottenuta come convoluzione della sequenza di ingresso S e la risposta all'impulso del filtro X 129

Figura 4 - 3: Schema di un sistema estimatore dell'energia di una radiazione che si avvale dell'uso di tecniche mixed-signal. 130

Figura 4 - 4: (a) segnale di lunghezza infinita all'ingresso del filtro proveniente da un filtro analogico a tre poli; (b) segnale desiderato in uscita dal filtro, con lunghezza finita (47 campioni) flat-top di 5 campioni. Il trapezio è stato scelto poiché è la forma che meglio reietta il rumore, quando esso ha solo una componente serie. 130

Figura 4 - 5: (a) Filtro FIR digitale (50campioni) sintetizzato con metodo DFT dal segnale di ingresso in figura 4.4a. (b) Risposta in frequenza del filtro X (modulo) (c) Differenza tra la funzione peso W ottenuta e quella desiderata di figura 4.4b. Il troncamento del filtro X genera un considerevole errore sulla funzione peso. 132

Figura 4 - 6: : (a) Filtro FIR digitale (50campioni) sintetizzato con metodo di Wiener dal segnale di ingresso in figura 4.4a. (b) Risposta in frequenza del filtro X (modulo). (c) Differenza tra la funzione peso W ottenuta e quella desiderata di figura 4.4b. Il filtro X ha un comportamento inaccettabile rispetto al rumore di quantizzazione dell'ADC e alle componenti in alta frequenza. 134

<i>Figura 4 - 7: (a) Filtro FIR digitale (50campioni) sintetizzato con tecnica ad identificazione dei poli a partire dal segnale di ingresso in figura 4.4a. (b) Risposta in frequenza del filtro X (modulo). (c) Differenza tra la funzione peso W ottenuta e quella desiderata di figura 4.4b.</i>	<i>136</i>
<i>Figura 4 - 8: (a) Filtro FIR digitale (50campioni) sintetizzato con tecnica DPLMS a partire dal segnale di ingresso in figura 4.4a. (b) Risposta in frequenza del filtro X (modulo). (c) Differenza tra la funzione peso W ottenuta e quella desiderata di figura 4.4b. E' stata imposta come vincolo la lunghezza di X (50 campioni) e il flat top di 5 campioni. L'accuratezza del flat-top è di 10 parti per milione.</i>	<i>145</i>
<i>Figura 4 - 9: Confronto delle funzioni peso trovate usando il metodo della DFT, l'identificazione dei poli, il metodo di Wiener e la tecnica DPLMS nelle stesse condizioni di simulazione.</i>	<i>147</i>
<i>Figura 4 - 10: Generico impulso campionato.</i>	<i>151</i>
<i>Figura 4 - 11: Finestratura temporale delle forme d'onda. I cerchi evidenziano quelle relative al fiat-top mentre i triangoli quelle relative al pile-up.</i>	<i>152</i>
<i>Figura 4 - 12: (blu) Finestratura temporale della forma d'onda degli impulsi. L'impulso deve essere contenuto nella seconda parte della finestra. (rosso) Vincoli imposti all'uscita del filtro ottimo: due zone nulle e un flat-top unitario.</i>	<i>157</i>
<i>Figura 4 - 13: Treno di impulsi di ampiezza unitaria sovrapposti a un disturbo costituito da due sinusoidi di frequenza diversa.</i>	<i>170</i>
<i>Figura 4 - 14: Forma d'onda di riferimento presa mediando tra loro 1000 impulsi.</i>	<i>171</i>
<i>Figura 4 - 15: Acquisizione di un tratto del disturbo sovrapposto.</i>	<i>171</i>
<i>Figura 4 - 16: (in alto) Risposta all'impulso del filtro ottimo calcolato. (al centro) Convoluzione del filtro ottimo con la forma d'onda di riferimento di figura 4.14. (in basso) Dettaglio della forma d'onda di uscita. Si possono notare i vincoli imposti su flat-top e aree nulle ai lati.</i>	<i>172</i>
<i>Figura 4 - 17: Dispersione dei massimi ottenuta con il filtro di 500 campioni calcolato e mostrato in figura 4.14 (in alto).</i>	<i>173</i>

<i>Figura 4 - 18: Dispersione dei massimi ottenuta con il filtro calcolato e mostrato in figura 4.14 (in alto).....</i>	<i>174</i>
<i>Figura 4 - 19: Dispersione dei massimi ottenuta con il filtro di 50 campioni calcolato e mostrato in figura 4.18 (in alto).....</i>	<i>174</i>
<i>Figura 4 - 20: Dispersione dei massimi ottenuta con il filtro di 500 campioni calcolato per la reiezione del rumore bianco. Si è ottenuto un BitGain di 4.95.....</i>	<i>175</i>
<i>Figura 4 - 21: Dispersione dei massimi ottenuta con il filtro di 50 campioni calcolato per la reiezione del rumore bianco. Si è ottenuto un BitGain di 1.48.....</i>	<i>176</i>

Bibliografia

S. Donati, Fotorivelatori, second edition, AEI 1997, Milano

Physics and Engineering of Radiation Detection - Syed Naeem Ahmed

Principles Of Data Conversion System Design - Razavi 1995

Fully-Differential Amplifiers, Texas Instruments, 2002

The Data Conversion Handbook, Analog Devices, 2005

Advanced Signal Integrity for High-Speed Digital Designs by Stephen H. Hall and Howard L. Heck, 2009

Grounding and Shielding Techniques by Ralph Morrison (Hardcover - Mar. 19, 1998)

The DSP Handbook: Algorithms, Applications and Design Techniques, Andy Bateman (Author), Iain Paterson-Stephens (Author), 2005

Mixed-signal and DSP Design Techniques (Analog Devices), Walt Kester, 2003

High Speed Digital Design: A Handbook of Black Magic by Howard Johnson and Martin Graham, 1993

G. Strang, Introduction to Linear Algebra, Second Edition, Wellesley-Cambridge Press, 1998

Chi-Tsong Chen, Signals and Systems, Oxford university Press 2004

R.A.Haddad, T.W.Parsons, Digital Signal Processing, Computer Science Press 1992