

POLITECNICO DI MILANO

FACOLTA' DI INGEGNERIA

**CORSO DI LAUREA IN INGEGNERIA
DELL'AUTOMAZIONE**



Tesi di Laurea

**STUDIO E REALIZZAZIONE DI UN DC-DC PER
ALIMENTAZIONE GATE DRIVER DI UN
INVERTER PER APPLICAZIONI INDUSTRIALI E
IN VEICOLI ELETTRICI E IBRIDI**

RELATORE

Prof. Ferdinando Mapelli

TESI DI LAUREA DI

Iannelli Marco
740512

ANNO ACCADEMICO 2009-2010

Alla mia famiglia

Indice

Indice delle figure	vii
Indice delle tabelle	xiii
Abstract	xv
Introduzione e scopo della tesi.....	xvi
Struttura della tesi	xx
1. INTRODUZIONE TEORICA	1
1.1. L'inverter trifase	2
1.2. I gates driver	3
1.2.1. Circuito equivalente	7
1.2.2. Potenza necessaria alla commutazione	9
1.2.3. Picco di corrente e sua attenuazione	11
1.2.4. Stadio push-pull a due transistor	13
1.2.5. Commutazione dispositivi a semiconduttore	14
1.3. I DC-DC.....	16
1.3.1. Il controllo nei convertitori dc-dc	19
1.3.2. Convertitore Step-Up	21
1.3.3. Convertitore Buck-Boost	27
1.3.5. Convertitore Buck-Boost modificato	34
1.4. Dispositivi per il controllo PWM.....	37
1.4.1. MC34063	40
1.4.2. UC1843	42
1.4.3. LM2575ADJ	43
1.5. DC-AC	47
1.5.1. Caratteristiche dell'inverter.....	49
1.5.3. Funzionamento in onda quadra	52
1.5.4. Effetto dei tempi morti	53

1.6.	Circuito di pilotaggio ponte ad H.....	58
1.6.1.	TL494	60
1.7.	TRASFORMATORE	63
1.7.1.	Trasformatore con nucleo privo di perdite	63
1.7.2.	Trasformatore ideale.....	66
2.	CONFIGURAZIONI STUDIATE	69
2.1.	Soluzioni con 6 dc-dc isolati	70
2.2.	Soluzioni con 1 dc-dc non isolato, ponte ad h, trasformatore e reti raddrizzatrici.....	71
2.2.1.	Prima soluzione stadio di isolamento e raddrizzatore	73
2.2.2.	Seconda soluzione stadio di isolamento e raddrizzatore	74
2.2.3.	Terza soluzione stadio di isolamento e raddrizzatore.....	75
3.	STRUMENTI DI SIMULAZIONE, DIMENSIONAMENTI E MODELLI	79
3.1.	Strumenti di simulazione impiegati.....	80
3.2.	PSpice.....	80
3.3.	Portunus.....	80
3.3.1.	Differenti approcci linguistici.....	82
3.3.2.	Differenti tipologie di analisi.....	82
3.3.3.	Modelli matematici e algoritmi di integrazione	82
3.3.4.	L'interfaccia di Portunus	83
3.3.5.	Alcuni modelli principali delle librerie	85
3.3.6.	Determinazione parametri caratteristici diodi e transistor dai datasheet	90
3.4.	ESEMPIO 1 DC-DC STEP-UP CON MC34063	92
3.4.2.	Modello e risultati di simulazione caso con n-mos esterno.....	98
3.4.3.	Modello di simulazione e risultati con bjt esterno.....	103
3.5.	ESEMPIO 2 DC-DC STEP-UP CON UC1843.....	105
3.5.1.	Modello di simulazione	105

3.5.2.	Risultati simulazione.....	106
3.6.	ESEMPIO 3 DC-DC BUCK-BOOST E CONVERTITORE COMPLETO	109
3.6.1.	Dimensionamento convertitore buck-boost modificato	109
3.6.2.	Dimensionamento ponte ad h.....	112
3.6.3.	Scelta del trasformatore e diodi stadio raddrizzatore	115
3.6.4.	Modello Pspice.....	118
3.6.5.	Modello Portunus	123
4.	CONFRONTO RISULTATI MODELLO PSPICE, PORTUNUS E RISULTATI SPERIMENTALI	130
4.1.	Confronto risultati primo stadio.....	131
4.1.1.	Confronto transistori stadio 1	131
4.1.2.	Confronto regime stadio 1.....	134
4.1.3.	Prova di stabilità.....	138
4.2.	Confronto risultati secondo stadio	138
4.2.1.	Confronto transistori stadio 2	139
4.2.2.	Confronto regime stadio 2.....	139
5.	SPERIMENTAZIONE	146
6.	CONCLUSIONI E POSSIBILI SVILUPPI FUTURI	148
	Bibliografia.....	154
	Ringraziamenti.....	156

Indice delle figure

<i>Figura 1 Fatturato consolidato Switching Power Supply al 2010 e previsionale fino al 2014</i>	<i>xvii</i>
<i>Figura 2 Inverter Trifase</i>	<i>2</i>
<i>Figura 3 Stadio di alimentazione di sistemi trifase di potenza con possibilità di recupero dell'energia</i>	<i>2</i>
<i>Figura 4 Schema inverter trifase</i>	<i>3</i>
<i>Figura 5 Esempio di applicazione inverter in un veicolo bimodale</i>	<i>3</i>
<i>Figura 6 Simboli IGBT e MOSFET</i>	<i>4</i>
<i>Figura 7 Caratteristiche IGBT e MOSFET</i>	<i>5</i>
<i>Figura 8 Schema alimentazioni gate driver a riferimento comune</i>	<i>6</i>
<i>Figura 9 Schema collegamento driver</i>	<i>7</i>
<i>Figura 10 Andamento tensione di gate emettitore in funzione della carica di gate accumulata</i>	<i>8</i>
<i>Figura 11 Datasheet valore di Cies</i>	<i>9</i>
<i>Figura 12 Caratteristica QONVGE on IGBT 2MBI600U2E-060.....</i>	<i>10</i>
<i>Figura 13 Valori massimi tensioni di pilotaggio interruttori</i>	<i>10</i>
<i>Figura 14 Circuito equivalente per lo studio del picco di corrente durante la commutazione.....</i>	<i>11</i>
<i>Figura 15 Circuito equivalente per lo studio della commutazione applicando principio di sostituzione</i>	<i>11</i>
<i>Figura 16 Schema gate driver push-pull</i>	<i>13</i>
<i>Figura 17 Alimentazioni del gate driver</i>	<i>13</i>
<i>Figura 18 Caratteristica bjt e simbolo.....</i>	<i>14</i>
<i>Figura 19 Circuito per studio commutazioni.....</i>	<i>14</i>
<i>Figura 20 Caratteristiche (linearizzate) di commutazione di un generico interruttore, perdite istantanee di potenza dell'interruttore</i>	<i>15</i>
<i>Figura 21 I dc-dc switching</i>	<i>16</i>
<i>Figura 22 Alimentatore lineare</i>	<i>17</i>
<i>Figura 23 Conversione dc-dc.....</i>	<i>19</i>
<i>Figura 24 Schema a blocchi controllo</i>	<i>19</i>
<i>Figura 25 Controllo PWM</i>	<i>20</i>
<i>Figura 26 Step-up.</i>	<i>21</i>
<i>Figura 27 Forme d'onda step-up</i>	<i>22</i>
<i>Figura 28 Forme d'onda al confine zona discontinua e in zona discontinua</i>	<i>23</i>

<i>Figura 29 Caratteristica convertitore step-up</i>	<i>24</i>
<i>Figura 30 Effetto elementi parassiti sul rapporto di conversione delle tensioni (convertitore elevatore)</i>	<i>25</i>
<i>Figura 31 Ripple tensione di uscita step-up</i>	<i>26</i>
<i>Figura 32 Buck-boost</i>	<i>27</i>
<i>Figura 33 Forme d'onda buck-boost</i>	<i>28</i>
<i>Figura 34 Forme d'onda al confine zona discontinua e in zona discontinua</i>	<i>29</i>
<i>Figura 35 Caratteristica convertitore buck-boost.....</i>	<i>30</i>
<i>Figura 36 Effetto elementi parassiti sul rapporto di conversione delle tensioni (convertitore buck-boost).....</i>	<i>30</i>
<i>Figura 37 Ripple tensione di uscita buck-boost</i>	<i>31</i>
<i>Figura 38 Sfruttamento dell'interruttore nei convertitori dc-dc</i>	<i>33</i>
<i>Figura 39 Buck-boost</i>	<i>34</i>
<i>Figura 40 Convertitore buck-boost modificato</i>	<i>35</i>
<i>Figura 41 Forme d'onda convertitore buck-boost modificato identiche a quelle del boost.....</i>	<i>36</i>
<i>Figura 42 Struttura ad anelli annidati e semplificazione introdotta per la sintesi dei regolatori tratto da [10]</i>	<i>38</i>
<i>Figura 43 Strutture di regolazione controllori PWM</i>	<i>39</i>
<i>Figura 44 Schema a blocchi MC34063 [11]</i>	<i>40</i>
<i>Figura 45 Schema a blocchi UC1843 e famiglia</i>	<i>42</i>
<i>Figura 46 Tabella selezione circuito integrato</i>	<i>43</i>
<i>Figura 47 Schema a blocchi ed esempio di applicazione buck dell'LM2575.....</i>	<i>44</i>
<i>Figura 48 Package LM2575</i>	<i>44</i>
<i>Figura 49 Convertitore dc-ac a commutazione.....</i>	<i>47</i>
<i>Figura 50 Inverter monofase</i>	<i>49</i>
<i>Figura 51 Ponte ad H</i>	<i>50</i>
<i>Figura 52 Inverter monofase nella sua rappresentazione logica.....</i>	<i>52</i>
<i>Figura 53 Forma d'onda in uscita dall'inverter e sua prima armonica.....</i>	<i>52</i>
<i>Figura 54 Schema a blocchi comando in onda quadra dell'inverter</i>	<i>53</i>
<i>Figura 55 Inverter a mezzo ponte.....</i>	<i>53</i>
<i>Figura 56 Effetti del tempo morto T_{Δ}</i>	<i>55</i>
<i>Figura 57 Effetto dell'andamento della corrente sulla commutazione</i>	<i>55</i>
<i>Figura 58 Inverter monofase</i>	<i>57</i>
<i>Figura 59 Effetto dei tempi morti sulla tensione di uscita del ponte ad h.....</i>	<i>58</i>
<i>Figura 60 Comando del ponte ad h</i>	<i>58</i>
<i>Figura 61 Pilotaggio del ponte ad h.....</i>	<i>59</i>

<i>Figura 62 Schema a blocchi TL494 tratto da TI.....</i>	<i>60</i>
<i>Figura 63 Timing diagram tratto da datasheet Motorola</i>	<i>61</i>
<i>Figura 64 Frequenza di oscillazione in funzione di R_t e C_t</i>	<i>62</i>
<i>Figura 65 Caratteristica B-H del nucleo</i>	<i>63</i>
<i>Figura 66 Sezione trasversale di un trasformatore</i>	<i>64</i>
<i>Figura 67 Circuito equivalente trasformatore reale avvolto su nucleo privo di perdite</i>	<i>66</i>
<i>Figura 68 Circuito equivalente trasformatore ideale</i>	<i>67</i>
<i>Figura 69 Circuito equivalente trasformatore reale comprendente gli effetti della perdita per isteresi</i>	<i>68</i>
<i>Figura 70 Soluzione con dc-dc isolati per brevità, non sono state disegnate le capacità di stabilizzazione della tensione in uscita e ingresso da ogni stadio ...</i>	<i>70</i>
<i>Figura 71 Soluzione con un solo dc-dc non isolato, ponte ad h e sei stadi di isolamento e rettificazione</i>	<i>71</i>
<i>Figura 72 Prima soluzione stadio di uscita</i>	<i>73</i>
<i>Figura 73 Seconda soluzione stadio di uscita.....</i>	<i>74</i>
<i>Figura 74 Terza soluzione stadio di uscita.....</i>	<i>75</i>
<i>Figura 75 Stadio che realizza uscite variabili</i>	<i>76</i>
<i>Figura 76 Onda quadra con tempi morti variabili</i>	<i>77</i>
<i>Figura 77 Soluzione finale simulata e realizzata.....</i>	<i>78</i>
<i>Figura 78 Modelli multifisici www.cedrat.com</i>	<i>81</i>
<i>Figura 79 Cosimulazione da slide del corso.....</i>	<i>81</i>
<i>Figura 80 L'interfaccia di Portunus</i>	<i>83</i>
<i>Figura 81 Libreria Semiconductor e Blocks e a fianco Libreria State Machine e Electrical Machines</i>	<i>84</i>
<i>Figura 82 Elementi libreria Interfaces</i>	<i>85</i>
<i>Figura 83 Equivalent Line</i>	<i>85</i>
<i>Figura 84 Caratteristica lineare diodo</i>	<i>86</i>
<i>Figura 85 Caratteristica esponenziale.....</i>	<i>86</i>
<i>Figura 86 Caratteristica transistor.....</i>	<i>87</i>
<i>Figura 87 Schema single phase inverter.....</i>	<i>87</i>
<i>Figura 88 Parametri impostabili per blocco PWM</i>	<i>88</i>
<i>Figura 89 Tipologie di azioni associate a uno stato</i>	<i>89</i>
<i>Figura 90 Convertitore step-up</i>	<i>93</i>
<i>Figura 91 Schema interno MC34063 e configurazione boost</i>	<i>93</i>
<i>Figura 92 Forme d'onda in configurazione step-up</i>	<i>95</i>

<i>Figura 93 Circuito per il dimensionamento resistenze utili al pilotaggio del bjt</i>	98
<i>Figura 94 Modello Pspice dc-dc step-up esempio 1</i>	99
<i>Figura 95 Corrente media nell'induttore</i>	99
<i>Figura 96 Corrente di drain nell'n-mos in rosso e corrente media nell'induttore</i>	100
<i>Figura 97 Risultati simulazione caso n-mos</i>	101
<i>Figura 98 Zoom risultati simulazione caso n-mos</i>	101
<i>Figura 99 Zoom su istante d'inversione errore di tensione</i>	102
<i>Figura 100 Schema con bjt esterno presente sul datasheet</i>	102
<i>Figura 101 Modello con bjt esterno</i>	103
<i>Figura 102 Andamento temporale grandezze caratteristiche visibile in blu la tensione di uscita</i>	103
<i>Figura 103 Zoom su istante in cui errore di tensione cambia segno</i>	104
<i>Figura 104 Dc-dc step-up</i>	105
<i>Figura 105 Modello dc-dc step-up con UC1843</i>	105
<i>Figura 106 Tensione di uscita del dc-dc</i>	106
<i>Figura 107 Tensione tra drain e source del mosfet</i>	107
<i>Figura 108 Andamento potenza dissipata su mosfet in blu e su diodo in rosso</i>	107
<i>Figura 109 Potenza media di regime, in verde quella erogata dal generatore in giallo quella assorbita dal carico</i>	108
<i>Figura 110 Schema dispositivo implementato</i>	109
<i>Figura 111 Buck-boost modificato</i>	109
<i>Figura 112 Determinazione resistenze di feedback</i>	112
<i>Figura 113 Dispositivi a semiconduttore del ponte ad h</i>	113
<i>Figura 114 Dettaglio schema TL494</i>	114
<i>Figura 115 Tempi di commutazione p-mos che è il più lento tra i due</i>	115
<i>Figura 116 Trasformatore scelto</i>	116
<i>Figura 117 Metà stadio di uscita</i>	117
<i>Figura 118 Dati di targa del diodo</i>	117
<i>Figura 119 Schema semplificato stadio 1</i>	118
<i>Figura 120 Confronto schema datasheet On semiconductor e modello Pspice LM2575</i>	119
<i>Figura 121 Logica di pilotaggio interruttore LM2575</i>	120
<i>Figura 122 Schema dc-dc buck-boost modificato Pspice</i>	121
<i>Figura 123 Schema semplificato stadio 2</i>	121

<i>Figura 124 Schema Pspice secondo stadio</i>	122
<i>Figura 125 Schema semplificato stadio 1</i>	123
<i>Figura 126 Modello in Portunus del DC-DC primo stadio</i>	123
<i>Figura 127 Caratteristica diodo</i>	124
<i>Figura 128 Modello subsheet LM2575-ADJ</i>	124
<i>Figura 129 Macchina a stati del dc-dc</i>	125
<i>Figura 130 Segnale triangolare</i>	125
<i>Figura 131 Parametri f.d.t. filtro</i>	126
<i>Figura 132 Filtraggio segnale S1</i>	126
<i>Figura 133 Parametri modello BJT</i>	127
<i>Figura 134 Schema semplificato stadio 2</i>	127
<i>Figura 135 Modello dc-dc secondo stadio</i>	128
<i>Figura 136 Modello TL494</i>	129
<i>Figura 137 Schema semplificato stadio 1</i>	131
<i>Figura 138 Confronto risultati sperimentali e di simulazione</i>	132
<i>Figura 139 Confronto risultati sperimentali e di simulazione Pspice con modello alimentatore</i>	133
<i>Figura 140 Confronto transitorio correnti sperimentali e modello Pspice</i>	133
<i>Figura 141 Tensione [V] in uscita in rosso, corrente [A] nell'induttore in viola</i>	134
<i>Figura 142 Simulazione Pspice a sinistra Portunus a destra, tensione [V/10] in uscita in rosso, tensione [V/10] di comando all'interruttore in giallo e corrente [A] nell'induttore in viola, in funzione del tempo [ms]</i>	135
<i>Figura 143 Confronto tensione in uscita e corrente nell'induttore del primo stadio</i>	135
<i>Figura 144 Foto in cui si può notare la tensione di alimentazione e la corrente assorbita dal prototipo del I stadio</i>	136
<i>Figura 145 Potenza media [W] assorbita in giallo e potenza [W] istantanea erogata in viola, in funzione del tempo [ms] Pspice a sinistra e Portunus a destra</i>	136
<i>Figura 146 Schermata oscilloscopio prova stabilità</i>	138
<i>Figura 147 Schema semplificato stadio 2</i>	138
<i>Figura 148 Confronto risultati sperimentali e simulazioni transitori stadio 2</i>	139
<i>Figura 149 Forme d'onda acquisite tramite oscilloscopio in alto con disturbo in basso senza</i>	140

<i>Figura 150 Simulazione Pspice a sinistra Portunus a destra, tensione [V/10] in uscita in giallo e verde, tensione [V/10] e corrente [A] in uscita dal ponte ad h in viola, in funzione del tempo [ms]</i>	<i>141</i>
<i>Figura 151 Confronto risultati sperimentali e di simulazione</i>	<i>141</i>
<i>Figura 152 Foto in cui si può notare la tensione di alimentazione e la corrente assorbita prototipo del II stadio</i>	<i>142</i>
<i>Figura 153 Potenza media [W] assorbita in blu e potenza [W] istantanea erogata in verde, tempo [ms] Pspice a sinistra e Portunus a destra</i>	<i>143</i>
<i>Figura 154 Configurazione finale</i>	<i>145</i>
<i>Figura 155 Rendimento normalizzato presunto</i>	<i>145</i>
<i>Figura 156 Dettaglio prototipo</i>	<i>147</i>
<i>Figura 157 Banco di lavoro</i>	<i>147</i>
<i>Figura 158 Schema dispositivo implementato.....</i>	<i>149</i>
<i>Figura 159 Simbolo circuitale termistori</i>	<i>151</i>
<i>Figura 160 Soft-start</i>	<i>152</i>

Indice delle tabelle

<i>Tabella 1 Stato dell'arte interruttori di potenza tratto da [9]</i>	4
<i>Tabella 2 QONVGE on</i>	10
<i>Tabella 3 Tabella di verità flip flop</i>	41
<i>Tabella 4 Caratteristiche principali LM2575 tratte da [15]</i>	45
<i>Tabella 5 Dati principali del TL494 tratti dal datasheet TI</i>	62
<i>Tabella 6 Confronto corrente media nell'induttore del primo stadio</i>	135
<i>Tabella 7 Confronto risultati di regime, sperimentali e di simulazione del primo stadio</i>	137
<i>Tabella 8 Confronto risultati di regime, sperimentali e di simulazione del secondo stadio</i>	143

Estratto

Il presente lavoro di tesi affronta uno studio finalizzato a individuare soluzioni innovative per la realizzazione di alimentazioni per i gate-driver di un inverter trifase. Tali alimentazioni sono molto rilevanti nella struttura di pilotaggio dell'inverter, poiché da esse dipendono le prestazioni di tutto l'azionamento, driver più motore elettrico. Infatti, un corretto pilotaggio dei dispositivi a semiconduttore dell'inverter consente di ottimizzare le perdite di tali oggetti. Tipicamente tutti gli inverter sono montati su un dissipatore di calore, un aumento dell'efficienza consente di rendere il sistema di dissipazione meno ingombrante. Nei veicoli elettrici e ibridi quanto esposto ha dei benefici, perché lo spazio liberato può essere impiegato dal sistema di accumulo dell'energia a bordo, consentendo di aumentare l'autonomia del veicolo.

In particolare sono state proposte tre soluzioni principali che, rispetto a quelle classiche, consentono di aumentare l'efficienza dell'alimentatore, di ridurre l'emissione di disturbi di tipo elettromagnetico e di renderlo indipendente dalla classe di potenza dei dispositivi a semiconduttore impiegati per realizzare l'inverter, fornendo tensioni non convenzionali all'uscita.

La soluzione ritenuta più efficiente, compatta ed economica è stata modellata in due differenti ambienti di simulazione *Pspice* e *Portunus*, modellando sia la parte funzionale, dei dispositivi impiegati per realizzare l'alimentatore, sia le perdite dei singoli dispositivi, successivamente è stata eseguita un'indagine sperimentale.

La realizzazione di un prototipo ha avuto come obiettivo quello verificare i risultati di simulazione in termini dinamici, di efficienza e principalmente l'effettivo funzionamento del dispositivo studiato.

Parole chiave: elettronica di potenza, inverter, driver, aumento efficienza inverter, gate driver, controllori PWM, MC34063, UC1843, TL494, convertitori dc-dc, dc-dc monolitici, LM2575, alimentazioni isolate, ponte ad h, trasformatore a impulsi di potenza.

Abstract

This thesis focuses on the study of new solutions for gate-driver power-supply of a three-phase inverter. These power supplies are very important in the structure of an inverter drive, since the performance of the whole drive depends on them. In fact, proper driving of semiconductor inverter allows to minimize the energy losses of these objects. Usually all inverters are installed on a heat sink, an efficiency improvement makes the dissipation system less cumbersome. In electrical and hybrid vehicles what said before brings benefits, because the available space can be utilized in order to increase battery stack dimension and to extend the autonomy distance range in pure electric operating mode.

Particularly, three solutions have been advanced, that unlike the classical ones, lead to an efficiency increase, to a reduction of electromagnetic interference and moreover, make the power supply independent of the semiconductor device used, by providing non-conventional output voltage.

The cheapest and most efficient and compact solution has been modeled in two different simulation environments: *Pspice* and *Portunus*, describing both the functional and the energetic aspects. Afterwards, an experiment has been conducted.

The creation of a prototype was aimed to verify the simulation results in terms of dynamic behavior and efficiency and especially to check the effective operation of the device studied.

Keywords: power electronics, inverter, driver, inverter's efficiency improvements, gate driver, PWM controller, MC34063, UC1843, TL494, dc-dc converter, smart dc-dc converter, LM2575, insulated alimentation, h bridge, pulse transformer.

Introduzione e scopo della tesi

L'elettronica di potenza (E. d. P.) è una materia molto ampia che trova applicazione in tutti i dispositivi della vita quotidiana cellulari, calcolatrici, PC, treni, aerei ecc...

Applicazioni dell'Elettronica di Potenza si possono trovare ovunque sia necessario passare tra forme diverse di energia elettrica (ad esempi cambiare la tensione, corrente o frequenza) [1]. I livelli di potenza in gioco possono variare tra pochi milliwatts (come nelle calcolatrici o nei cellulari) fino a centinaia di megawatts (ad esempio per le linee di alta tensione in corrente continua come l'HVDC Italia-Corsica-Sardegna anche denominato SACOI; Sardegna-Corsica-Italia). Mentre in elettronica, corrente elettrica e tensione sono impiegate per trasmettere informazione, in elettronica di potenza sono impiegate per trasmettere energia. Dunque una metrica molto importante per giudicare la qualità di un dispositivo di potenza è l'efficienza.

I primi dispositivi impiegati per la conversione ad alta potenza erano le valvole ad arco di mercurio. Oggi la conversione viene svolta attraverso dispositivi a semiconduttori switching (impiegati come interruttori), come diodi, tiristori e transistor. I campi di studio della materia sono suddivisibili in:

- AC-DC (raddrizzatori);
- DC-AC (inverter);
- DC-DC;
- AC-AC.

Il convertitore AC-DC trova applicazione nella maggior parte dei dispositivi di uso comune [2] come televisori, PC, carica batterie ecc ... Con livelli di potenza che vanno dal watt a centinaia di watts. Nell'industria l'applicazione più diffusa è quella dei driver a velocità variabile (variable speed driver VSD) per il controllo di motori a induzione.

I campi di applicazione di tali dispositivi dunque sono molteplici e in crescita, ad esempio vi sono applicazioni più classiche come negli alimentatori per i

dispositivi elettrici/elettronici di uso comune, il cui mercato a livello globale è uno dei primi al mondo in termini di fatturato. In particolar modo quello degli alimentatori switching, che ne è la fetta tecnologicamente più recente. Secondo indagini di mercato Statunitensi non ha ancora raggiunto il culmine come indicato in *Figura 1*.

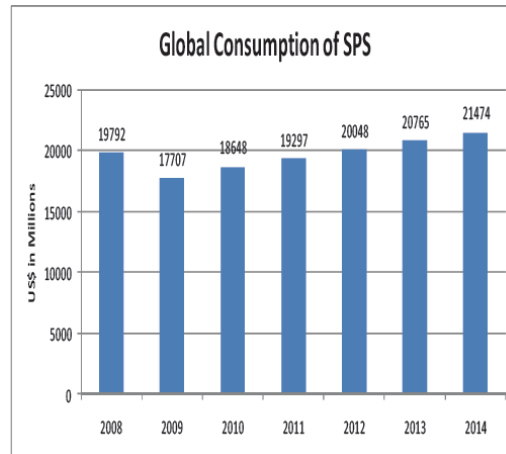


Figura 1 Fatturato consolidato Switching Power Supply al 2010 e previsionale fino al 2014

by Micro - Tech Consultant

Società Americana che si occupa di ricerca e progettazione di alimentatori collaborando con i maggiori costruttori di alimentatori

Un mercato, molto importante, in cui sono impiegati tali dispositivi è quello degli UPS (Uninterruptible Power Supply).

Un mercato prettamente industriale è quello degli alimentatori per circuiti di comando di IGBT e MOS, di fatto dei DC-DC isolati che forniscono le alimentazioni per i dispositivi a semiconduttore impiegati negli inverter. Tipicamente tali stadi di alimentazione sono utilizzati là dove è necessario pilotare dispositivi a semiconduttori con correnti che superano i 100 A e/o tensioni che superano i 100 V.

Un campo, riscoperto in voga negli ultimi dieci anni, a cui si riferisce la nostra applicazione, è quello degli alimentatori per gate driver di inverter per pilotaggio motori di veicoli elettrici o ibridi. In tali applicazioni la riduzione dei pesi e ingombri è uno degli obiettivi principali da perseguire. Infatti, il limite principale dei veicoli elettrici o ibridi è l'autonomia in elettrico, tale limite è legato alle sole dimensioni del pacco batterie, dunque riducendo i pesi e

l'ingombro degli altri apparati interni al veicolo si può fare spazio al pacco batterie, aumentando così l'autonomia del veicolo. Dunque lo sforzo dei costruttori di inverter per applicazioni automotive è quello di ridurre l'ingombro complessivo dell'azionamento fornendo soluzioni sempre più integrate. Intendendo nel caso specifico dell'alimentatore realizzare un dispositivo che fornisca le alimentazioni sia per il pilotaggio dell'inverter sia per l'elettronica di controllo motore e servizi ausiliari al controllo.

Lo scopo della tesi è dunque quello di realizzare un DC - DC Switching Converter innovativo da impiegare come stadio di alimentazione per i circuiti di comando igbt (gate driver) e per le alimentazioni ausiliarie.

Le peculiarità, riprese poi nell'introduzione teorica, di tali dispositivi sono:

- l'alimentazione deve essere isolata, in altre parole deve contenere un trasformatore che isoli galvanicamente il carico e l'alimentazione, questo perché indispensabile dal punto di vista normativo e di sicurezza. Infatti, se non si ponesse tale elemento di isolamento e si presentasse un guasto, con conseguente cortocircuito del carico, tale guasto si propagherebbe su tutta la restante parte del circuito distruggendo o danneggiando gli altri circuiti a monte dello stadio interessato dal guasto principale. Limitando o circoscrivendo il guasto si limitano danni a persone o cose che potrebbero sostare nell'intorno del circuito soggetto a guasto;
- l'alimentatore deve avere costi contenuti, tale circuito è tipicamente interno all'inverter, essendo parte costituente dello stesso deve avere un costo che impatti il meno possibile sul costo complessivo. Tale prerogativa sarà perseguita ad esempio scartando soluzioni "complesse", ma comunque realizzate in altre applicazioni, che fanno uso di microcontrollori e privilegiando l'impiego di controllori integrati PWM a basso costo dedicati;
- tale dispositivo deve poter fornire tensioni non convenzionali e variabili a piacere dall'utente entro certi limiti. Al fine di rendere il dispositivo indipendente da un lato dalla tipologia di dispositivo a semiconduttore impiegato nell'inverter, dall'altro dalla taglia in potenza dei dispositivi impiegati. Un corretto pilotaggio degli interruttori consente una riduzione della potenza persa e quindi una riduzione degli ingombri del sistema di dissipazione dell'inverter.

- il dispositivo deve presentare buone capacità di stabilizzazione dell'alimentazione è inevitabile dunque l'impiego di regolazione della tensione di uscita;
- rendimenti elevati;
- il dispositivo deve poter generare disturbo elettromagnetico contenuto per non interferire con gli altri apparati che lo circondano. In campo veicolistico i dispositivi elettronici a bordo sono molteplici e negli anni stanno aumentando in numero, dunque la strategia adottata è la seguente, rispetto alle soluzioni comunemente impiegate quelle presentate consentono di ridurre l'emissione di disturbi elettromagnetici diminuendo il numero delle fonti inquinanti.

La letteratura in materia alimentatori è molto ampia tipicamente risale ai primi anni '90, dove tale tecnologia, grazie alle ormai consolidate scoperte nel campo dei semiconduttori, si è affermata. E' possibile classificare la letteratura in materia in due macro gruppi:

Un primo gruppo è rappresentato da testi che hanno il compito di fornire step by step le informazioni necessarie per realizzare praticamente un alimentatore stabilizzato nel più breve tempo possibile. Non necessitano una conoscenza approfondita dell'argomento. Di fatto suggeriscono in base alle specifiche del progettista uno schema, forniscono una soluzione preconstituita e generica, aiutando tramite esempi pratici e formule non ricavate poiché ritenuto non necessario o empiriche derivanti dalla pratica a dimensionare e scegliere i vari componenti. Ne sono un esempio i libri [3] e [4]. Sono impiegati in ambito lavorativo, dove è richiesta in tempi stretti la realizzazione di una qualche apparecchiatura elettrica o elettronica che necessita uno stadio di alimentazione.

I secondi hanno il ruolo di fornire non una soluzione "preconfezionata" e una serie di passi da seguire, ma di far apprendere i rudimenti teorici (che spaziano da elettronica a elettrica a elettromagnetismo a teoria del controllo e a tecniche e strumenti di simulazione) che stanno alla base della realizzazione di un alimentatore stabilizzato, con uno sguardo alla realizzazione pratica. Ne sono un esempio i libri [5], [6], [7] e [8].

Struttura della tesi

Dopo una breve introduzione sugli inverter (*par. 1.1*) e sui gate driver (*par. 1.2*) utile a individuare le specifiche al nostro alimentatore, sono stati richiamati i principali modelli costituenti la struttura a cascata del nostro alimentatore. Nel (*par. 1.3*), sono state analizzate dal punto di vista teorico tre tipologie di convertitori, per ultima la soluzione poi realizzata. Nel (*par. 1.4*) sono stati classificati i principali dispositivi PWM disponibili in commercio e se n'è analizzato in dettaglio il funzionamento di tre MC34063 (*par. 1.4.1*), UC1843A (*par. 1.4.2*) e LM2575 (*par. 1.4.3*). Nel (*par. 1.5*) si è analizzato il principio di funzionamento del ponte ad h come convertitore dc-ac. In seguito si è studiato il principio di funzionamento del TL494 (*par. 1.6.1*), dispositivo di controllo PWM utile per il pilotaggio del ponte, la scelta è ricaduta su tale dispositivo in virtù della sua ampia diffusione nel campo dell'elettronica di potenza. Tale dispositivo è presente nella maggior parte degli alimentatori per PC. In seguito si è introdotto il modello del trasformatore nel (*par. 1.7*).

Nel secondo capitolo (*cap. 2*) sono state introdotte le principali configurazioni studiate in particolare, si è presentata la soluzione classica che fa uso di sei dc-dc isolati (*par. 2.1*), mentre nel (*par. 2.2*) sono proposte le soluzioni innovative studiate.

Nel successivo capitolo (*cap. 3*) sono stati presentati gli strumenti di simulazioni adottati, nello specifico nel (*par. 3.1*) è spiegato l'uso di tali strumenti in questo lavoro. Nel (*par. 3.2*) si è descritto brevemente il ben noto programma *Pspice* mentre nel (*par. 3.3*) si è introdotto con più dettaglio il programma *Portunus*. Nei paragrafi successivi sono presentati tre esempi dediti a comprendere il funzionamento dei modelli dei controller pwm studiati. In particolare nel paragrafo (*par. 3.4*) è presentato un primo esempio di dimensionamento impiegando l' MC34063, se ne testa il comportamento in simulazione in *Pspice*; poi si introducono le motivazioni per le quali non è stato realizzato. Successivamente un secondo esempio (*par. 3.5*) adottando un dispositivo di controllo diverso l'UC1843. Mentre nell'ultimo esempio è presentato il dimensionamento di tutte le sottoparti dell'alimentatore, a partire dal dc-dc innovativo studiato impiegando l'LM2575 (*par. 3.6.1*), per arrivare ai due

modelli in *Pspice* (*par. 3.6.4*) e in *Portunus* (*par. 3.6.5*) di tutto l'alimentatore nelle sottoparti poi realizzato.

Nel (*cap. 4*) sono presentati i confronti tra i modelli di simulazione e i rilievi sperimentali sul prototipo. In particolare per meglio confrontare i risultati si è deciso di spezzare in due stadi l'alimentatore, nel (*par. 4.1*) si presentato i confronti del primo stadio, nel (*par. 4.2*) quelli relativi al secondo stadio.

Nel (*cap. 5*) è discussa l'implementazione pratica del dispositivo.

Nell'ultimo breve (*cap. 6*) si espongono le conclusioni sul presente lavoro e si commentano i possibili sviluppi futuri del prototipo in vista di una sua applicazione su inverter trifase.

Capitolo:

1.INTRODUZIONE TEORICA

1.1. L'inverter trifase

L'inverter trifase è un convertitore CC-CA o un sistema circuitale di potenza che esegue la conversione da tensione continua a un sistema solitamente simmetrico trifase di tensioni.

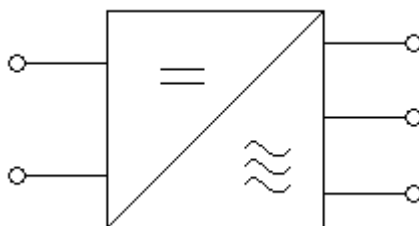


Figura 2 Inverter Trifase

Tale dispositivo viene impiegato in due principali modalità. La prima, per alimentare azionamenti elettrici trifase che richiedono una tensione trifase modulata in ampiezza e frequenza ovvero con ampiezza e frequenza regolabili, oppure come convertitori di energia elettrica.

Per attuare tale conversione è necessario disporre di una sorgente di tensione continua che viene, in campo industriale, generata mediante ponti a SCR e condensatori, più recentemente mediante inverter in configurazione back come in *Figura 3*.

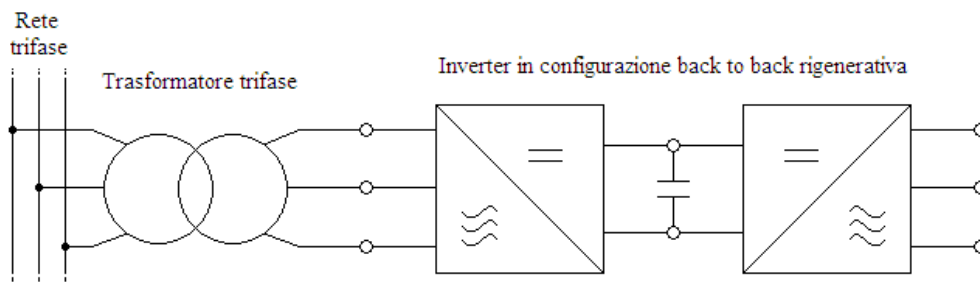


Figura 3 Stadio di alimentazione di sistemi trifase di potenza con possibilità di recupero dell'energia

In *Figura 4* è presente uno schema possibile per l'inverter trifase con carico a stella.

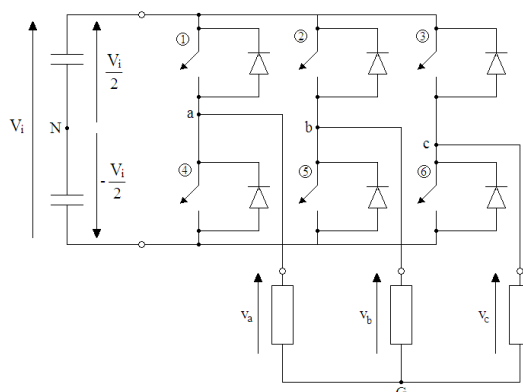


Figura 4 Schema inverter trifase

Nel caso dei veicoli ibridi la sorgente in corrente continua è realizzata dalle batterie a bordo veicolo che vengono ricaricate tramite un alternatore, in sistemi più efficienti anche tramite il recupero dell'energia in frenatura. In [Figura 5](#) è presente uno schema di un particolare veicolo ibrido, quello bimodale, in cui sono visibili i vari sottosistemi tra cui l'inverter

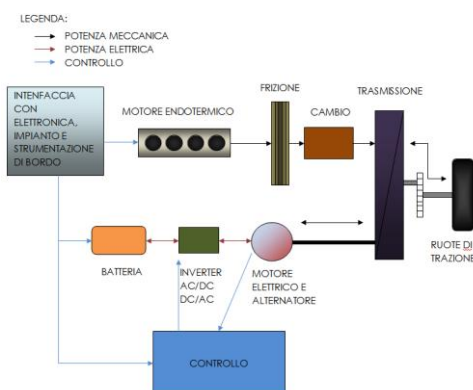


Figura 5 Esempio di applicazione inverter in un veicolo bimodale

1.2. I gates driver

L'inverter come anche il ponte ad h (convertitori DC-AC monofase) di potenza impiegano come interruttori pilotati principalmente due dispositivi a semiconduttore: gli igt o i mosfet.

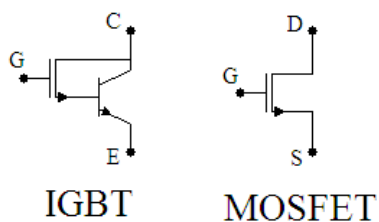


Figura 6 Simboli IGBT e MOSFET

I primi sono dispositivi più recenti e come visibile in *Figura 6* internamente fanno uso di un mosfet per pilotare un bjt di potenza. La configurazione interna non è quella presenta in *Figura 6*, nella realtà è più complicata, però ci aiuta a comprendere i benefici di tale configurazione. Infatti, il pilotaggio avviene con un mosfet, esso viene pilotato in tensione e avendo il gate isolato dai restanti pin, presenta assorbimento di potenza molto ridotto rispetto al bjt. Mentre si impiega il bjt, pilotato in corrente, per la parte di potenza in virtù delle sue capacità di sopportare correnti e tensioni più elevate rispetto ai mosfet. Il mosfet, in tale configurazione, ha il ruolo di assistente ovvero serve per accendere in maniera servoassistita il bjt (assistito) che, di fatto, prende l'energia per accendersi dall'alimentazione stessa e non dal dispositivo di pilotaggio. Tale principio di servoassistenza è impiegato in svariati campi che spaziano dalla pneumatica, all'idraulica e trova applicazioni anche in ingegneria Elettrica ed Elettronica e serve appunto per ridurre le potenze di accensione di "valvole di potenza".

I secondi, i mosfet, sono dispositivi che possono essere pilotati in tensione presentano assorbimenti di potenza e tempi di commutazione inferiori rispetto ai primi. In *Tabella 1* sono presenti le caratteristiche limite dei dispositivi a semiconduttore di potenza presenti sul mercato.

	CONTROLLO	f_{sw}	V	I	APPLICAZIONE
BJT	ON-OFF	10 kHz	2 kV	1 kA	$P < 2 \text{ kW}$
MOSFET	"	300 kHz	600 V	500 A	$P < 3 \text{ kW}$ piccoli azionamenti
IGBT	"	50 kHz	6.5 kV	2 kA	$P > 3 \text{ kW}$ ovunque

Tabella 1 Stato dell'arte interruttori di potenza tratto da [9]

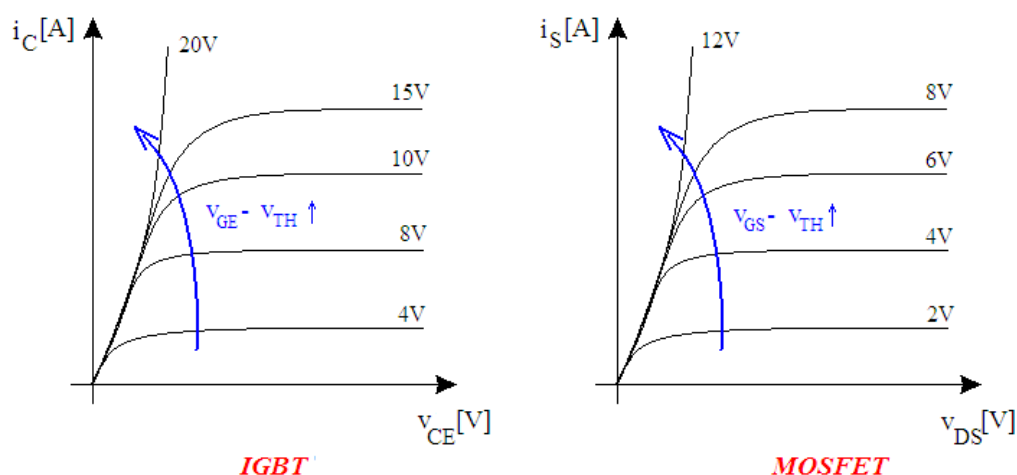


Figura 7 Caratteristiche IGBT e MOSFET

Si rende dunque necessario applicare tensioni e correnti dell'ordine dei:

15 – 20 V per l'IGBT

12 V per il MOSFET

Con correnti dell'ordine dei 3 – 10 mA ma con picchi che arrivano tipicamente a 8 – 15 A.

Il gate driver o più semplicemente driver è quel dispositivo di potenza che si occupa di attuare (amplificando) il segnale di controllo in uscita dal microcontrollore, sui mosfet o igbt di potenza.

E' perciò impossibile se non per basse - bassissime potenze pilotare direttamente attraverso un μC il dispositivo a semiconduttori che deve commutare. All'uscita del μC si hanno 10mW non sufficienti a far commutare l'interruttore di potenza. Da qui la necessità di utilizzo nel gate driver di alimentazioni secondarie di potenza per accendere e spegnere i dispositivi a semiconduttore dell'inverter.

Tali alimentazioni non possono essere tutte riferite allo stesso potenziale ma per attuare in maniera indipendente un qualunque comando ai sei interruttori dell'inverter devono essere svincolate una dall'altra e il dispositivo che consente di fare ciò è il trasformatore.

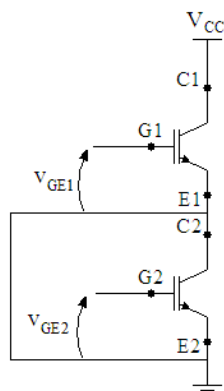


Figura 8 Schema alimentazioni gate driver a riferimento comune

Per meglio chiarire il concetto precedentemente esposto, si consideri cosa accadrebbe nel caso si realizzassero le alimentazioni di due gate a riferimento comune in [Figura 8](#), si noti che il discorso vale in generale per le alimentazioni di qualunque interruttore non necessariamente solo per due e sullo stesso ramo dell'inverter. Se si chiudesse, ad esempio, il primo interruttore, il potenziale di riferimento delle alimentazioni si porterebbe a V_{cc} . Rischiando principalmente di:

- accendere transitoriamente qualche altro interruttore su altri rami con riferimento dell'alimentazione comune, non potendo così imporre diversi stati a ogni interruttore dell'inverter;
- compromettere l'alimentazione del gate driver in virtù delle pericolose oscillazioni della massa.

Per questi motivi è necessario isolare galvanicamente ognuno dei sei interruttori facenti parte dell'inverter.

Un'altra caratteristica del driver può essere compresa analizzando la [Figura 9](#).

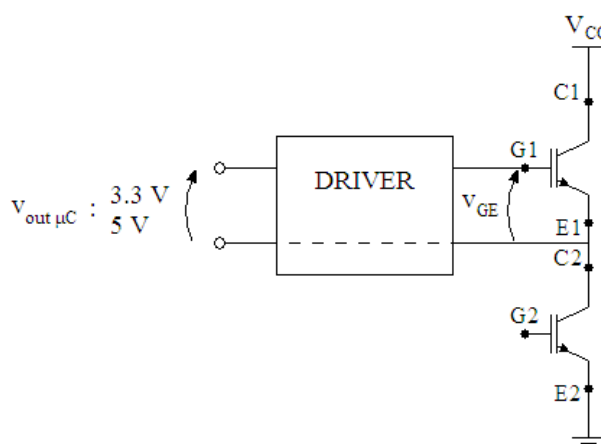


Figura 9 Schema collegamento driver

Tale schema è inaccettabile poiché nello stato G1 on G2 off, rischierei di portare il microcontrollore con il potenziale negativo a V_{cc} che può essere anche molto elevato, tale condizione comprometterebbe certamente il funzionamento del dispositivo di controllo. Si rende dunque necessario un dispositivo di interconnessione isolato tra la parte di logica e calcolo e la parte di potenza.

In conclusione il gate driver deve:

- presentare duplice isolamento del segnale di controllo e delle alimentazioni di ogni dispositivo a semiconduttore;
- amplificare il livello di tensione e corrente;
- proteggere la parte di alimentazione dei gate e la parte di controllo;
- al variare delle condizioni operative deve dare sempre la stessa tensione di gate per accendere e spegnere i dispositivi a semiconduttore, in altre parole deve presentare alimentazioni stabilizzate;

1.2.1. Circuito equivalente

Il circuito equivalente visto tra i morsetti GE per l'igbt e GS per il mos di un transistor può essere visto come una capacità non lineare cioè con andamento della tensione che dipende dal livello di carica accumulata visibile nell'equazione (2).

$$i_c(t) = C(Q(t)) \frac{dv_c(t)}{dt} \quad (1)$$

$$\int_0^{\bar{t}} i_c dt = \int_{v_c(0)}^{v_c(\bar{t})} C(Q(t)) \cdot dv_c \quad \rightarrow \quad Q(t) = C(Q(t)) \cdot v_{GE}(t) \quad (2)$$

$$\text{con } v_{GE}(0) = 0$$

Tipicamente tale caratteristica è ricavata sperimentalmente e viene poi riportata sui data sheet dei componenti. Lo studio di tale caratteristica è dovuto a Miller.

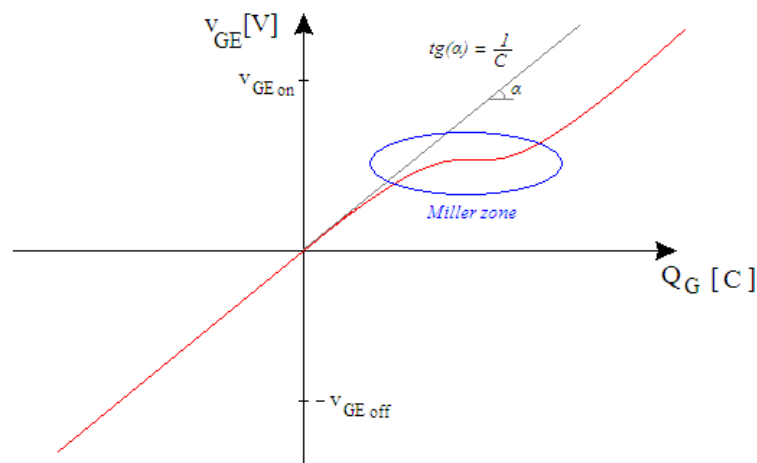


Figura 10 Andamento tensione di gate emettitore in funzione della carica di gate accumulata

Nel caso dei mosfet una distinzione v'è fatta:

I MOSFET si spengono con $v_{GS} = 0$;

Gli IGBT si spengono con $v_{GE} < 0$.

Quindi il caso raffigurato in [Figura 10](#) è quello in cui si ha a che fare con un IGBT.

Di fatto per pilotare il dispositivo a semiconduttori è necessario caricare e scaricare un condensatore, a livello fisico ciò si traduce nel creare e distruggere canale.



1.2.2. Potenza necessaria alla commutazione

Per accendere o spegnere il dispositivo si consuma potenza:

$$ENERGIA DI ACCENSIONE [J] \times f[Hz] = P_{media ON}[W] \quad (3)$$

$$P_{media ON}[W] = P_{media OFF}[W] \quad (4)$$

$$P = v \cdot i$$

$$E = \int v \cdot i \, dt = \int v \cdot C \frac{dv}{dt} dt = \begin{cases} 1/2 CV^2 \\ 1/2 QV \end{cases} \quad (5)$$

La prima espressione in (5) è impiegata per la zona lineare della caratteristica di [Figura 10](#) ovvero per $v_{GE} < 0$, impiegata solo nel caso dell'igbt.

La seconda in (5) è usata per calcolare l'energia di commutazione nella zona non lineare ovvero per $v_{GE} > 0$.

$$E_{ON} = \frac{1}{2} Q_{ON}(V_{GE on}) \cdot V_{GE on} + \frac{1}{2} C_{ies} |V_{GE off}|^2 \quad (6)$$

$$P_{ON} = f_c \cdot E_{ON} \quad (7)$$

Lo spegnimento energeticamente è identico

$$P_{OFF} = P_{ON} \quad (8)$$

$$P_{TOT} = P_{ON} + P_{OFF} = f_c (Q_{ON}(V_{GE on}) V_{GE on} + C_{ies} |V_{GE off}|^2) \quad (9)$$

Esempio numerico con 2MBI600U2E-060:

Supponiamo di disporre di igbt con dati di targa da 600 A 600 V ad esempio il 2MBI600U2E-060. E supponiamo di farlo lavorare con frequenze di commutazione di $f_c = 8 \text{ kHz}$.

Dal datasheet si può ricavare il valore di $Q_{ON}(V_{GE on})$ e di C_{ies} [Figura 11](#).

Input capacitance	C _{ies}	V _{CE} =10V, V _{GE} =0V, f=1MHz	–	43	–	nF
-------------------	------------------	---	---	----	---	----

[Figura 11 Datasheet valore di Cies](#)

Mentre il valore di C_{ies} è presente come dato nel datasheet il valore $Q_{ON}(V_{GE\ on})$ è da estrapolare dalla caratteristica mostrata in *Figura 12*

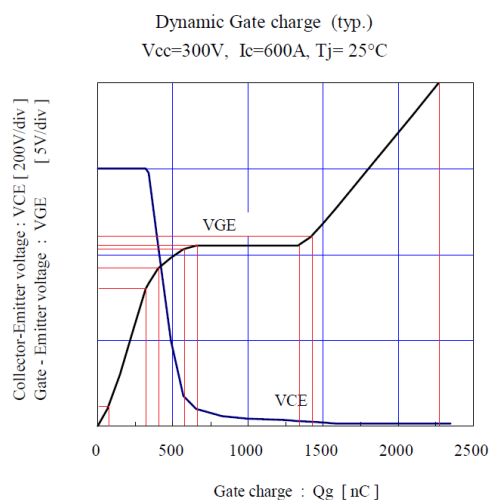


Figura 12 Caratteristica $Q_{ON}(V_{GE\ on})$ IGBT 2MBI600U2E-060

In *Tabella 2* sono riportati i valori della caratteristica $Q_{ON}(V_{GE\ on})$ ricavati a partire dalla *Figura 12*.

Q[nC]	V[V]
80	1.18
325	8.03
410	9.21
580	10.31
665	10.53
1340	10.53
1425	11.05
2265	20

Tabella 2 $Q_{ON}(V_{GE\ on})$

Maximum ratings and characteristics				
Absolute maximum ratings (at T _c =25°C unless otherwise specified)				
Item	Symbol	Conditions	Rating	Unit
Collector-Emitter voltage	V _{ces}		650	V
Gate-Emitter voltage	V _{ges}		±20	V
Collector current	I _c	Continuous	600	A
	I _{cp}	1ms	1200	
	-I _c		600	
	-I _c pulse		1200	
Collector Power Dissipation	P _c	1 device	2400	W
Junction temperature	T _j		+150	°C
Storage temperature	T _{stg}		-40 to +125	
Isolation voltage between terminal and copper base *1	V _{iso}	AC:1min.	2500	VAC
Screw Torque	Mounting *2		3.5	Nm
	Terminals *2		4.5	

Figura 13 Valori massimi tensioni di pilotaggio interruttori

E supponendo di pilotare tali dispositivi con tensione limite di $\pm 20\text{ V}$ *Figura 13*. Dalla (9) risulta:

$$P_{TOT} = f_c \left(Q_{ON}(V_{GE\ on})V_{GE\ on} + C_{ies}|V_{GE\ off}|^2 \right) = 8\text{ kHz}(2265\text{ nC} \cdot 20\text{V} + 43\text{ nF} \cdot (20\text{V})^2) \approx 0.6\text{ W} < 1\text{ W} \quad (10)$$

1.2.3. Picco di corrente e sua attenuazione

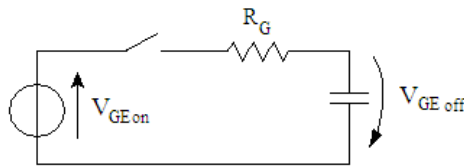


Figura 14 Circuito equivalente per lo studio del picco di corrente durante la commutazione

Durante la commutazione il condensatore equivalente visto tra i nodi GE o GS del dispositivo a semiconduttori risulta carico a $-V_{GE\ off}$ *Figura 14* e si deve caricare sino a $V_{GE\ on}$. R_G è un parametro di progetto che consente di ridurre l'ampiezza del picco di corrente. Studiamo quindi la commutazione grazie al principio di sostituzione e ricaviamo l'espressione della corrente di picco:

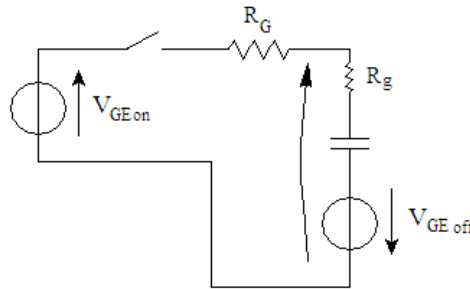


Figura 15 Circuito equivalente per lo studio della commutazione applicando principio di sostituzione

R_g è la resistenza interna dello stadio.



$$I_{PICCO} = \frac{V_{GE\ on} - (-V_{GE\ off})}{R_G + R_g} \quad (11)$$

Le tensioni di pilotaggio come già detto hanno valori tipici:

$$V_{GE\ on} = 12 \div 20\ V$$

$$V_{GE\ off} = 15\ V$$

Valori tipici per R_G sono: $2\ \Omega < R_G < 40\ \Omega$

Caso estremo:

$$I_{PICCO\ max} = \frac{V_{GE\ on} - (-V_{GE\ off})}{R_G + R_g} = \frac{35\ V}{2\ \Omega} = 17.5\ A$$

Valori tipici della corrente di picco sono: $1\ A < I_{PICCO} < 18\ A$

Parallelamente aumentando la resistenza equivalente vista dallo stadio, si introduce inevitabilmente un ritardo di commutazione:

$$\tau \approx R_G \cdot C(V_{GE}) \quad (12)$$

1.2.4. Stadio push-pull a due transistor

Un esempio di gate driver completo è lo stadio push-pull a due transistor. Si presenta lo schema nel caso dell'IGBT in *Figura 16*.

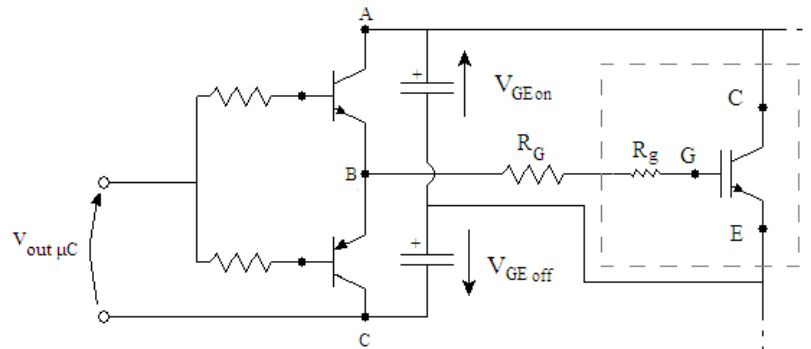


Figura 16 Schema gate driver push-pull

Funzionamento:

$$v_{out \mu C} \begin{cases} > 0 \rightarrow B = A \rightarrow V_{GE} = V_{GEon} \\ \geq 0 \rightarrow B = C \rightarrow V_{GE} = V_{GEoff} \end{cases}$$

Lo stadio di alimentazione realizzato come in *Figura 17*:

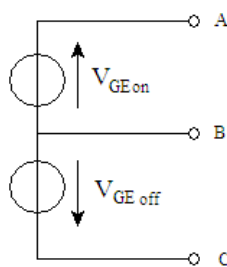


Figura 17 Alimentazioni del gate driver

Le alimentazioni devono avere le caratteristiche introdotte al termine del (*par. 1.2*).

1.2.5. Commutazione dispositivi a semiconduttore

Prendiamo in esame il caso di un transistor bipolare, ma come si vedrà in seguito, la trattazione è applicabile a ogni dispositivo a semiconduttore trattato nel testo.

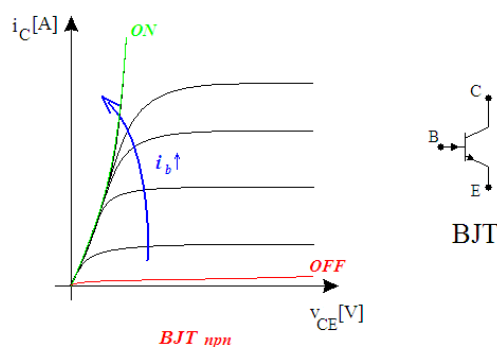


Figura 18 Caratteristica bjt e simbolo

Il circuito per lo studio delle commutazioni (tempistiche) e perdite di potenza è indicato in Figura 19.

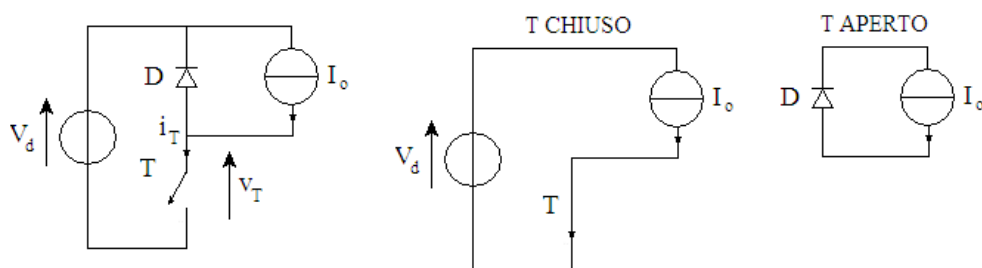


Figura 19 Circuito per studio commutazioni

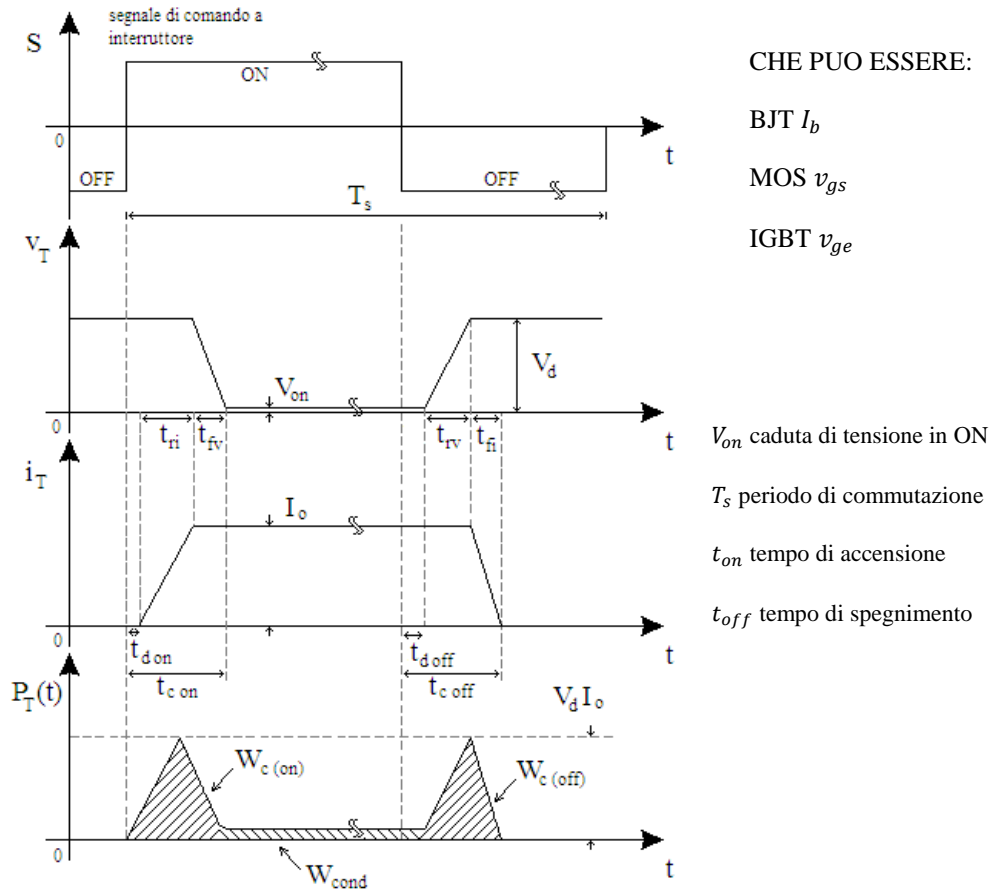


Figura 20 Caratteristiche (linearizzate) di commutazione di un generico interruttore, perdite istantanee di potenza dell'interruttore

$$W_{c(on)} \cong \frac{1}{2} V_d I_o t_{c(on)} \quad (13)$$

$$W_{c(off)} \cong \frac{1}{2} V_d I_o t_{c(off)} \quad (14)$$

$$W_{cond} = V_{on} I_o t_{on} \quad (15)$$

$$P_{c(on)} = \frac{W_{c(on)}}{T_s} \cong \frac{1}{2} V_d I_o \frac{t_{c(on)}}{T_s} \quad (16)$$

$$P_{c(off)} = \frac{W_{c(off)}}{T_s} \cong \frac{1}{2} V_d I_o \frac{t_{c(off)}}{T_s} \quad (17)$$

$$P_{cond} = \frac{W_{cond}}{T_s} = V_{on} I_o \frac{t_{on}}{T_s} \quad (18)$$

In generale data la tecnologia esistente si può affermare quanto segue:

I mosfet sono dispositivi molto veloci presentano $t_{c(on \& off)}$ minori rispetto agli igt, ciò consente di salire in frequenza ovvero ridurre T_s il tempo di switching. In dispositivi a pari dati di targa i mosfet presentano senza dubbio minori perdite in conduzione per via delle minori resistenze in conduzione v_{on} .

Gli igt hanno pregi e difetti duali rispetto ai mosfet.

C'è da sottolineare che gli IGBT rispetto ai MOSFET sono in grado di far transitare al loro interno maggiore potenza, raggiungendo kA e kV e potenze dell'ordine dei MW .

1.3. I DC-DC

In questo paragrafo sono presentati due dc-dc buck e boost informazioni tratte da: [8], [1].

All'interno dei dispositivi dc-dc sono presenti due macro categorie di dispositivi: i dc-dc switching o i dc-dc lineari.

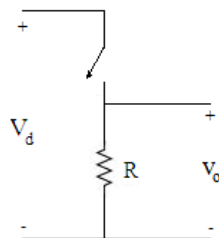


Figura 21 I dc-dc switching

I primi sono realizzati tipicamente con bjt o mosfet tipo n, in configurazione a emettitore comune e source comune, pilotati in zona di saturazione e interdizione di fatto si comportano come interruttori pilotati. Da qui il grande vantaggio nell'uso di tali dispositivi per realizzare alimentatori. Infatti, in tali zone di funzionamento, il prodotto tensione per corrente, ovvero potenza persa dal dispositivo, è sempre piccola; in zona di interdizione le correnti che attraversano tali dispositivi sono pressoché nulle, mentre in zona di saturazione le tensioni che manifestano tali dispositivi sono molto piccole.

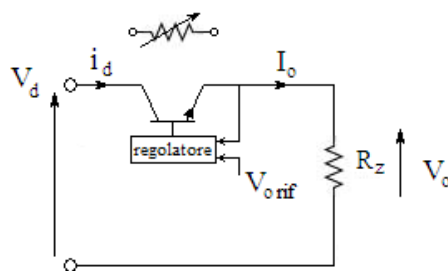


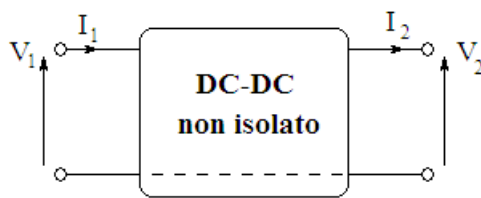
Figura 22 Alimentatore lineare

L'altra tipologia di alimentatori fa in modo che il dispositivo a semiconduttore lavori in zona attiva, ossia, dove il dispositivo si comporta come una resistenza variabile *Figura 22* che dissipa potenza, in tale zona di funzionamento il prodotto tensione per corrente raggiunge valori tipicamente importanti, tanto importanti da dover nella maggior parte dei casi dimensionare sistemi di smaltimento del calore. Gli alimentatori lineari stabilizzano sì la tensione ma possono solo ridurre il valore in uscita, non possono innalzare il valore della tensione di uscita rispetto alla tensione di ingresso come i dc-dc switching.

I dispositivi switching a pari potenza di conversione dissipano sempre meno energia ciò consente una riduzione degli ingombri e dei pesi di tali oggetti.

In questo elaborato sono state analizzate le principali topologie di dc-dc switching per via delle migliori prestazioni che manifestano dal punto di vista dell'efficienza.

Di dc-dc switching ne esistono di due categorie: Non isolati e isolati.



- Più economici;
- Meno sicuri;

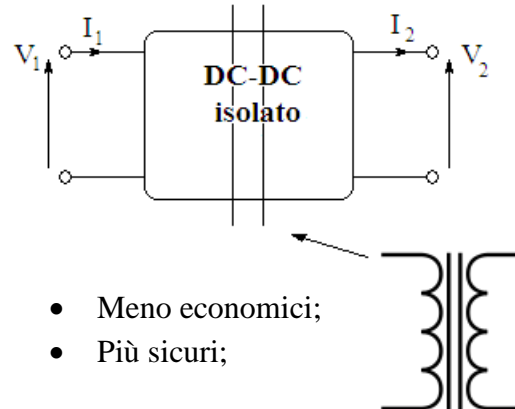
Impiegati se si desidera un'alimentazione non isolata ma stabilizzata.

APPLICAZIONI:

- Azionamenti elettrici anche di svariati MW;
- Power Supply W-kW;

TIPOLOGIE:

- Step-down (Buck) “abbassa”;
- Step-up (Boost) “alza”;
- Buck-boost “alza e abbassa”;
- Cúk “alza e abbassa”;
- A Ponte (Ponte ad H)



- Meno economici;
- Più sicuri;

Impiegati se si desidera un'alimentazione isolata e stabilizzata.

APPLICAZIONI:

- Power Supply;
- Adattatori del livello di tensione (in aumento per la generazione distribuita);
- Carica batterie (necessitando le batterie di correnti e tensioni di carica stabilizzate e di valore opportuno anche variabili in funzione del SOC);
- Alimentazioni per elettronica di potenza e segnale;

TIPOLOGIE:

- Fly-back (ecc. unidirezionale);
- Forward (ecc. unidirezionale);
- Push-pull (ecc. bidirezionale);

1.3.1. Il controllo nei convertitori dc-dc

Nei convertitori dc-dc, la tensione media di uscita deve essere controllata in modo da uguagliare il livello desiderato, anche se la tensione d'ingresso e il carico di uscita variano. I convertitori dc-dc a commutazione utilizzano uno o più interruttori per trasformare la tensione continua da un livello a un altro.

In un convertitore dc-dc con una data tensione d'ingresso, la tensione media d'uscita è controllata regolando i tempi di chiusura e di apertura (t_{on} e t_{off}) dell'interruttore. Per comprendere meglio il concetto di conversione mediante interruttore, si consideri il convertitore elementare mostrato in *Figura 23*.

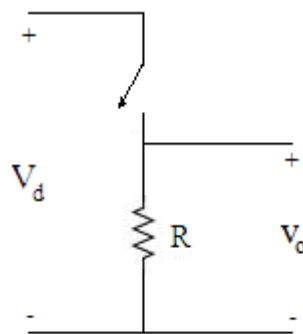


Figura 23 Conversione dc-dc

Il valore medio V_o della tensione v_o di uscita dipende da t_{on} e t_{off} . Un modo per variare tale valore medio è quello di tenere la frequenza di commutazione costante e variare la durata della chiusura dell'interruttore.

Tale tecnica prende il nome di PWM o modulazione a larghezza d'impulso.

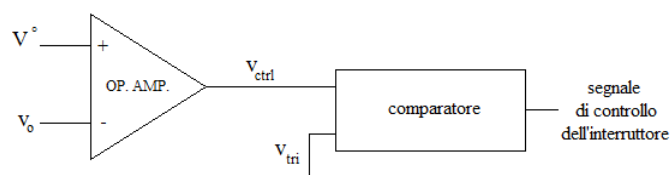


Figura 24 Schema a blocchi controllo

La chiusura e apertura del dispositivo a semiconduttori è realizzata per mezzo di un confronto tra due segnali. Uno è chiamato portante (indicata con v_{tri}) l'altro

modulante (v_{ctrl}), attraverso una comparazione tra i due, si realizza il segnale di comando allo switch, quando $v_{ctrl} > v_{tri} \rightarrow ON$ ovvero si chiude l'interruttore.

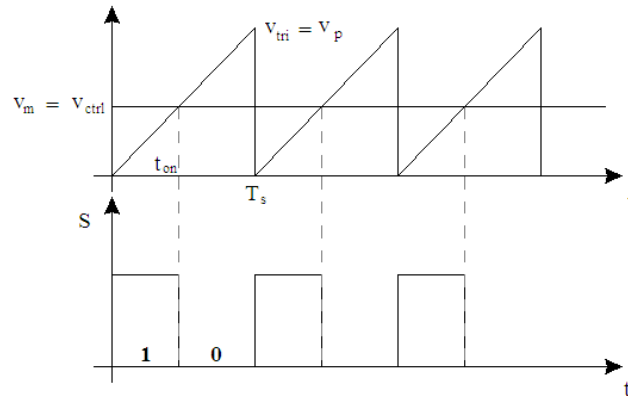


Figura 25 Controllo PWM

Con S si intende lo stato dell'interruttore, tipicamente ma non sempre, con stato attivo 1 si indica interruttore chiuso o dispositivo a semiconduttori pilotato in saturazione.

Nel (par. 1.4) saranno introdotte le principali architetture di controllo studiate, esse vengono utilizzate per la realizzazione della funzione di PWM e per funzionalità secondarie ma non irrilevanti.

Definiamo il fattore di parzializzazione o di utilizzazione o d'intermittenza come:

$$D = \frac{t_{on}}{T_s} \leq 1 \quad t_{off} = (1 - D)T_s \quad (19)$$

IPOTESI

Le ipotesi da introdurre per considerare uno studio qualitativo delle forme d'onda nei DC-DC introdotti sono le seguenti:

- C abbastanza elevata da poter considerare $V_o \approx cost$. Da tale ipotesi deriva che la corrente assorbita da ramo RC sia somma di due contributi: quella che fluisce nel condensatore, sarà variabile nel tempo e verrà indicata con \tilde{i}_o mentre il secondo contributo è dovuto alla corrente nel carico, potrà essere ritenuta costante e pari al valor medio di quella che viene assorbita dal ramo RC del DC-DC. ($R_z C \gg T_s = \frac{1}{f_c}$)

- L abbastanza elevata da poter approssimare i transitori di corrente tra le commutazioni con delle spezzate, quindi dei tratti lineari.

In formule:

$$v_l(t) = L \frac{di_L(t)}{dt} \rightarrow \int_0^t v_l(t) d\tau = L \int_{i_L(0)}^{i_L(t)} di_L(\tau) \rightarrow \Delta V_L T = L \Delta I_L \quad (20)$$

$$(R_z L \gg T_s = \frac{1}{f_c})$$

- Non si tengono in considerazione le cadute di tensione ai capi del diodo in fase di conduzione.

1.3.2. Convertitore Step-Up

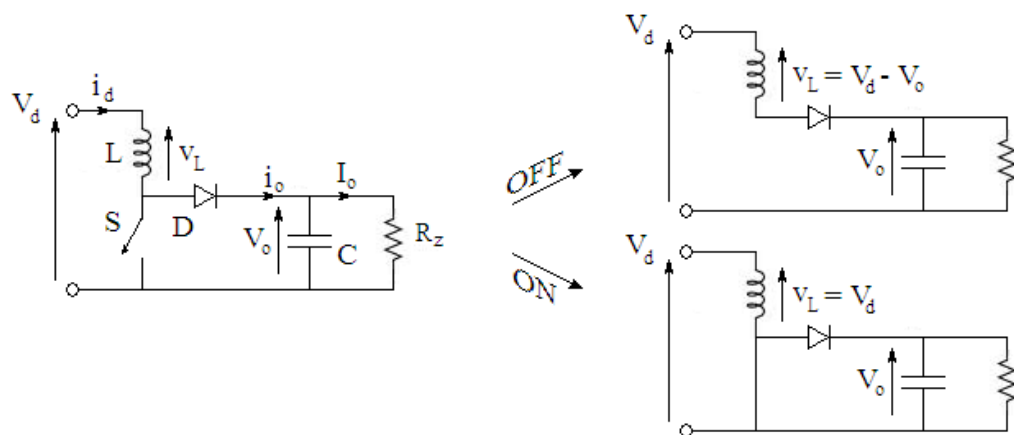


Figura 26 Step-up.

Chiamato step-up perché $V_o > V_d$.

Quando l'interruttore è chiuso, il diodo è polarizzato inversamente, la sezione d'uscita è isolata e l'ingresso fornisce energia all'induttore.

Quando l'interruttore è aperto, la sezione d'uscita riceve energia sia dall'induttore, sia dall'ingresso.

Nell'analisi di regime permanente qui presentata, il condensatore ha una capacità così elevata da assicurare che la tensione di uscita sia costante: $v_o(t) \cong V_o$

Le forme d'onda di tensione nel funzionamento denominato c.c.m. (continuous conduction mode) e corrente più rappresentative sono visualizzate in [Figura 27](#).

Tali forme d'onda sono approssimate e frutto delle ipotesi semplificative introdotte all'inizio del capitolo.

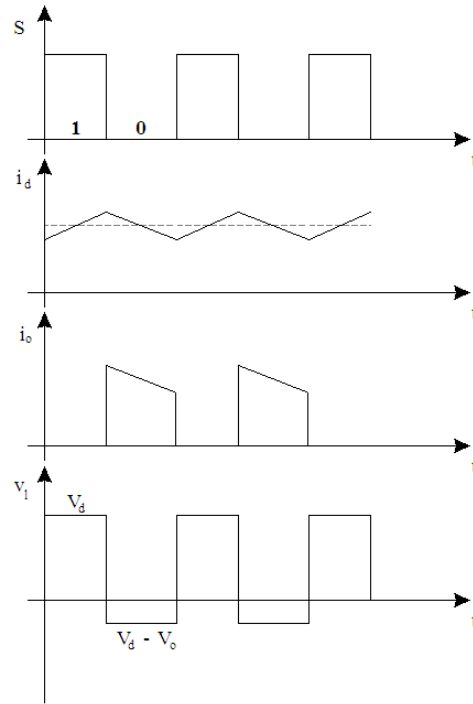


Figura 27 Forme d'onda step-up

Dall'andamento della corrente i_d ovvero quella assorbita dal circuito dc-dc dimensiona l'induttore L.

Dall'andamento della corrente i_o si dimensiona il diodo.

In seguito sarà ricavata la relazione caratteristica del convertitore step-up.

$$v_l(t) = L \frac{di_L(t)}{dt} \rightarrow \int_0^{T_s} v_l(t) d\tau = L \int_{i_L(0)}^{i_L(T_s)} di_L(\tau) = 0 \quad (21)$$

Poiché $i_l = i_d$ agli estremi del periodo a regime si riporta allo stesso valore.

$$\int_0^{T_s} v_l(t) d\tau = \int_0^{t_{on}} v_l d\tau + \int_{t_{on}}^{T_s} v_l d\tau = 0 \quad (22)$$

Sostituendo i valori assunti da v_l durante la fase ON e v_l durante la fase OFF visibili in [Figura 27](#) e $t_{on} = DT_s$. Si ottiene:

$$V_d D T_s + (V_d - V_o)(1 - D)T_s = 0$$

$$V_d - (1 - D)V_o = 0$$

$$\frac{V_o}{V_d} = \frac{1}{1-D} \geq 1 \quad (23)$$

Da qui il nome di step-up o innalzatore.

Se la potenza richiesta in uscita dal convertitore cala si raggiungerà una condizione in cui la corrente che scorre nell'induttore tenderà ad annullarsi durante il periodo di commutazione. A partire da tale condizione la relazione caratteristica ricavata in precedenza non è più valida.

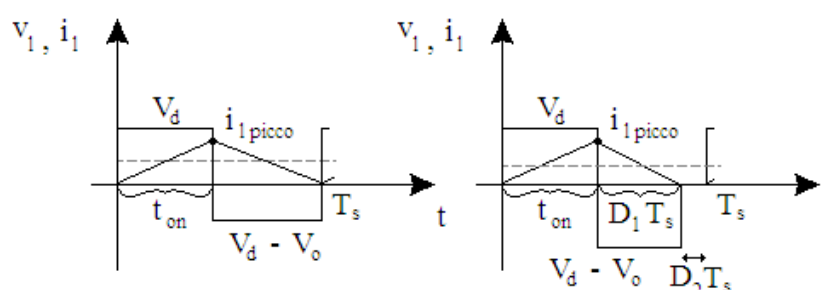


Figura 28 Forme d'onda al confine zona discontinua e in zona discontinua

Si omettono per brevità tutti i passaggi matematici che conducono all'individuazione della relazione caratteristica al variare delle condizioni operative. Passaggi che possono essere studiati approfonditamente in [8]. Se ne espongono in questa sede le sole conclusioni.

D in funzione della corrente di carico per differenti valori di V_o/V_d può essere ricavato dalla (24):

$$D = \left[\frac{4}{27} \frac{V_o}{V_d} \left(\frac{V_o}{V_d} - 1 \right) \frac{I_o}{I_{o \max}} \right]^{1/2} \quad (24)$$

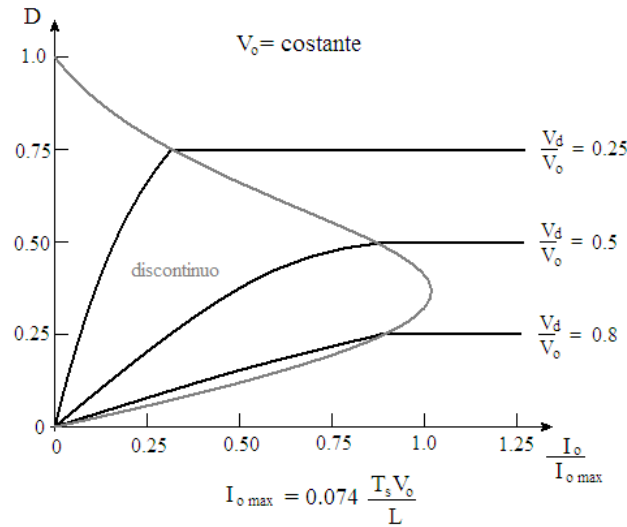


Figura 29 Caratteristica convertitore step-up

Nel grafico di [Figura 29](#), D è rappresentata in funzione di $I_o/I_{o \max}$ per differenti valori di V_d/V_o . Il confine tra conduzione continua e discontinua è indicato dalla curva grigia. Supponiamo il dc-dc non controllato e in modalità discontinua, quindi funzionerà a D costante. Se V_o non è controllata durante ogni periodo di commutazione $L/2i_{l \text{ picco}}^2$ viene trasferita dall'ingresso al condensatore di uscita e al carico. Se il carico non è in grado di assorbire tale energia, la tensione V_o ai capi del condensatore cresce, come abbiamo visto nella [Figura 28](#), fino ad una situazione di equilibrio energetico. Se il carico diventa molto basso, l'incremento di V_o può causare la rottura del condensatore o generare una pericolosa tensione elevata.

Di per sé la conduzione discontinua non è pericolosa o da evitare, nel caso in cui si decida di non controllare il dc-dc si dovrà prevedere in uscita un carico minimo che garantisca una certa dissipazione di energia atta ad evitare sovratensioni sul condensatore.

Nel caso si controlli il dc-dc tale curva ci suggerisce un metodo di dimensionamento dell'induttore. Infatti nelle fasi transitorie è inevitabile che il dc-dc vada a funzionare in modalità discontinua, ma scegliendo un valore opportuno dell'induttore si può fare in modo che il dc-dc a regime vada a

funzionare in modalità continua oppure rimanga in modalità discontinua a seconda delle esigenze. Nel nostro caso desideriamo una maggiore linearità del sistema di controllo e desideriamo inoltre che il dc-dc funzioni a regime in modo centrato rispetto al duty per avere massimo range di controllabilità (desideriamo $D_{min} < D < D_{max}$), quindi vogliamo rimanere in modalità continua il più possibile e al variare delle varie condizioni di funzionamento. Dunque come linea guida alla progettazione, si desidera una L grande.

Inoltre come visibile in [Figura 28](#) a sinistra $v_L = L \frac{di_L}{dt}$ passando alle differenze finite $\frac{\Delta v_L}{L} \Delta t = \Delta i_L$ dunque aumentando il valore della L si riduce l'oscillazione della corrente che scorre nell'induttore. La stessa corrente scorre nel diodo durante t_{off} e nel transistor durante t_{on} come visibile, nel caso del convertitore step-up in [Figura 26](#). Quindi aumentando il valore dell'induttanza si può dimensionare diodo e transistor per una corrente massima inferiore.

Nel seguito sono presentati gli effetti degli elementi parassiti sulla relazione caratteristica.

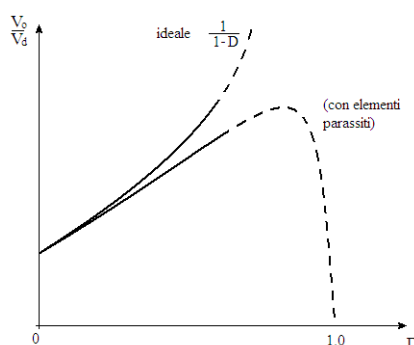


Figura 30 Effetto elementi parassiti sul rapporto di conversione delle tensioni (convertitore elevatore)

In un convertitore elevatore gli elementi parassiti sono dovuti alle perdite associate all'induttore, al condensatore, all'interruttore e al diodo. La [Figura 30](#) mostra in modo qualitativo l'effetto di questi elementi parassiti sul rapporto di trasformazione della tensione.

Diversamente dalla caratteristica ideale, nella realtà, V_o/V_d decade quando il duty cycle si avvicina all'unità. Poiché l'interruttore è usato in modo poco efficiente con questo duty cycle, le curve in questo intervallo sono tratteggiate. Questi elementi parassiti sono stati ignorati nell'analisi semplificata presentata:

tuttavia per progettare questi convertitori, tali elementi possono essere inseriti nei programmi di simulazione del circuito al calcolatore.

Nella realtà la tensione di uscita non è costante, o meglio è tanto più costante tanto più alto è il valore di C, chiaramente tanto più alto è il valore di C tanto più lento sarà il nostro circuito ad andare a regime.

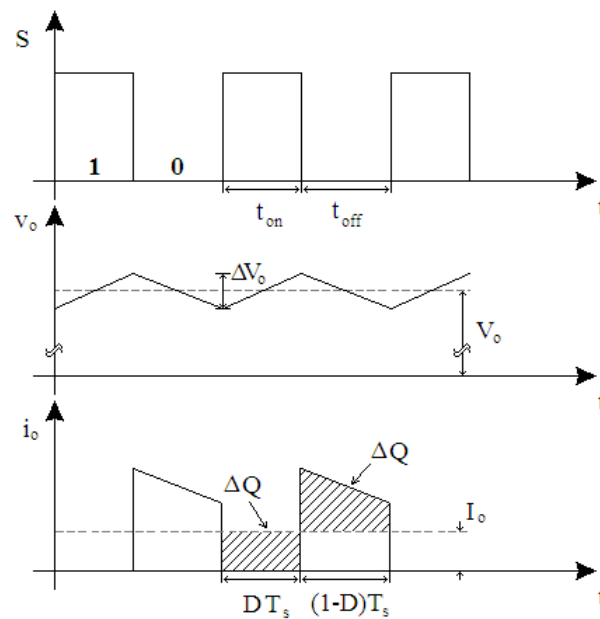


Figura 31 Ripple tensione di uscita step-up

Il valore di picco-picco del ripple della tensione d'uscita può essere calcolato considerando le forme d'onda mostrate in *Figura 31* per una modalità di funzionamento continuo.

Supponendo, come in precedenza, che tutto il ripple della corrente del diodo i_o circoli nel condensatore e che il valore medio di i_o circoli nel carico resistivo, l'area tratteggiata nella *Figura 31* rappresenta la carica ΔQ . Quindi il valore picco-picco del ripple è dato da:

$$\Delta V_o = \frac{\Delta Q}{C} = \frac{I_o D T_s}{C} = (\text{supponendo una corrente di uscita costante})$$

$$= \frac{V_o}{R} \frac{DT_s}{C}$$

$$\frac{\Delta V_o}{V_o} = \frac{DT_s}{RC} = D \frac{T_s}{\tau} \quad (\text{dove } \tau = RC) \quad (25)$$

Tale formula mette in luce una considerazione utile alla progettazione del dc-dc: un dc-dc è un buon dc-dc se l'uscita è costante al variare delle condizioni operative e dei disturbi esterni perché sia vero, occorre avere una τ grande, in contrasto con le prestazioni dinamiche e T_s piccola ovvero frequenze di commutazioni grandi.

1.3.3. Convertitore Buck-Boost

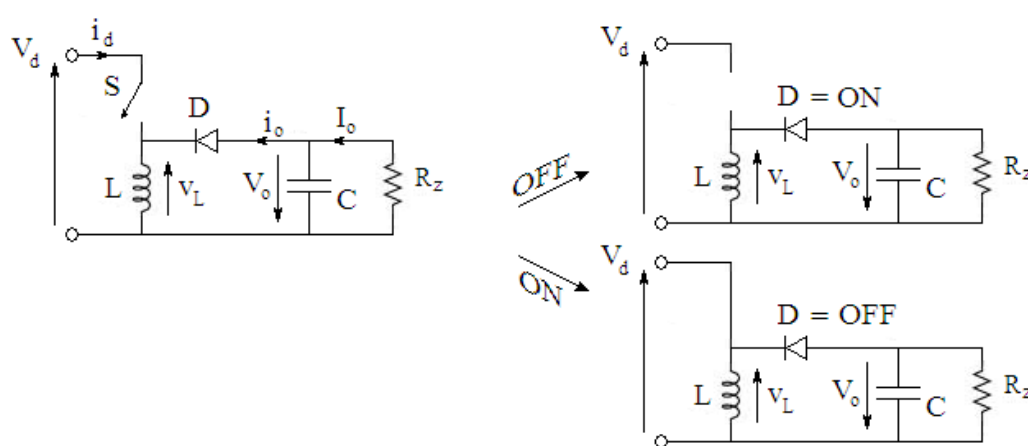


Figura 32 Buck-boost

V_o è invertita e può essere minore o maggiore di V_d .

Quando l'interruttore è chiuso, l'ingresso fornisce energia all'induttore e il diodo è polarizzato inversamente.

Quando l'induttore è aperto, l'energia immagazzinata nell'induttore è trasferita all'uscita. Nessuna energia è fornita dall'ingresso durante questo intervallo di tempo.

Nell'analisi in regime permanente qui presentata, la capacità del condensatore è stata assunta molto elevata per avere una tensione di uscita costante $v_o(t) \cong V_o$

Le forme d'onda di tensione nel funzionamento denominato c.c.m. (continuous conduction mode) e corrente più rappresentative sono visualizzate in [Figura 33](#).

Tali forme d'onda sono approssimate e frutto delle ipotesi semplificative introdotte all'inizio del (*par. 1.3*).

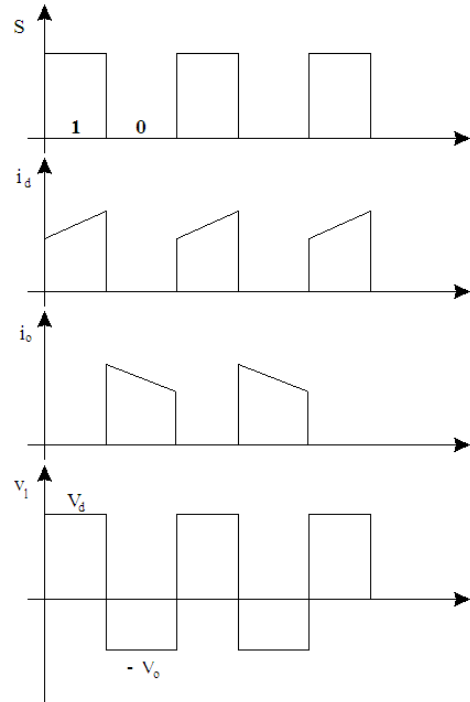


Figura 33 Forme d'onda buck-boost

In seguito è ricavata la relazione caratteristica del dc-dc:

$$v_L(t) = L \frac{di_L(t)}{dt} \rightarrow \int_0^{T_s} v_L(t) d\tau = L \int_{i_L(0)}^{i_L(T_s)} di_L(\tau) = 0 \quad (26)$$

Poiché $i_L = i_d$ agli estremi del periodo a regime si riporta allo stesso valore.

$$\int_0^{T_s} v_L(t) d\tau = \int_0^{t_{on}} v_L d\tau + \int_{t_{on}}^{T_s} v_L d\tau = 0 \quad (27)$$

Sostituendo i valori di v_L durante la fase ON e v_L durante la fase OFF visibili in [Figura 33](#) e $t_{on} = DT_s$ nella (27). Si ottiene:

$$V_d D T_s - V_o (1 - D) T_s = 0$$

$$V_d D - (1 - D) V_o = 0$$

$$\frac{V_o}{V_d} = \frac{D}{1-D} \quad \begin{cases} D < 0.5 & \frac{V_o}{V_d} < 1 \\ D = 0.5 & \frac{V_o}{V_d} = 1 \\ D > 0.5 & \frac{V_o}{V_d} > 1 \end{cases} \quad (28)$$

Da qui il nome di buck-boost o abbassatore-innalzatore.

Come nel caso del convertitore boost presentato nel (*par. 1.3.2*) si presentano i risultati e le conclusioni sulla relazione caratteristica al variare delle condizioni operative del convertitore buck-boost.

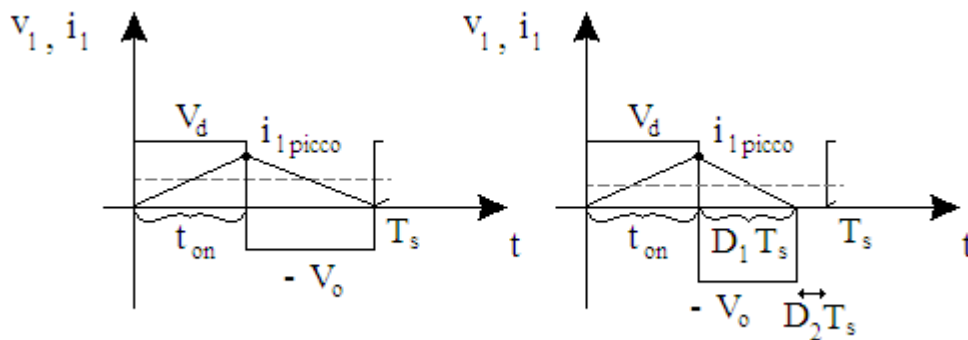


Figura 34 Forme d'onda al confine zona discontinua e in zona discontinua

D in funzione della corrente di carico per differenti valori di V_o/V_d è dato da:

$$D = \frac{V_o}{V_d} \left[\frac{I_o}{I_{o \max}} \right]^{1/2} \quad (29)$$

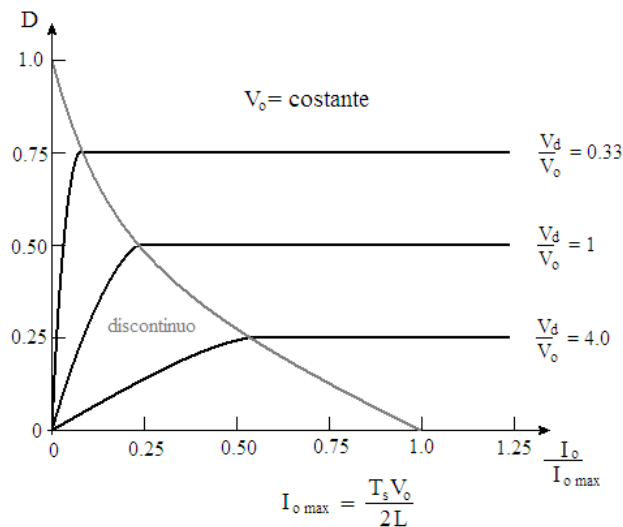


Figura 35 Caratteristica convertitore buck-boost

La [Figura 35](#) mostra l'andamento di D in funzione di $I_o / I_{o \max}$ per differenti valori di V_d / V_o . Il confine tra modalità continua e discontinua è rappresentato con una linea tratteggiata.

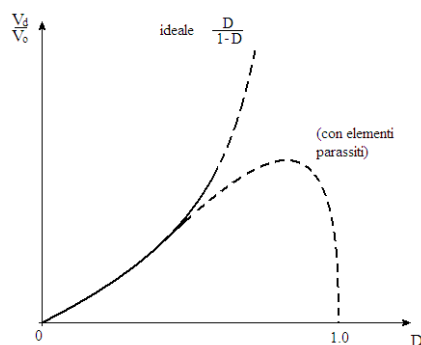


Figura 36 Effetto elementi parassiti sul rapporto di conversione delle tensioni (convertitore buck-boost).

Come nel convertitore elevatore, gli elementi parassiti hanno un'incidenza rilevante sul rapporto di conversione della tensione e sulla stabilità di un convertitore buck-boost controllato in anello chiuso. Come esempio la [Figura 36](#) mostra gli effetti qualitativi di questi elementi parassiti.

Le curve sono tratteggiate quando l'uso del convertitore è poco proficuo per cui non sono praticabili duty cycle molto elevati.

Per progettare questi convertitori, gli effetti degli elementi parassiti possono essere rappresentati con un adeguato modello nei programmi di simulazione.

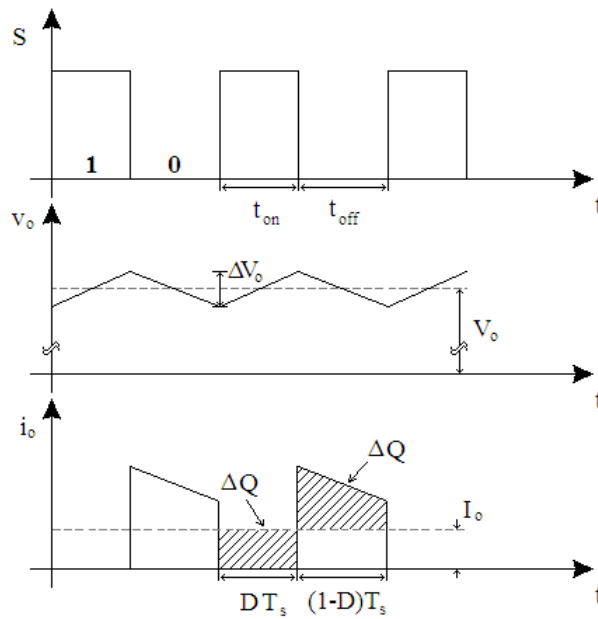


Figura 37 Ripple tensione di uscita buck-boost

Il valore di picco-picco del ripple della tensione d'uscita può essere calcolato considerando le forme d'onda mostrate in *Figura 37* per una modalità di funzionamento continuo.

Supponendo, come in precedenza, che tutto il ripple della corrente del diodo i_o circoli nel condensatore e che il valore medio di i_o circoli nel carico resistivo, l'area tratteggiata nella *Figura 37* rappresenta la carica ΔQ . Quindi il valore picco-picco del ripple è dato da:

$$\begin{aligned}\Delta V_o &= \frac{\Delta Q}{C} = \frac{I_o D T_s}{C} = (\text{supponendo una corrente di uscita costante}) \\ &= \frac{V_o D T_s}{R C}\end{aligned}$$

$$\frac{\Delta V_o}{V_o} = \frac{D T_s}{R C} = D \frac{T_s}{\tau} \quad (\text{dove } \tau = RC) \quad (30)$$

Le considerazioni sono le medesime fatte per il convertitore step-up.

1.3.4. Confronto tra convertitori dc-dc

In questo paragrafo si riassumono le conclusioni di un confronto tra convertitori tratto da [8].

I convertitori di tipo abbassatore, elevatore, buck-boost e Cùk nelle loro configurazioni fondamentali sono capaci di trasferire energia in una sola direzione.

Questa è una conseguenza della loro capacità di produrre solo delle tensioni e delle correnti unidirezionali.

Un convertitore a ponte invece è capace di fornire un flusso bidirezionale di potenza, nel quale sia V_o sia I_o possono cambiare di segno in modo indipendente l'una dall'altra.

Questa capacità di un convertitore a ponte di funzionare nei quattro quadranti del piano $V_o - I_o$ permette di utilizzare il convertitore a ponte come inverter dc-ac. Nell'inverter dc-ac descritto nel (*par. 1.5*), il convertitore a ponte funziona in tutti i quattro quadranti durante ogni periodo della corrente alternata di uscita.

Per valutare quanto sia utilizzato bene l'interruttore nei circuiti dei convertitori discussi in precedenza, si propongono le ipotesi riportate in seguito.

- 1) La corrente media è al suo valore nominale (massimo consentito) I_o . Il ripple della corrente dell'induttore è trascurabile; quindi $i_l(t) = I_l$. Questa condizione implica una modalità di conduzione continua per tutti i convertitori.
- 2) La tensione d'uscita v_o è al suo valore nominale (massimo consentito) V_o . Si fa l'ipotesi che il ripple in v_o sia trascurabile; quindi $v_o(t) = V_o$.
- 3) È consentita la variazione della tensione d'ingresso V_d , quindi, il duty cycle deve essere controllato per mantenere V_o costante.

Con le precedenti considerazioni di funzionamento in regime permanente, si calcolano il valore massimo della tensione V_T dell'interruttore e il valore massimo della corrente I_T .

Il valore nominale della potenza dell'interruttore è calcolato come $P_T = V_T I_T$. Lo sfruttamento dell'interruttore è espresso come P_o/P_T , dove $P_o = V_o I_o$ è la potenza nominale di uscita.

Nella *Figura 38* sono disegnati i grafici del fattore di sfruttamento dell'interruttore P_o/P_T per i convertitori considerati in precedenza. Questi mostrano che, se le tensioni d'ingresso e d'uscita sono dello stesso ordine di grandezza, nei convertitori elevatori e abbassatori il fattore di sfruttamento dell'interruttore è molto buono. Nei convertitori buck-boost e Cùk invece l'interruttore è poco sfruttato.

Il massimo sfruttamento dell'interruttore, uguale a 0.25, si ha quando $D=0.5$, che corrisponde a $V_o = V_d$.

Per un convertitore a ponte non isolato il fattore complessivo di sfruttamento dell'interruttore è scarso. È massimo quando $V_o = -V_d$ e $V_o = V_d$.

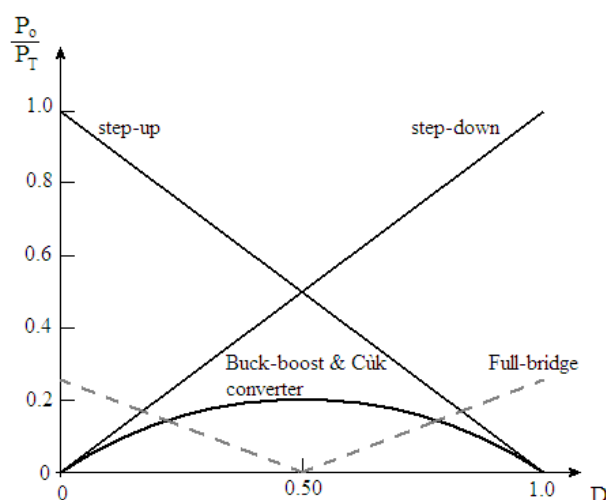


Figura 38 Sfruttamento dell'interruttore nei convertitori dc-dc

In conclusione, tra questi convertitori dc-dc non isolati, tenendo conto delle considerazioni sullo sfruttamento degli interruttori, è preferibile usare, per quanto è possibile, il convertitore elevatore oppure quello abbassatore. Si dovrebbero invece usare i convertitori buck-boost o Cùk se è necessario avere in uscita tensioni sia più alte sia più basse della tensione d'ingresso o se si desidera avere in uscita una tensione di segno opposto a quella in ingresso. Così pure si

dovrebbe usare convertitori non isolati a ponte solo se è richiesto il funzionamento nei quattro quadranti.

1.3.5. Convertitore Buck-Boost modificato

Tale convertitore non è presente in letteratura, di fatto la sua struttura deriva da quella del buck-boost presentato nel paragrafo precedente ma con qualche modifica.

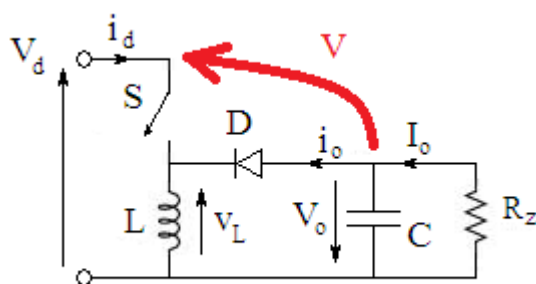


Figura 39 Buck-boost

Osservando l'architettura del buck-boost si può notare come la tensione di uscita sia invertita di polarità sul carico dunque la tensione tra polo positivo dell'alimentazione e polo positivo del carico sarà:

$$V_{o\ BBM} = V_d + V_{o\ BB} \quad (31)$$

Ad esempio partendo da una tensione di 12 V e impiegando il buck-boost per fornire una tensione di -8 V in uscita si può ottenere 20 V tra morsetto positivo dell'alimentazione e positivo in uscita dal buck-boost in rosso in *Figura 39*.

Tal configurazione consente di avere idealmente in uscita dal convertitore una tensione pari almeno alla tensione d'ingresso, come vedremo in seguito, la caratteristica è identica a quella del convertitore boost o step-up.

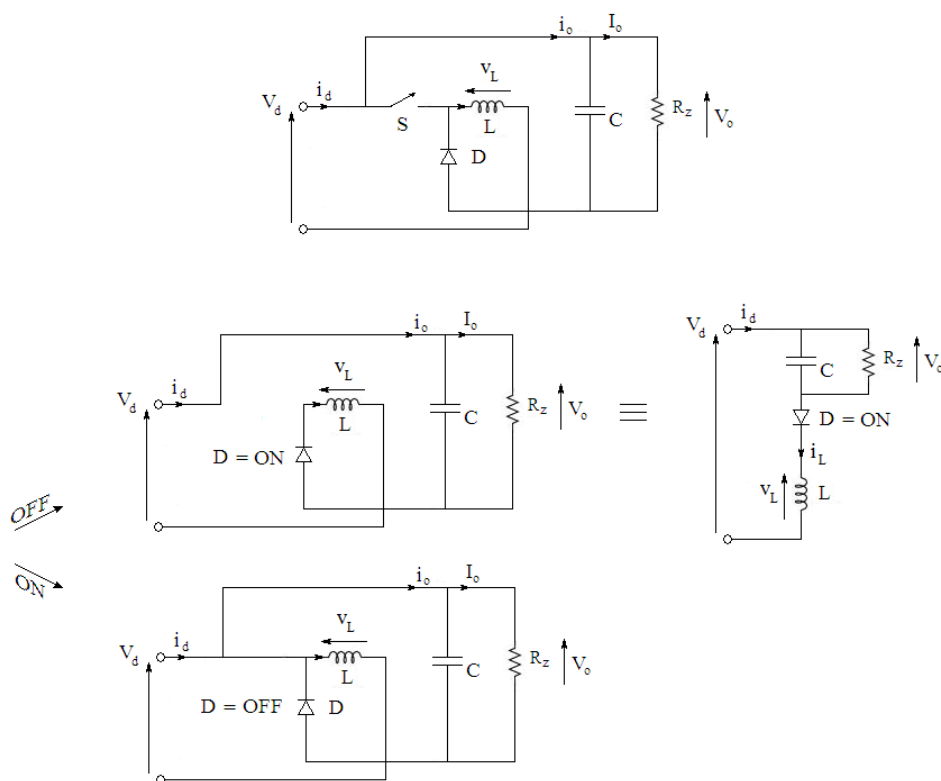


Figura 40 Convertitore buck-boost modificato

Quando l'interruttore è chiuso, il diodo è polarizzato inversamente, la sezione d'uscita è isolata e l'ingresso fornisce energia all'induttore.

Quando l'interruttore è aperto, la sezione d'uscita riceve energia sia dall'induttore, sia dall'ingresso.

Nell'analisi di regime permanente qui presentata, il condensatore ha una capacità così elevata da assicurare che la tensione di uscita sia costante: $v_o(t) \cong V_o$

Le forme d'onda di tensione nel funzionamento denominato c.c.m. (continuous conduction mode) e corrente più rappresentative sono visualizzate in [Figura 41](#).

Tali forme d'onda sono approssimate e frutto delle ipotesi semplificative introdotte all'inizio del capitolo.

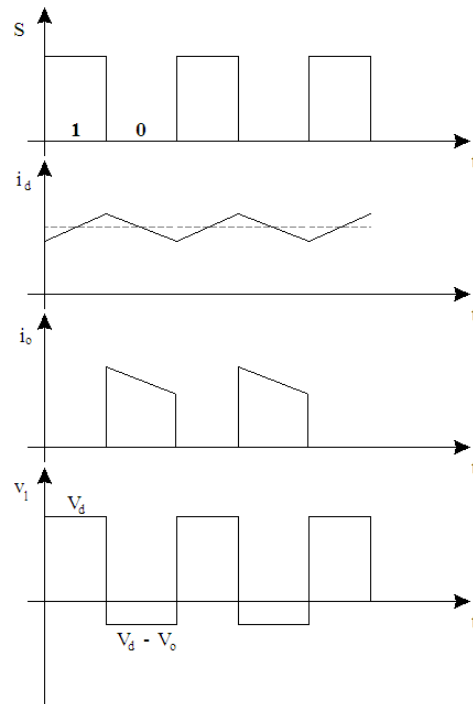


Figura 41 Forme d'onda convertitore buck-boost modificato identiche a quelle del boost

In seguito è ricavata la relazione caratteristica del convertitore:

$$v_L(t) = L \frac{di_L(t)}{dt} \rightarrow \int_0^{T_s} v_L(t) d\tau = L \int_{i_L(0)}^{i_L(T_s)} di_L(\tau) = 0 \quad (32)$$

Poiché $i_L = i_d$ agli estremi del periodo a regime si riporta allo stesso valore.

$$\int_0^{T_s} v_L(t) d\tau = \int_0^{t_{on}} v_L d\tau + \int_{t_{on}}^{T_s} v_L d\tau = 0 \quad (33)$$

Sostituendo i valori assunti da v_L durante la fase ON e v_L durante la fase OFF visibili in [Figura 41](#) e $t_{on} = DT_s$. Si ottiene:

$$V_d DT_s + (V_d - V_o)(1 - D)T_s = 0$$

$$V_d - (1 - D)V_o = 0$$

$$\frac{V_o}{V_d} = \frac{1}{1-D} \geq 1 \quad (34)$$



Un modo alternativo per ricavare tale caratteristica e anche di verifica delle considerazioni fatte all'inizio del paragrafo, è quello di ricavare la tensione di uscita del buck-boost modificato nella maniera seguente:

$$V_{o\,BBM} = V_d + V_{o\,BB}$$

$$V_{out\,BBM} = V_d + \frac{D}{1-D} V_d = \frac{1}{1-D}$$

La differenza sostanziale tra il convertitore boost e il convertitore qui descritto è che il boost tende a rendere più positivo il potenziale positivo dell'uscita all'aumentare del duty cycle, mentre il buck-boost modificato tende a rendere più negativo il potenziale negativo dell'uscita all'aumentare del duty cycle.

1.4. Dispositivi per il controllo PWM

Dispositivi per il controllo PWM in commercio ve ne sono di molte tipologie, mi limito a classificarli per le funzionalità che ci hanno influenzato nella scelta:

Una prima classificazione può essere fatta a seconda che lo switch sia interno al case del dispositivo o esterno. Ne sono esempi della prima tipologia quasi tutti i dispositivi di case costruttrici come la National Semiconductor, la Maxim, Power Integrations e la Linear Technology, di fatto forniscono soluzioni abbastanza standard in cui il numero di componenti esterni è veramente ridotto. Mentre case costruttrici come la ST, Motorola e meno la TI in anni precedenti progettavano dispositivi di controllo PWM puri che prevedono l'impiego di un driver esterno.

Le seconde soluzioni con driver esterno sono le più economiche e sono nate cronologicamente prima di quelle con dispositivo di potenza interno, a favore delle soluzioni più datate si può senza dubbio dire che consentono una maggior personalizzazione del dispositivo ciò a mio avviso ha decretato la loro presenza attuale ancora diffusa sul mercato.

Un'altra classificazione può derivare dalla struttura dell'interno dei regolatori. Una prima tipologia c. m. c. (Current mode control) di struttura è quella ad

anelli annidati con controllo interno della corrente che fluisce nell'interruttore di potenza ed esterna in tensione *Figura 43a*.

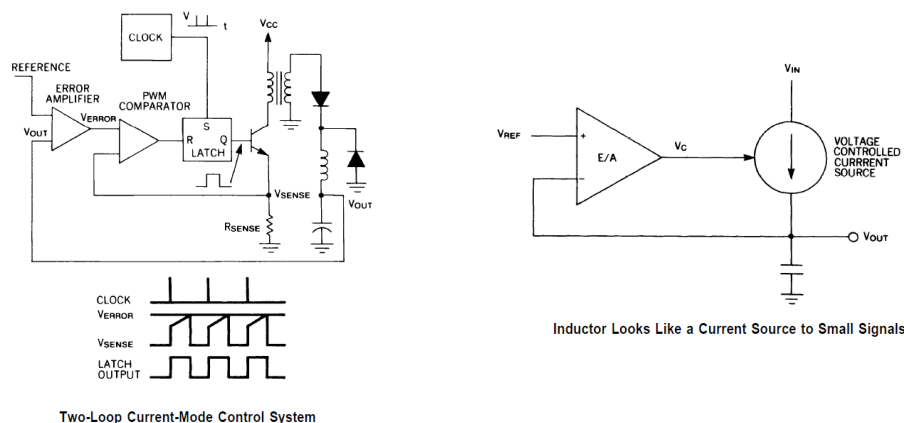
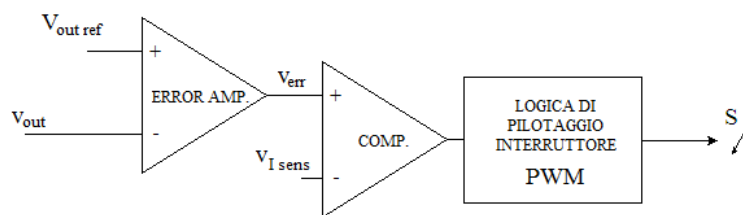


Figura 42 Struttura ad anelli annidati e semplificazione introdotta per la sintesi dei regolatori tratto da [10]

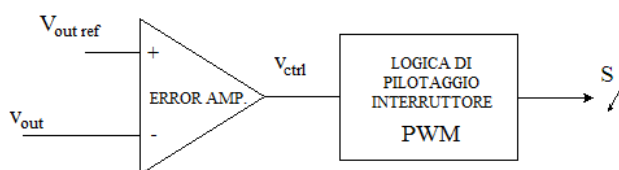
Tale struttura di regolazione semplifica notevolmente la sintesi del regolatore esterno di tensione.

Tale struttura si adoperava maggiormente nei dc-dc isolati come il flyback in cui la chiusura di un semplice anello di regolazione proporzionale può portare a instabilità del sistema, nel nostro caso, il dispositivo a semiconduttori da realizzare non presenta questo problema.

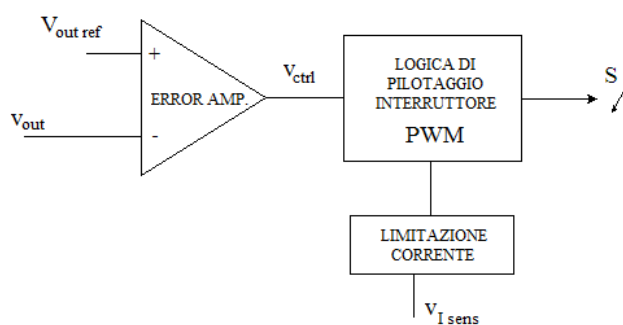
L'altra tipologia di regolazione è quella con semplice regolatore esterno di tensione che ha come variabile di controllo direttamente la tensione di controllo v_{ctrl} *Figura 24* d. d. c. c. (direct duty cycle control) *Figura 43b*; da tale struttura di regolazione ne derivano altre due. La prima è quella con anello di regolazione di tensione e limitazione interna della corrente) *Figura 43b1* che è proprio la struttura che andremo ad analizzare in dettaglio e a modellare per il nostro dc-dc. La seconda variante è quella con limitazione di corrente interna e regolazione della tensione a soglia tramite un comparatore) *Figura 43b2*. Di fatto quest'ultima struttura non consente un'effettiva regolazione del duty cycle del dispositivo.



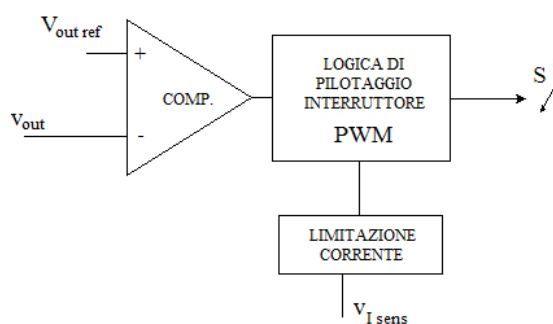
a) c. m. c.



b) d. d. c. c.



b1) d. d. c. c. + current limit



b2) controllo a soglia del duty + current limit

Figura 43 Strutture di regolazione controllori PWM

1.4.1. MC34063

Informazioni tratte da [11],[12] e da [13].

Partendo da un livello di complessità circuitale crescente, l'MC34063 è senza dubbio il dispositivo più semplice, tra quelli descritti, ciò nonostante come visibile in *Figura 44* contiene 51 transistor per realizzare le funzioni presenti nello schema blocchi.

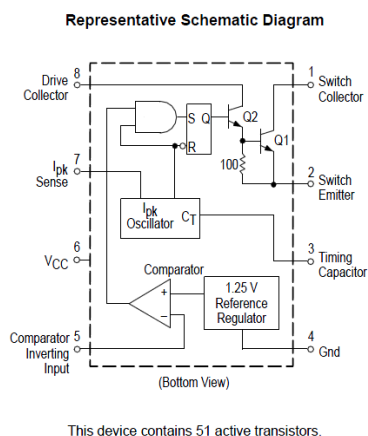


Figura 44 Schema a blocchi MC34063 [11]

Tale dispositivo riprendendo la classificazione fatta in precedenza appartiene all'ultima tipologia vista di regolatori PWM con regolazione a soglia della tensione e limitazione della corrente. Inoltre può essere usato per pilotare un driver esterno o può funzionare direttamente come dc-dc sfruttando il bjt interno.

Partendo dall'ingresso della misura di tensione al pin 5 troviamo un comparatore che genera un segnale che può assumere due valori logici superamento soglia 0 non superamento soglia 1, realizzato comparando il riferimento interno, generato presumibilmente con un lineare, a 1,25 V e la misura di tensione ripartita su un eventuale partitore per generare la tensione di uscita desiderata. Successivamente il segnale logico in uscita dal comparatore viene messo in AND con il segnale proveniente dal blocco I_{pk} oscillator, che assume valore logico basso quando si supera la soglia di corrente e ad ogni reset del segnale di clock.



La limitazione in corrente dipende dalla resistenza di shunt posta per realizzare la misura di corrente; nota la corrente limite che desideriamo e, il valore della tensione di soglia del comparatore di corrente (non visibile nello schema a blocchi) si può ricavare il valore della resistenza da inserire.

Il segnale proveniente dal blocco I_{pk} oscillator è impiegato anche come reset.

Osservando il circuito si può notare un artificio per evitare che il flip flop vada nel suo stato astabile. Inizio con il descrivere il funzionamento del flip flop.

Ha due ingressi s (*Set*) e r (*Reset attivo basso*, detto anche *Clear*) e due uscite q e q negato in realtà è collegato solo q . È una rete sequenziale asincrona (senza clock) che evolve in accordo alle seguenti specifiche: quando lo stato d'ingresso è $s = 1$ e $r = 1$ il flip-flop si setta, cioè porta a 1 il valore della variabile d'uscita q e a 0 la variabile d'uscita q negato; quando lo stato d'ingresso è $s = 0$ e $r = 0$ il flip-flop si resetta cioè porta a 0 il valore della variabile d'uscita q e a 1 la variabile d'uscita q negato; quando lo stato d'ingresso è $s = 0$ e $r = 1$ il flip-flop conserva, cioè mantiene inalterato il valore di entrambe le variabili d'uscita.

Quando $s = 1$ e $r = 0$, si ha una condizione logicamente non definita. Elettronicamente, con gli ingressi nello stato $s = 1$ e $r = 0$, il circuito del flip-flop SR si trasforma in un oscillatore astabile la cui frequenza dipende dal ritardo di trasmissione delle porte logiche componenti; le uscite del flip-flop SR emettono allora due onde quadre di pari frequenza e sfasate di 180° . Questa "perdita di senso logico" che è possibile nei flip-flop SR è il motivo principale per cui, di norma, si impiegano flip-flop JK o D nei circuiti digitali.

In [Tabella 3](#) è presente la tabella di verità ($Q+$ e $Qn+$ (uscita negata) indicano gli stati futuri della memoria all'istante $t+1$ in base agli ingressi all'istante t)

S	Rnegato	Q	Qnegato	Descrizione
0	1	Q	Qnegato	memoria
0	0	0	1	reset
1	1	1	0	set
1	0	?	?	uscite non definite

Tabella 3 Tabella di verità flip flop

L'artificio sta nel porre all'ingresso del set una porta AND in modo da scongiurare lo stato $s = 1$ e $r = 0$ ma andare nello stato di reset.

Infine il pin Q del flip flop pilota i bjt in configurazione darlington.

1.4.2. UC1843

Informazioni tratte da [10], [14].

L'integrato UC1843 è il secondo dispositivo presentato ed è circuitalmente complesso presenta molte funzionalità ausiliarie.

Innanzitutto sempre per richiamare la nostra classificazione iniziale tale dispositivo presenta come struttura di regolazione la struttura ad anelli annidati presentata nell'introduzione al paragrafo, e rappresenta il circuito ideale per pilotare mosfet o bjt di potenza, quindi si predilige l'uso di tale integrato con interruttore esterno.

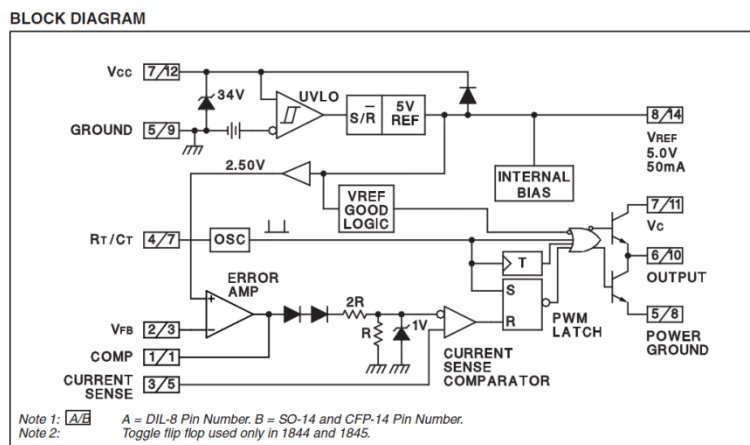


Figura 45 Schema a blocchi UC1843 e famiglia

La caratteristica principale di tale circuito risiede nel fatto che presenta come circuito di pilotaggio e interfaccia con l'interruttore esterno uno stadio push-pull a due transistor tale soluzione all'atto pratico, si presenta più vantaggiosa per il pilotaggio.

Nel corso degli anni tale dispositivo ha continuato a perfezionarsi con tre versioni che si sono succedute, sintomo di un grande impiego di tale dispositivo.

In particolare i miglioramenti sono stati relativi a riduzioni delle correnti in fase di start-up, miglioramenti nella parte di timing e nella parte di undervoltage lockout. La versione più recente è quella con codice UC18XX.

Tale circuito è costruito o comunque commercializzato da tutte le principali industrie del silicio che operano nel campo della microelettronica, sono dunque ST, Unitrode, TI e OnSemiconductor.

IC SELECTION GUIDE

UVLO START	MAXIMUM DUTY CYCLE	
	<50%	<100%
8.5V	UC3845	UC3843
16V	UC3844	UC3842

Figura 46 Tabella selezione circuito integrato

Nel caso studiato si è optato per UC1843 per il fatto che nel convertitore boost o buck-boost si ha un duty cycle che può variare tra 0 % e il 100 % idealmente.

1.4.3. LM2575ADJ

Informazioni tratte da [15], [16].

Tale integrato viene commercializzato dalla National Semiconductor ed è un regolatore di dispositivi a commutazione o switching regulator.

Tale dispositivo appartiene alla famiglia dei regolatori PWM monolitici, in altre parole quelli che comprendono al loro interno il driver di potenza e presentano come struttura di regolazione un'operazionale per la generazione dell'errore e un circuito di generazione del segnale di limitazione in corrente.

Entriamo un po' più in dettaglio, la serie LM2575 è rappresentata da elementi monolitici integrati ideali per la realizzazione di regolatori switching. Tutti i dispositivi di tale serie sono in grado di pilotare carichi da 1 A con ottime prestazioni di regolazione a fronte di disturbi come variazioni di tensione di linea DC di alimentazione e di carico intendendo corrente assorbita dal carico.

Tale dispositivo è disponibile in varie versioni 3.3 V, 5.0 V, 12 V, 15 V e la versione adjustable che interessa nel nostro caso.

Tale dispositivo è realizzato per minimizzare il numero di componenti esterni per semplificare il più possibile il design di tali dispositivi. In particolare i restanti dispositivi sono prodotti da altri costruttori e sugli stessi data sheet è indicato lo specifico utilizzo con tale dispositivo.

Si segnale che membri della stessa famiglia, che ammontano a 88, presentano prestazioni superiori o inferiori in termini di frequenza di commutazione ed efficienza in particolare, si segnalano ben 60 dispositivi simili ovvero per realizzare buck o negative boost ma sincroni cioè al posto del diodo di ricircolo esterno è presente un transistor interno.

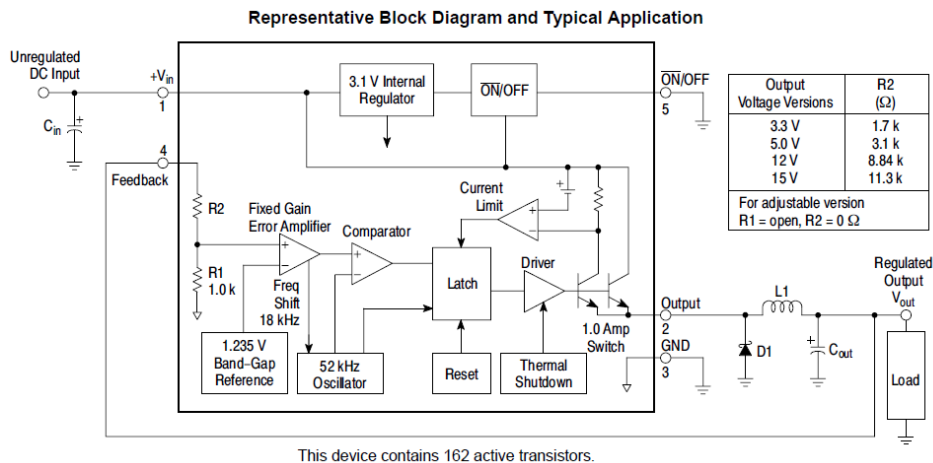


Figura 47 Schema a blocchi ed esempio di applicazione buck dell'LM2575

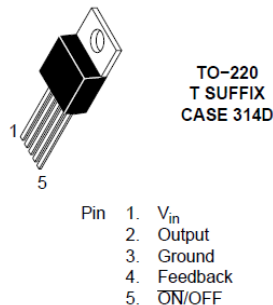


Figura 48 Package LM2575

A partire dalla misura dunque dal pin 4 *Feedback* dell'LM2575 troviamo il primo operativo che si occupa della generazione dell'errore (facendo segnale misurato meno riferimento il perché sarà chiaro più avanti) e dell'amplificazione per un guadagno che sarà necessario identificare perché non presente sul datasheet. Di fatto a questo punto si ha il segnale di duty cycle negativo (perché l'interruttore viene pilotato attivamente quindi si chiude solo quando il segnale di controllo è basso). Successivamente l'errore entra nel comparatore, la comparazione avviene con il dente di sega generato internamente all'integrato. Il tutto di fatto avviene come visto all'inizio di questo capitolo.



In uscita dal comparatore non vi è ancora il segnale di controllo per l'interruttore. Tale segnale entra in un latch. La funzionalità del latch è di consentire l'apertura del transistor nel momento in cui la corrente superi il livello massimo consentito segnalato nel datasheet.

Il segnale di superamento della soglia di corrente è generato sopra il latch attraverso una misura di corrente fatta su una resistenza di shunt. Se la tensione a cavallo della resistenza supera un valore prefissato, che dipende dal valore attribuito alla resistenza e dalla corrente che la attraversa, si attiva il segnale che entra nella parte alta del latch.

In uscita dal latch vi è la parte di driver del bjt pilotato attivamente se il segnale in uscita da latch è basso.

Purtroppo le scarse indicazioni (solo quella figura nel datasheet) non consentono di individuare la tipologia di latch impiegata o valori di soglia dei vari comparatori (ad esempio quello per la misura di corrente) è logico supporre però che la sua funzionalità è quella espressa prima. Questo ci ha consentito di realizzare il modello in un modo diverso ma funzionalmente simile a quello che è implementato realmente all'interno dell'integrato.

L'ultima funzionalità poi modellata è quella visibile in alto, il soft start, il cui funzionamento è chiarito all'interno del datasheet, ed è il seguente, quando la tensione di ingresso al pin 5 \overline{ON}/OFF è inferiore a un valore di soglia \overline{ON}/OFF *Pin Logic Input Level*.

Il principio di funzionamento sarà ripreso nel (par. 3.6) in cui viene spiegata l'implementazione del modello in due software di modellazione differenti.

Tabella valori interessanti da data sheet.

Frequenza di commutazione	52 kHz
Feedback voltage	1.23 V
Saturation voltage	1 V
Max Duty Cycle	98 %
Min Duty Cycle	2 %
Soglia \overline{ON}/OFF	(2.2 ÷ 1.4) V

Tabella 4 Caratteristiche principali LM2575 tratte da [15]



Le funzionalità dei pin del dispositivo sono:

- 1 V_{in} è il collegamento all'alimentazione;
- 2 *Output* è l'uscita ovvero l'emettitore del BJT di potenza;
- 3 *GND* collegamento a massa;
- 4 *Feedback* ingresso della misura nella versione ADJ non è presente il partitore interno;
- 5 \overline{ON}/OFF il pin per impostare il ritardo di accensione .

Tale dispositivo è stato impiegato per realizzare il dispositivo reale, la scelta è ricaduta su di esso per via del fatto che al suo interno oltre alla funzione principale di PWM è presente la funzione di limitazione corrente che scorre nell'interruttore e per il fatto che presenta una limitazione della potenza dissipata dal dispositivo, realizzata per mezzo del thermal shutdown. Tali funzionalità rendono il dispositivo più affidabile.

1.5. DC-AC

Il ponte ad H è impiegato come convertitore dc-ac a commutazione, chiamato anche inverter monofase, tali dispositivi sono generalmente usati negli azionamenti per motori in corrente alternata e nei gruppi di continuità, dove l'obiettivo è quello di produrre una tensione alternata sinusoidale, della quale si possa controllare l'ampiezza e la frequenza, a partire da una sorgente di tensione continua.

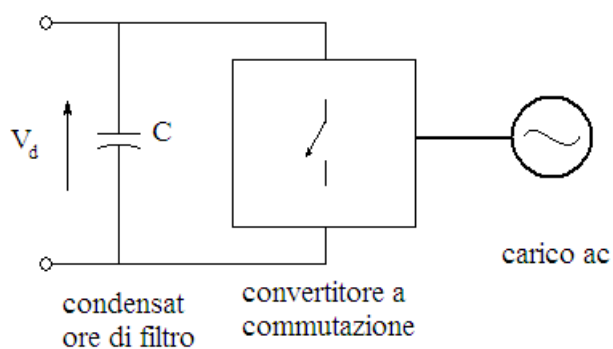


Figura 49 Convertitore dc-ac a commutazione.

Tale funzionalità è ottenuta mediante l'inverter dc-ac a commutazione della [Figura 49](#) che riceve in ingresso una tensione continua e ne fornisce in uscita una tensione alternata con le caratteristiche desiderate. Per precisione, l'inverter dc-ac a commutazione in [Figura 49](#) è un convertitore nel quale il flusso di potenza è reversibile.

A seconda dell'applicazione tali convertitori, si dividono in 2 categorie principali:

- Inverter con uscita alternata monofase;
- Inverter con uscita alternata trifase;

Si assume che l'ingresso degli inverter sia una sorgente di tensione continua come indicato nello schema a blocchi in [Figura 49](#). Questi vengono definiti inverter a tensione impressa VSI (*Voltage Source Inverter*). Altri tipi di inverter, ora usati solo per motori ac di potenza elevata, sono gli inverter a corrente

impressa CSI (*Current Source Inverter*), nei quali l'ingresso dc dell'inverter è una sorgente di corrente continua.

Gli inverter a tensione impressa (VSI) possono essere suddivisi secondo [8] nelle tre classi generali elencate qui di seguito.

- 1) Inverter con modulazione a larghezza di impulso. In questi inverter, l'ampiezza della tensione dc d'ingresso è essenzialmente costante, come nel circuito di [Figura 49](#), tipicamente ottenuta mediante un raddrizzatore a diodi a partire dalla tensione di linea. Quindi l'inverter deve controllare l'ampiezza e la frequenza della tensione di uscita. Questo è ottenuto mediante una modulazione PWM degli interruttori dell'inverter. Esistono vari schemi per modulare la larghezza dell'impulso che comanda gli interruttori, in modo da costruire la forma d'onda della tensione alternata d'uscita, che deve essere quanto più possibile vicina a un'onda sinusoidale. Fra tutti i differenti tipi, lo schema chiamato PWM sinusoidale è senza dubbio il più noto e diffuso.
- 2) Inverter a onda quadra. In questi inverter, si controlla la tensione continua di ingresso per controllare l'ampiezza di quella alternata d'uscita, e quindi l'inverter deve controllare solo la frequenza della tensione d'uscita. La tensione d'uscita alternata ha una forma d'onda simile a quella quadra.
- 3) Inverter monofase con cancellazione della tensione. Nel caso di inverter con tensione di uscita monofase, è possibile controllare l'ampiezza e la frequenza della tensione d'uscita, anche se quella di ingresso è una tensione continua costante, in tale tecnica gli interruttori dell'inverter non sono comandati con impulsi modulati (e quindi la forma d'onda della tensione d'uscita è simile ad un'onda quadra). Questi inverter riuniscono pertanto quindi, le caratteristiche dei due precedenti. Si noti che la tecnica di cancellazione della tensione è applicata soltanto agli inverter monofase e non a quelli trifase. Nel nostro caso sarà adottata tale tecnica.

1.5.1. Caratteristiche dell'inverter

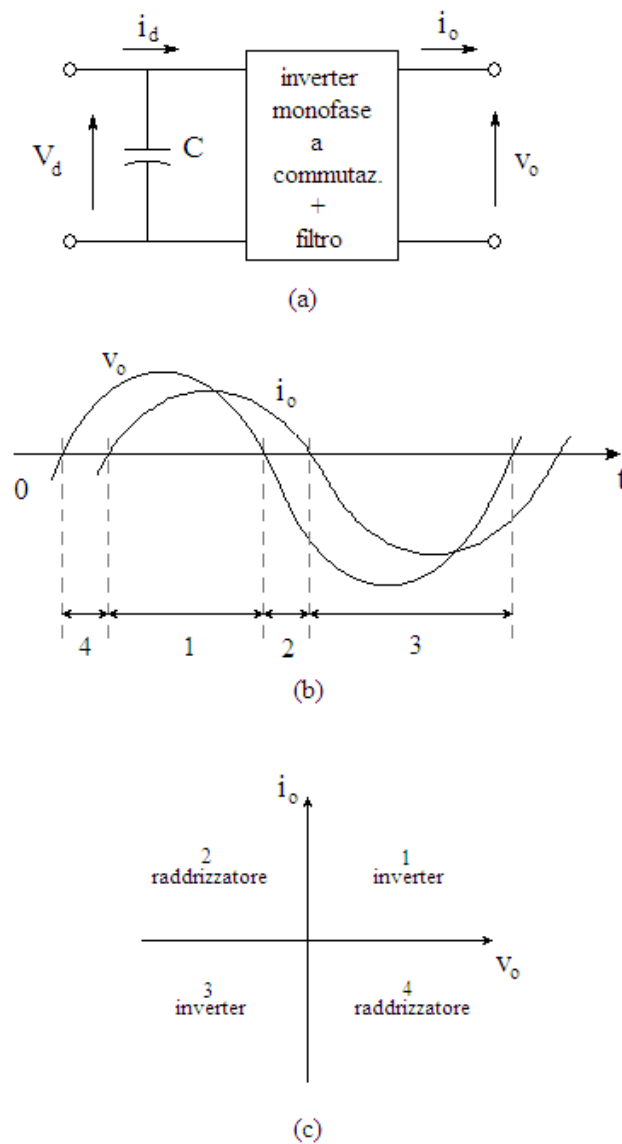


Figura 50 Inverter monofase

Per semplicità si considera un inverter monofase, mostrato in [Figura 50\(a\)](#), nel quale la tensione di uscita v_o è filtrata in modo che si possa ritenere con buona approssimazione sinusoidale.

Poiché l'inverter alimenta un carico induttivo come gli avvolgimenti primari di un trasformatore monofase di isolamento, i_o è sfasata in ritardo rispetto a v_o , come mostrato in *Figura 50(b)*. Le forme d'onda della tensione e della corrente d'uscita della *Figura 50(b)* mostrano che durante l'intervallo 1 v_o e i_o sono entrambe positive, mentre durante l'intervallo 3 v_o e i_o sono entrambe negative. Quindi, durante gli intervalli 1 e 3 il flusso di potenza istantanea $p_o = (v_o i_o)$ è diretto dal lato dc al lato ac e l'apparato funziona in modalità inverter. Al contrario, durante gli intervalli 2 e 4 v_o e i_o hanno segno opposto e quindi p_o dal lato ac a quello dc; si ha pertanto il funzionamento in modalità raddrizzatore.

Quindi l'inverter della *Figura 50(a)* durante ogni periodo della tensione alternata di uscita, deve funzionare in tutti e quattro i quadranti del piano $i_o - v_o$ come mostrato in *Figura 50(c)*.

1.5.2. Ponte ad H o inverter monofase

Il ponte ad H o inverter monofase (tipicamente chiamato ponte ad H se funziona come dc-dc e inverter se funziona come dc-ac ma comunque si tratta sempre dello stesso oggetto quindi i due nomi saranno usati come sinonimi) può essere visto come la composizione di 2 circuiti distinti posti in parallelo ovvero due half-bridge, a loro volta costituiti da due circuiti un elevatore e un abbassatore.

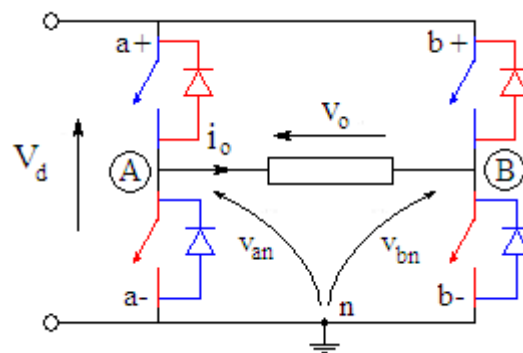


Figura 51 Ponte ad H

$$\begin{aligned}
 v_A(t) &= V_d D_A(t) \\
 v_B(t) &= V_d D_B(t) \\
 v_O(t) &= v_A(t) - v_B(t) = V_d (D_A(t) - D_B(t))
 \end{aligned} \tag{35}$$



- Con i 2 abbassatori vengono coperti i casi:

$$v_o(t) > 0 \quad \& \quad i_o(t) > 0$$

$$v_o(t) < 0 \quad \& \quad i_o(t) < 0$$

- Con i 2 abbassatori vengono coperti i casi:

$$v_o(t) > 0 \quad \& \quad i_o(t) < 0$$

$$v_o(t) < 0 \quad \& \quad i_o(t) > 0$$

In questo modo si occupano tutti e quattro i quadranti.

$$v_o(t) = v_{an}(t) - v_{bn}(t) = V_d(D_A(t) - D_B(t)) \quad (36)$$

Indipendentemente dal verso della corrente.

$$v_o(t) = V_d \left(\frac{t_{aON}(t)}{T_s} - \frac{t_{bON}(t)}{T_s} \right) = \frac{V_d}{T_s} (T_{a+} - T_{b+}) \quad (37)$$

Il pilotaggio deve essere sempre complementare per i due interruttori che risiedono su uno stesso ramo dell'inverter, ad esempio per il ramo a :

$$a + ON \rightarrow a - OFF$$

$$a - ON \rightarrow a + OFF$$

Le altre combinazioni sono concesse in altre parole:

Non sono ammesse $a + ON$ & $a - ON$

Ma è ammesso $a + OFF$ & $a - OFF$

Lo stesso per il ramo b .

Lo stato del ramo $a + ON$ & $a - ON$ non è ammesso perché altrimenti si avrebbe cortocircuito netto sull'alimentazione con conseguenti correnti di cortocircuito che andrebbero a disintegrare i componenti.

La sua rappresentazione logica è visibile in [Figura 52](#).

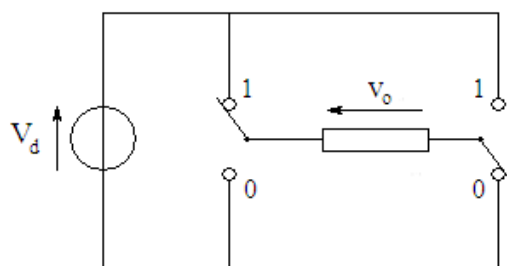


Figura 52 Inverter monofase nella sua rappresentazione logica

1.5.3. Funzionamento in onda quadra

Nel funzionamento in onda quadra, ogni interruttore del ramo dell'inverter della [Figura 52](#), è chiuso per un semiperiodo (180°) della frequenza d'uscita desiderata.

Fissato T periodo della tensione che desidero sul carico. Ogni $T/2$ comando una commutazione. Lo schema di comando è concettualmente visualizzato in [Figura 54](#).

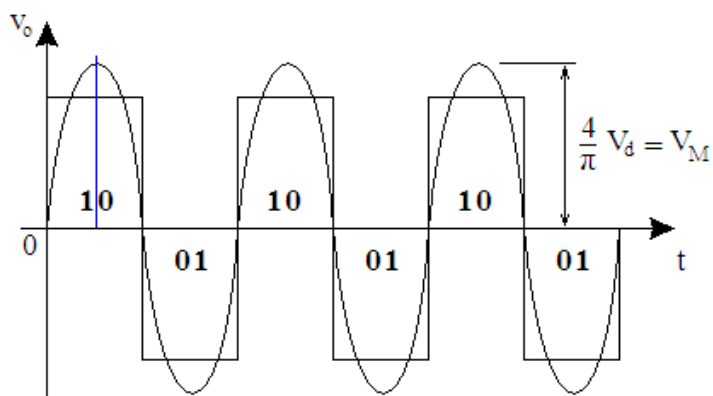


Figura 53 Forma d'onda in uscita dall'inverter e sua prima armonica

Questo permette di ottenere la forma d'onda della tensione d'uscita mostrata nella [Figura 53](#). Dove si è indicato lo stato dell'inverter rappresentato dalla

codifica binaria, in cui il primo bit indica lo stato della prima gamba mentre con il secondo quello della seconda gamba, con significato logico indicato in [Figura 52](#).

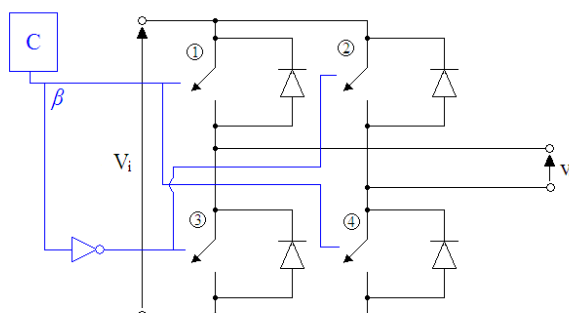


Figura 54 Schema a blocchi comando in onda quadra dell'inverter

1.5.4. Effetto dei tempi morti

L'effetto del tempo morto sulla tensione d'uscita è descritto facendo riferimento al ramo di un inverter a ponte monofase o trifase, come mostrato in [Figura 55](#) come presentato in [9].

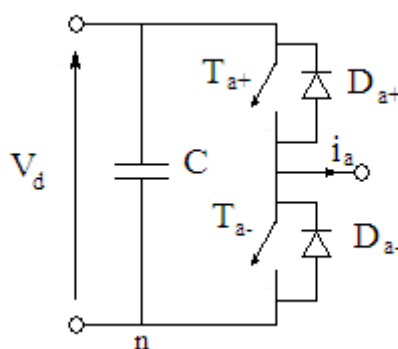


Figura 55 Inverter a mezzo ponte

Nelle discussioni precedenti, gli interruttori sono stati considerati ideali e questo consente a ciascuno dei due interruttori di un ramo dell'inverter di passare istantaneamente da chiuso ad aperto e viceversa.

Anche in questi convertitori la generazione dei segnali di comando avviene tramite tecnica PWM. Con riferimento ad un periodo di commutazione, v_{ctrl} è una tensione continua costante, come si vede in [Figura 24](#); il suo confronto con l'onda triangolare v_{tri} determina gli istanti di commutazione e i segnali di comando degli interruttori.

Nell'istante di commutazione, se non vengono presi provvedimenti, può accadere che per alcuni istanti, che dipendono dai tempi di commutazione delle valvole, si abbia un ritardo nello spegnimento del transistor che fino alla commutazione conduceva e un anticipo nell'accensione del transistor che non conduceva, transistor sullo stesso ramo dell'inverter.

Lo stato del ramo $a + ON$ & $a - ON$ non è ammesso, neanche per brevi istanti di tempo, perché altrimenti si avrebbe cortocircuito netto sull'alimentazione "filotto" (shoot through) con conseguenti correnti di cortocircuito che andrebbero a disintegrare i componenti.

Per tale motivo si introducono degli opportuni tempi morti che dipendono dai tempi di spegnimento e accensione degli interruttori, tra l'accensione e lo spegnimento dei dispositivi a semiconduttori posti su uno stesso ramo, per evitare possibili inconvenienti.

Tali tempi sono già stati analizzati nel (*par. 1.2.5*) e sono visibili in [Figura 20](#).

Tempo di accensione e di spegnimento sono disponibili sui datasheet dei componenti, con la precauzione di prendere tali valori ottenuti nelle condizioni pessimistiche e nonostante ciò considerare degli opportuni coefficienti di sicurezze cautelativi.

$$t_{con} = t_{ri} + t_{fv} + t_{delay} \quad (38)$$

$$t_{off} = t_{rv} + t_{fi} + t_{delay} \quad (39)$$

Tipicamente sui datasheet si trova direttamente t_{con} e t_{off}

$$\text{Dunque } t_{dead} > \max\{t_{con\ max}, t_{off\ max}\} \quad (40)$$

Durante i tempi morti correnti e tensioni dipendono unicamente dallo stato di conduzione dei diodi. Come indicato in [Figura 57](#).

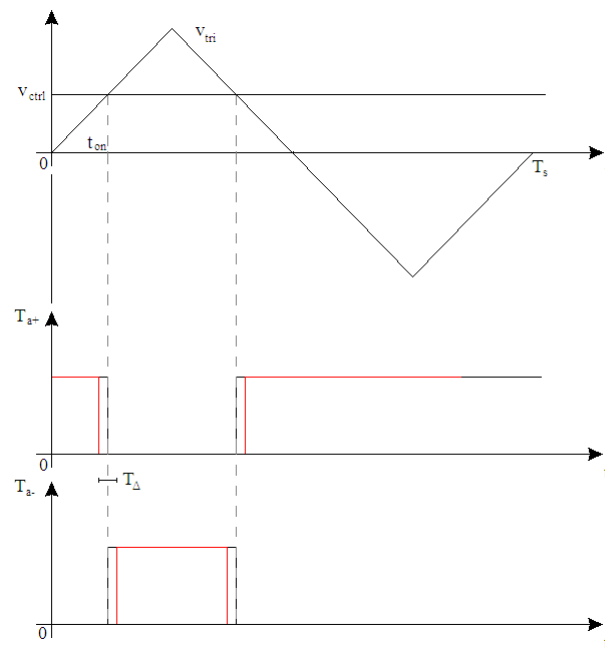


Figura 56 Effetti del tempo morto T_d

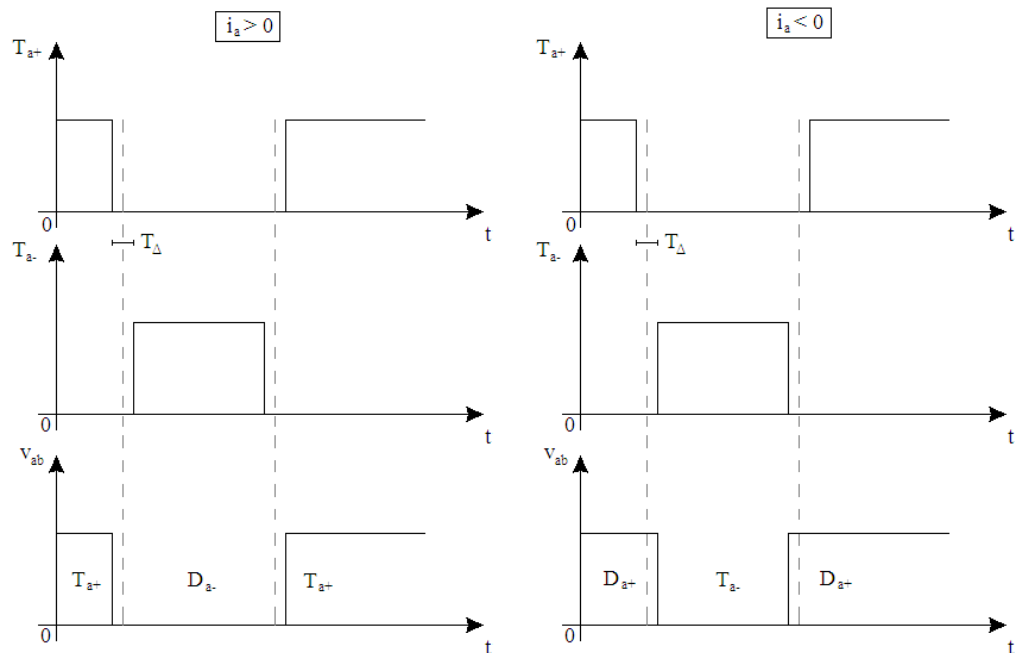


Figura 57 Effetto dell'andamento della corrente sulla commutazione

L'effetto dei tempi morti si ha in un aumento o una diminuzione della tensione applicata al carico. Nel caso di $i_a > 0$ si ha una diminuzione rispetto al caso

ideale del tempo di esposizione a V_d del carico, dunque si avrà una diminuzione della tensione media sul carico.

Esprimendo la variazione istantanea tra la tensione di uscita reale e ideale nel modo seguente:

$$v_\epsilon = (v_{an})_{ideale} - (v_{an})_{reale} \quad (41)$$

E facendone la media di v_ϵ su un periodo della frequenza di commutazione, si può ottenere la differenza (definita come una diminuzione se positiva) nella tensione di uscita dovuta a T_Δ :

$$\Delta V_{an} = \begin{cases} \frac{V_d T_\Delta}{T_s} & i_a > 0 \\ -\frac{V_d T_\Delta}{T_s} & i_a < 0 \end{cases} \quad (42)$$

ΔV_{an} non dipende dal valore di i_a ma solo dalla sua direzione ovvero dal suo segno.

Inoltre ΔV_{an} è proporzionale al tempo morto T_Δ e alla frequenza di commutazione $f_s = 1/T_s$ questo suggerisce che con frequenze di commutazione più elevate bisogna usare valvole che commutano più velocemente e che consentono la scelta di un T_Δ piccolo.

Tale errore $v_\epsilon(t)$ è una funzione del tempo ma è vero anche che se si opta una scelta dei dispositivi a semiconduttori oculata come quella indicata prima tale errore può essere confuso con il suo valore medio. Dando origine alla formulazione seguente:

$$v_{an} = v_{teorica} - \frac{V_d T_\Delta}{T_s} \text{ per } i_a > 0 \quad (43)$$

$$v_{an} = v_{teorica} + \frac{V_d T_\Delta}{T_s} \text{ per } i_a < 0 \quad (44)$$

Nel caso monofase valgono considerazioni simili.

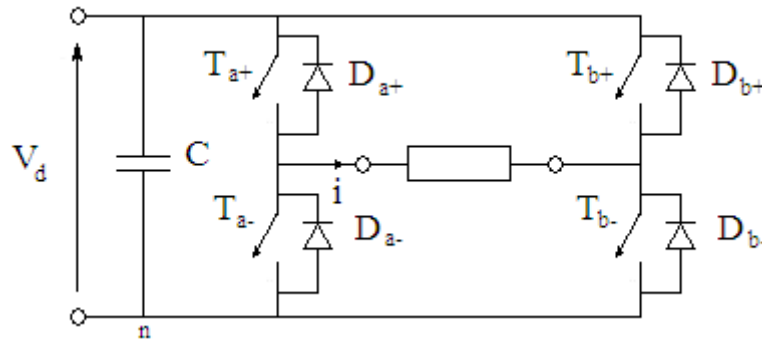


Figura 58 Inverter monofase

$$v_{xn} = v_{teorica} - \frac{V_d T_\Delta}{T_s} \text{ per } i_x > 0 \quad (45)$$

$$v_{xn} = v_{teorica} + \frac{V_d T_\Delta}{T_s} \text{ per } i_x < 0 \quad (46)$$

Indipendentemente dalla tecnica di modulazione $v_{ab} = v_{an} - v_{bn}$

Nel caso $i > 0$:

$$\rightarrow i_a > 0 \rightarrow v_{an} = v_{an\ teo} - \frac{V_d T_\Delta}{T_s}$$

$$\rightarrow i_b > 0 \rightarrow v_{bn} = v_{bn\ teo} + \frac{V_d T_\Delta}{T_s}$$

$$v_{ab} = v_{an} - v_{bn} = v_{ab\ teo} - 2 \frac{V_d T_\Delta}{T_s} \quad (47)$$

Per una v_{ctrl} sinusoidale in un inverter PWM monofase a ponte, il valore medio di $V_o(t)$ è mostrato in [Figura 59](#) per una corrente di carico i_o , supposta sinusoidale e sfasata in ritardo rispetto a $V_o(t)$.

Gli effetti sulla tensione di uscita v_{ab} nel caso monofase e sulla tensione concatenata trifase v_{ab} ad esempio, sono più evidenti e pronunciati per valori piccoli del modulo della tensione di uscita, tale situazione alle volte non è tollerabile. Un modo per risolvere tale problema è di prevedere una misura della corrente (solitamente nelle applicazioni motor drive è sempre prevista) e compensare questi ripple nella tensione di uscita compensando tale effetto sulla tensione di comando ovvero la v_{ctrl} .

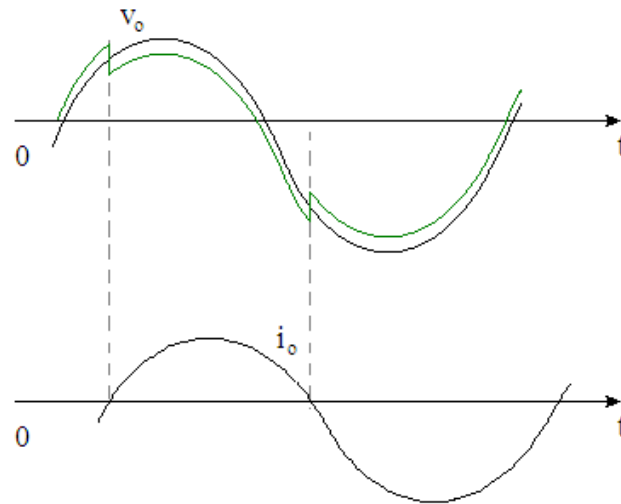


Figura 59 Effetto dei tempi morti sulla tensione di uscita del ponte ad h

Nel caso del comando in onda quadra l'effetto è simile non avrò in uscita un'onda quadra di semi ampiezza V_d ma come indicato nella (47) avrò:

$$v_{ab} = V_d - 2 \frac{V_d T_{\Delta}}{T_s} \quad (48)$$

1.6. Circuito di pilotaggio ponte ad H

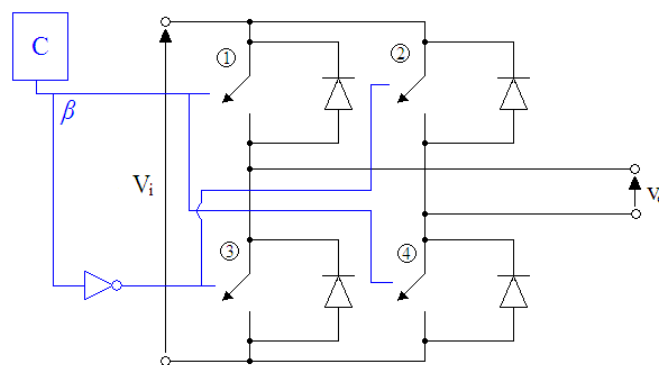


Figura 60 Comando del ponte ad h

Il comando del ponte ad h è indicato in *Figura 60*.

Esistono diversi modi per realizzare il pilotaggio del ponte ad h che variano anche in funzione del dispositivo a semiconduttore impiegato come interruttore

e anche dalle alimentazioni disponibili. Spesso sono realizzati stadi di alimentazione facenti uso di dc-dc lineari a tre terminali per stabilizzare le alimentazioni dei dispositivi a semiconduttori del ponte ad h.

Nel nostro caso dato che si dispone di una tensione stabilizzata a monte del ponte ad h, si è deciso di impiegare tale alimentazione per pilotare il ponte.

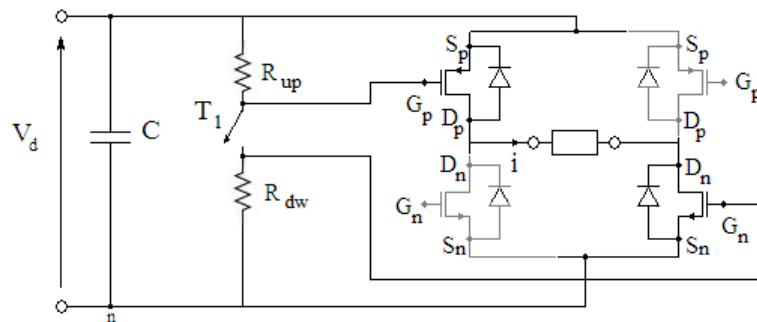


Figura 61 Pilotaggio del ponte ad h

Nello schema presentato in *Figura 61*, si considera il pilotaggio dei soli transistor in nero ovvero $a + e -$ per riprendere la notazione di *Figura 54*, è possibile notare come alla chiusura del transistor T_1 viene fornita una $v_{gs} < 0$ per il p-mos e una tensione $v_{gs} > 0$ per l'n-mos.

Per i transistor $b + e a -$ il discorso è il medesimo.

I vantaggi di questa realizzazione sono senza dubbio la semplicità circuitale e l'impiego di un numero esiguo di componenti.

Il principale svantaggio è che si può impiegare nel caso in cui la tensione $V_d/2$ è pari al modulo della tensione di pilotaggio dei mosfet scelti $\frac{V_d}{2} \approx |v_{gs}|$.

Un altro svantaggio da segnalare è che tale pilotaggio consente solo il pilotaggio complementare delle due gambe del inverter monofase, non consentendo di pilotare il ponte con tecnica di modulazione PWM unipolare.

Le resistenze indicate in *Figura 61* con il nome R_{up} e R_{dw} hanno il ruolo di consentire la commutazione del dispositivo a semiconduttore. Nel (*par. 1.2.1*) abbiamo visto il circuito equivalente del mosfet: di fatto è una capacità che deve

potersi scaricare nel momento in cui desidero che il mosfet si apra, ecco tali resistenze servono proprio a questo.

Privilegiando la semplicità e l'economicità del dispositivo si è deciso di impiegare il TL494 per realizzare la chiusura del transistor T_1 .

Nel paragrafo seguente se ne spiega brevemente il funzionamento.

1.6.1. TL494

Si è analizzato il funzionamento e lo schema interno grazie alle informazioni tratte da [17] e da [18].

Il TL494 è realizzato specificatamente per applicazione power supply come gli altri controller PWM visti in precedenza, ma è dotato di maggior flessibilità, che lo rendono impiegabile anche come controllore per un ponte ad h. La maggior flessibilità sta nel blocco di uscita e nella possibilità di includere un controllo del tempo morto.

I costruttori di tale dispositivo sono ancora una volta i più importanti OnSemiconductor, Motorola, TI e Fairchild Semiconductor.

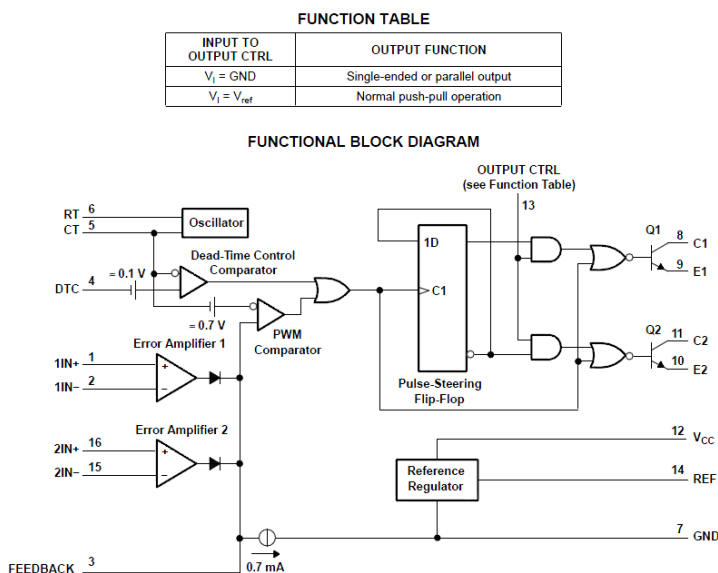


Figura 62 Schema a blocchi TL494 tratto da TI

I pin 1-2 e 16-15 sono gli ingressi rispettivamente positivo e negativo dell'operazionale al pin 3 abbiamo il feedback, tale configurazione consente di realizzare due regolatori in parallelo con uscita comune; nella pratica esistono applicazioni in cui si impiegano tali operazionali per realizzare una limitazione in corrente e un controllo di tipo P o PI sulla tensione di un dc-dc.

Il feedback e le uscite degli operazionali contribuiscono alla creazione della v_{ctrl} in ingresso al comparatore PWM. Il dente di sega, generato dall'oscillatore in alto, è traslato di una tensione pari a $0.7 V$ come visibile in [Figura 62](#), tale configurazione realizza una tensione di soglia sulla v_{ctrl} . Come introdotto all'inizio del (*par. 1.3.1*) quando $v_{ctrl} > v_{tri}$ l'uscita del comparatore va alta. Tale segnale è messo in or con il segnale in uscita dal Dead Time Comparator il cui funzionamento è simile a quello del comparatore prima descritto. Il segnale di clock in ingresso al flip-flop tipo D rimane alto finché almeno un segnale tra v_{ctrl} e $v_{ctrl\ dead\ time}$ in ingresso ai comparatori rimane alto. Consideriamo ora il caso in cui OUTPUT CTRL è basso allora l'uscita delle porte and è sempre bassa. Allora il pilotaggio attivo degli interruttori in uscita si ha per segnale ck basso (intendendo con segnale di ck il segnale in ingresso al flip-flop indicato con C1 in [Figura 62](#)).

Nel caso in cui il segnale OUTPUT CTRL è alto il flip-flop funziona come dispositivo di sincronizzazione poiché collegato in modo astabile, \bar{Q} è collegato all'ingresso, dunque ad ogni fronte del segnale di ck le uscite Q e \bar{Q} si negano. Questo consente la chiusura alternata degli interruttori in uscita realizzando la modalità push-pull con tempo morto utile al pilotaggio descritto nel paragrafo precedente.

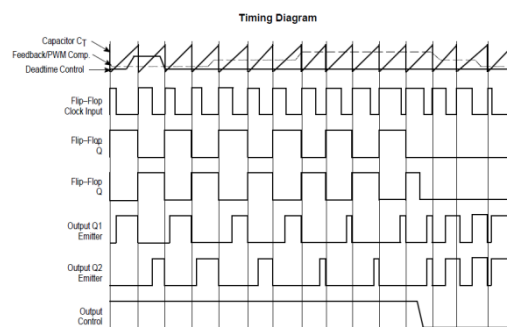


Figura 63 Timing diagram tratto da datasheet Motorola

Il dead time comparator ha un offset fisso che consente di avere un dead time riferito al periodo dell'oscillatore interno del 5% circa.

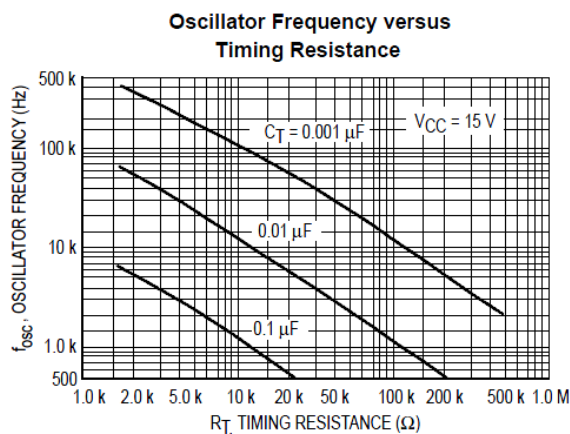


Figura 64 Frequenza di oscillazione in funzione di R_T e C_T

Nella seguente tabella sono indicati i parametri caratteristici del dispositivo:

Supply voltage	$7 \div 40V$
Oscillator frequency	$1 \div 300 \text{ kHz}$
Timing capacitor	$0.47 \div 10000 \text{ nF}$
Timing resistor	$1.8 \div 500 \text{ k}\Omega$
Tensione di soglia FB	$0.7V$
Tensione di FB zero duty	4 V
REF	5 V
Dead time minimo/T_s	5%
Max output cur. In single-ended	500 mA
Max output cur. In push-pull	250 mA

Tabella 5 Dati principali del TL494 tratti dal datasheet TI

1.7. TRASFORMATORE

1.7.1. Trasformatore con nucleo privo di perdite

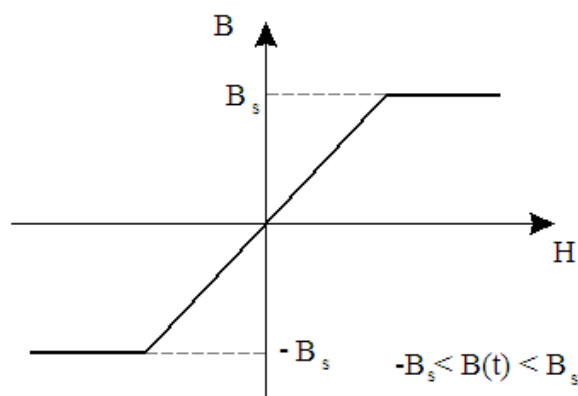


Figura 65 Caratteristica B-H del nucleo

Un trasformatore è costituito da due o più avvolgimenti che sono accoppiati magneticamente. La [Figura 66](#) mostra una sezione trasversale di un tipico trasformatore con due avvolgimenti. Supponiamo che il nucleo del trasformatore abbia caratteristica rappresentata in [Figura 65](#) e che $B(t)$ sia sempre inferiore a B_s . Il flusso totale ϕ_1 nell'avvolgimento 1 è dato da:

$$\phi_1 = \phi + \phi_{l1} \quad (49)$$

E il flusso ϕ_2 nell'avvolgimento 2 è dato da:

$$\phi_2 = \phi + \phi_{l2} \quad (50)$$

Nelle equazioni $\phi_1 = \phi + \phi_{l1}$ (49) e $\phi_2 = \phi + \phi_{l2}$ (50) ϕ_{l1} ϕ_{l2} sono, rispettivamente, i flussi dispersi negli avvolgimenti 1 e 2, e sono rappresentati nella [Figura 66](#).

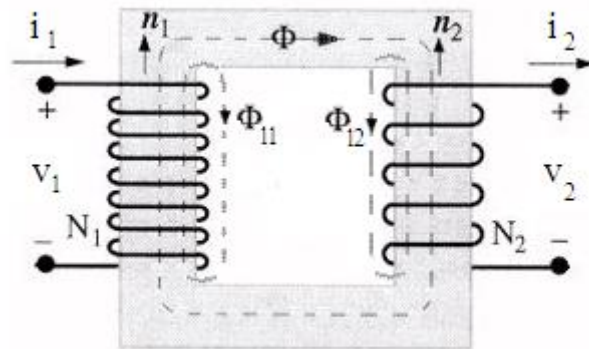


Figura 66 Sezione trasversale di un trasformatore

Il flusso ϕ nel nucleo concatena i due avvolgimenti ed è dato da:

$$\phi = \frac{N_1 i_1 - N_2 i_2}{\mathcal{R}_c} = \frac{N_1 i_m}{\mathcal{R}_c} \quad (51)$$

Nel quale \mathcal{R}_c è la riluttanza del nucleo e i_m è la corrente di magnetizzazione che può essere ricavata dall'equazione precedente come:

$$i_m = i_1 - \frac{N_2 i_2}{N_1} \quad (52)$$

I flussi dispersi sono dati rispettivamente da:

$$\phi_{l1} = \frac{N_1 i_1}{\mathcal{R}_{l1}} \quad (53)$$

e

$$\phi_{l2} = \frac{N_2 i_2}{\mathcal{R}_{l2}} \quad (54)$$

Dove \mathcal{R}_{l1} e \mathcal{R}_{l2} sono le riluttanze dei percorsi dei flussi dispersi. Anche nei trasformatori progettati bene, i flussi di dispersione sono una parte non trascurabile dei flussi totali degli avvolgimenti e questo comporta che le riluttanze di dispersione devono essere considerate nella descrizione di ogni trasformatore.

Le tensioni v_1 e v_2 ai morsetti del trasformatore sono date da:

$$v_1 = R_1 i_1 + N_1 \frac{d\phi_1}{dt} \quad (55)$$



e

$$v_2 = -R_2 i_2 - N_2 \frac{d\phi_2}{dt} \quad (56)$$

Le resistenze R_1 e R_2 sono legate alle perdite ohmiche negli avvolgimenti dovute alla conducibilità non infinita dei conduttori. I segni negativi nell'ultima equazione derivano dall'aver imposto che la polarità della tensione v_2 è positiva se riferita al morsetto da dove esce la corrente i_2 (per l'avvolgimento 1 si è usata convenzione opposta da qui il segno meno).

Usando le equazioni (49), (49)(52), (53) e (55) per esprimere i flussi in funzione delle correnti i_1 e i_2 si ottiene:

$$v_1 = R_1 i_1 + \frac{N_1^2}{\mathcal{R}_{l1}} \frac{di_1}{dt} + \frac{N_1^2}{\mathcal{R}_c} \frac{di_m}{dt} \quad (57)$$

Analogamente la tensione v_2 può essere espressa dalla seguente equazione:

$$v_2 = -R_2 i_2 - \frac{N_2^2}{\mathcal{R}_{l2}} \frac{di_2}{dt} + \frac{N_1 N_2}{\mathcal{R}_c} \frac{di_m}{dt} \quad (58)$$

Definiamo le seguenti grandezze:

- forza elettromotrice indotta nell'avvolgimento 1

$$e_1 = \frac{N_1^2}{\mathcal{R}_{l1}} \frac{di_m}{dt} = L_m \frac{di_m}{dt}$$

Nella quale compare:

- l'induttanza di magnetizzazione

$$L_m = \frac{N_1^2}{\mathcal{R}_c}$$

- l'induttanza di dispersione dell'avvolgimento 1

$$L_{l1} = \frac{N_1^2}{\mathcal{R}_{l1}}$$

Usando tali definizioni nella LKT (57) si ottiene:

$$v_1 = R_1 i_1 + L_{l1} \frac{di_1}{dt} + L_m \frac{di_m}{dt} = R_1 i_1 + L_{l1} \frac{di_1}{dt} + e_1 \quad (59)$$

Moltiplicando la seconda LKT (58) per N_1/N_2 e definendo:

- l'induttanza di dispersione dell'avvolgimento 2

$$L_{l2} = \frac{N_2^2}{\mathcal{R}_{l2}}$$

Allora la seconda LKT può essere espressa così:

$$v_2 = -R_2 i_2 - L_{l2} \frac{di_2}{dt} + \frac{N_2}{N_1} e_1 = -R_2 i_2 - L_{l2} \frac{di_2}{dt} + e_2 \quad (60)$$

dove e_2 è la forza elettromotrice indotta nell'avvolgimento 2.

Le due LKT così rielaborate permettono di ottenere il circuito equivalente del trasformatore rappresentato in [Figura 67](#).

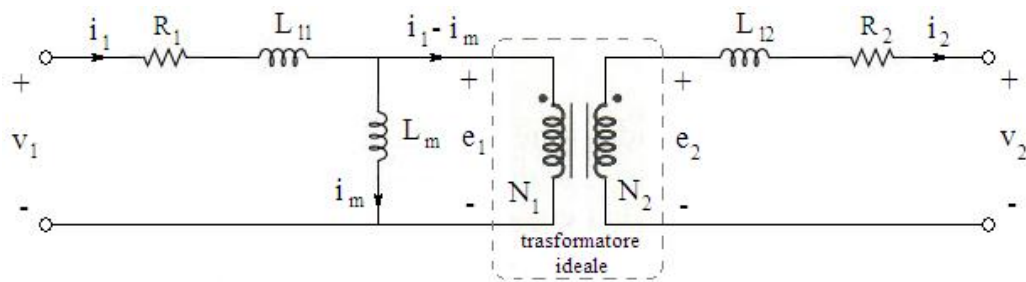


Figura 67 Circuito equivalente trasformatore reale avvolto su nucleo privo di perdite

1.7.2. Trasformatore ideale

Talvolta il circuito equivalente di un trasformatore può essere semplificato mediante le seguenti ipotesi:

- $R_1 = R_2 = 0$ (cioè avvolgimenti realizzati con conduttori ideali)
- $\mathcal{R}_c = 0$ (permeabilità del nucleo $\mu_{fe} = \infty$) e quindi $L_m = \infty$
- $\mathcal{R}_{l1} = \mathcal{R}_{l2} = \infty$ e così $L_{l1} = L_{l2} = 0$ (flussi dispersi ϕ_{l1} e ϕ_{l2} inesistenti)

Potendo formulare queste ipotesi, il circuito equivalente reale del trasformatore si riduce a quello ideale rappresentato in [Figura 68](#).

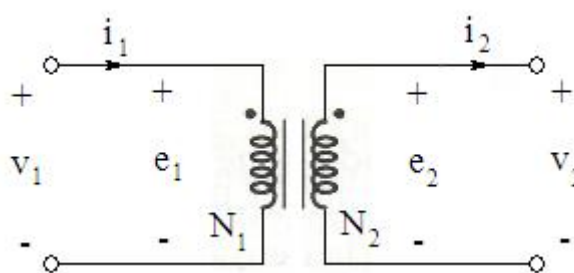


Figura 68 Circuito equivalente trasformatore ideale

In un trasformatore ideale le equazioni diventano

$$v_1 = e_1 \quad v_2 = e_2 = \frac{N_2}{N_1} e_1 \quad o \quad \frac{v_1}{N_1} = \frac{v_2}{N_2} \quad (61)$$

L'equazione (51) può essere riscritta come $\mathcal{R}_c \phi = N_1 i_1 - N_2 i_2 = 0$ se $\mathcal{R}_c = 0$.
Le correnti possono essere espresse in tal modo:

$$N_1 i_1 = N_2 i_2 \quad o \quad \frac{i_1}{i_2} = \frac{N_2}{N_1} \quad (62)$$

Le equazioni precedenti rappresentano il modello matematico di un trasformatore ideale.

1.8. Trasformatore con nucleo caratterizzato da isteresi

Se il trasformatore è avvolto su un nucleo magnetico che ha caratteristica B-H con isteresi allora il flusso variabile nel tempo dissipa potenza nel nucleo. Questa dissipazione, o perdita, deve comparire nel circuito equivalente del trasformatore. Secondo l'equazione (51) il flusso nel nucleo è generato dalla corrente di magnetizzazione i_m che, nel circuito equivalente senza perdite magnetiche della Figura 67, passa attraverso l'induttanza L_m .

In presenza di perdite nel nucleo, i_m continua a generare il flusso nel nucleo e un modo conveniente per rappresentare questa perdita nel circuito equivalente è quello di mettere una resistenza in serie o in parallelo a L_m .

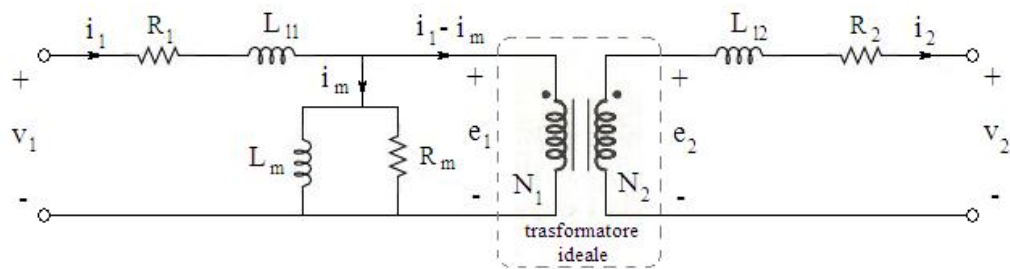


Figura 69 Circuito equivalente trasformatore reale comprendente gli effetti della perdita per isteresi

Per consuetudine si mette in parallelo a L_m una resistenza R_m , rappresentata nella *Figura 69*, che produce le perdite equivalenti del nucleo uguali a e_1^2/R_m .

Capitolo:

2.CONFIGURAZIONI STUDIATE

Vengono nel seguito riassunte le specifiche generali al nostro dc-dc individuate a seguito delle considerazioni fatte nel (*par. 1.2*):

- 6 alimentazioni isolate doppie ovvero tensione positiva V_{GEon} e tensione negativa V_{GEoff} ;
- le alimentazioni devono poter essere variabili a piacere. Devono poter raggiungere il valore massimo in modulo di c.a. 20 V;
- il più possibile semplice ed economico.

2.1. Soluzioni con 6 dc-dc isolati

Una prima soluzione è di impiegare sei dc-dc isolati per realizzare le sei alimentazioni doppie.

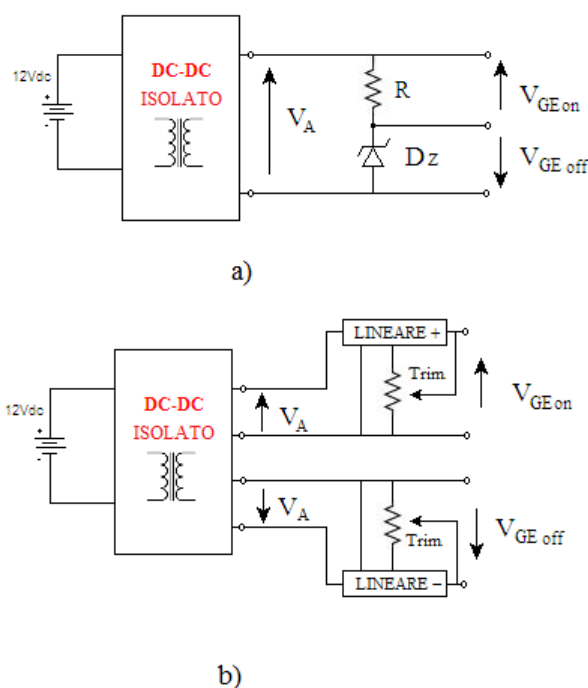


Figura 70 Soluzione con dc-dc isolati per brevità, non sono state disegnate le capacità di stabilizzazione della tensione in uscita e ingresso da ogni stadio

In *Figura 70a* è una prima soluzione in cui la tensione in uscita dal dc-dc viene ripartita attraverso un partitore a zener tale soluzione non presenta la possibilità di variare le alimentazioni. Una soluzione leggermente più complicata è quella in *Figura 70b* in cui attraverso gli alimentatori lineari è possibile stabilizzare ulteriormente la tensione di uscita e variarla a piacere impiegando lineari con uscita variabile. Ne sono esempi LM117 per tensioni positive e LM137 per tensioni negative il loro utilizzo e il dimensionamento, dei pochi componenti di contorno, è presentato efficacemente in [4].

Tale soluzione ha però un difetto principale, quello di impiegare sei dc-dc isolati per realizzare le sei alimentazioni. Questo impatta negativamente sul costo del dispositivo. E non da ultimo lo spazio occupato dal circuito è molto rilevante. Inoltre c'è da considerare che adottando tale soluzione si hanno sei sorgenti di disturbo differenti.

Soluzioni più compatte possono essere raggiunte se si abbandona l'idea di impiegare dc-dc isolati ma demandare l'isolamento a degli stadi di trasformatori in parallelo e l'amplificazione in tensione a un unico dc-dc non isolato. Soluzione presentata nel prossimo paragrafo.

2.2. Soluzioni con 1 dc-dc non isolato, ponte ad h, trasformatore e reti raddrizzatrici

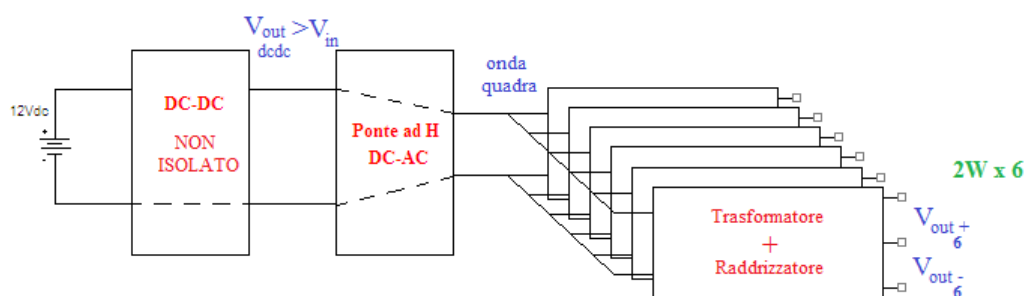


Figura 71 Soluzione con un solo dc-dc non isolato, ponte ad h e sei stadi di isolamento e rettificazione

Il primo elemento che incontriamo è la batteria; essa è una batteria standard di un'autovettura la cui tensione a seconda del SOC (state of charge) e del carico può variare tra 14 V e 9 V e nominalmente avrà valore 12 V.

Il secondo elemento che è un po' il cuore di tale dispositivo è il dc-dc che deve innalzare la tensione e provvedere alla stabilizzazione. Tale dispositivo è un convertitore a commutazione o switching. Dc-dc proprio perché fa passare da una tensione continua a un'altra tensione continua di valore arbitrario. Si è affrontato lo studio di dimensionamento e simulazione di due dispositivi diversi, step-up (*par. 1.3.2*) e buck-boost modificato (*par. 1.3.5*) in tre casi, come già introdotto nel (*par. 1.4*) con tre driver PWM differenti per ricavarne le peculiarità. Poi si è deciso di implementare la soluzione meno classica studiata. Il valore della tensione di uscita dipende dagli stadi che vengono collocati successivamente ad esso. La scelta della tensione di uscita nominale costituisce un dato per il dimensionamento di tali convertitori.

Il seguente sottocircuito è il ponte ad H visto come convertitore dc-ac, (*par. 1.5*). Dc-ac proprio perché fa passare da una tensione continua in ingresso a una tensione alternata in uscita un'onda quadra. Per il suo pilotaggio si è impiegato un dispositivo, il TL494, presentato nel (*par. 1.6.1*) che è un controllore largamente diffuso in elettronica di potenza. Nelle varie varianti affrontate tale circuito, rimane una costante.

Il blocco seguente schematizza due elementi distinti a questo livello introduttivo di dettaglio, sono stati accorpati insieme. Tale circuito è stato studiato in tre possibili varianti e quella ritenuta più efficace è stata realizzata.

In uscita la potenza assorbita dal carico si è ipotizzata essere $2W$ poiché come si è potuto notare nel (*par. 1.2.2*) la potenza teorica utile alla commutazione del IGBT è di circa $1 W$ per avere un margine di sicurezza si è moltiplicato per 2.

La configurazione innovativa studiata, mostrata in [Figura 71](#), presenta i seguenti vantaggi rispetto alle soluzioni più classiche.

- Riduzione dello spazio occupato;
- Unica sorgente di disturbo;
- Tale dispositivo è tipicamente collocato sulle schede in cui risiedono i circuiti di media potenza dell'inverter e insieme ad essa vi è la scheda in cui risiedono i o il μC . Possono essere presenti più di un dispositivo di controllo

nel caso automobilistico, in cui ad esempio, uno si occupa del controllo motore uno dell'interfaccia con il conducente ecc... E' inevitabile che tali dispositivi vadano alimentati e in un'ottica di riduzione dei costi e soprattutto dello spazio e peso a bordo veicolo risulta molto conveniente realizzare tutte le alimentazioni con un solo circuito elettronico. Altre alimentazioni ausiliarie possono essere collegate con una struttura simile a quella mostrata in *Figura 71*, ponendo in parallelo ai sei stadi di uscita un altro stadio di uscita per le alimentazioni "secondarie".

Nei (*par. 2.2.1, 2.2.2 e 2.2.3*) si presentano tre possibili stadi di uscita. Se ne studiano le uscite in tensione nei valori medi.

2.2.1. Prima soluzione stadio di isolamento e raddrizzatore

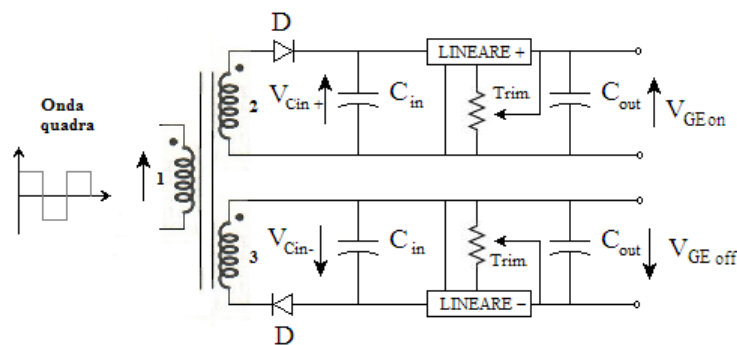


Figura 72 Prima soluzione stadio di uscita

Supponendo il trasformatore ideale (*par. 1.7.2*), poniamo una tensione d'ingresso al trasformatore ad onda quadra di ampiezza: V_d la tensione in uscita sul condensatore d'ingresso nel ramo alto sarà data dalla (63).

$$V_{Cin+} = \frac{N_2}{N_1} V_d - V_{fdiodo} \quad (63)$$

Dove si è indicato con N_2 e N_1 il numero di spire degli avvolgimenti 1 e 2.

E con V_{fdiodo} la caduta di tensione del diodo impiegando diodi schottky si possono ottenere tensioni di soglia dell'ordine dei 0.35 V contro i 0.6 V di un comune diodo.

In modo equivalente per l'altro ramo:

$$V_{Cin-} = -\frac{N_3}{N_1} V_d + V_{fdiodo} \quad (64)$$

I dispositivi lineari classici, ad esempio quelli menzionati nel (par. 2.1) per funzionare correttamente necessitano che:

$$3V < (V_{IN} - V_{OUT}) < 40V$$

La massima tensione ottenibile in uscita sarà:

$$V_{GEon MAX} = \left(\frac{N_2}{N_1} V_d - V_{fdiodo} \right) - 3V \quad (65)$$

$$V_{GEoff MAX} = \left(-\frac{N_3}{N_1} V_d + V_{fdiodo} \right) + 3V \quad (66)$$

Dispositivi che consentono di funzionare con cadute di tensione più piccole sono i dc-dc lineari LDO (low drop out) che riescono a lavorare con caduta di tensione dell'ordine del Volt.

Le equazioni (64), (65) e (66) consentono di dimensionare il circuito di [Figura 72](#).

2.2.2. Seconda soluzione stadio di isolamento e raddrizzatore

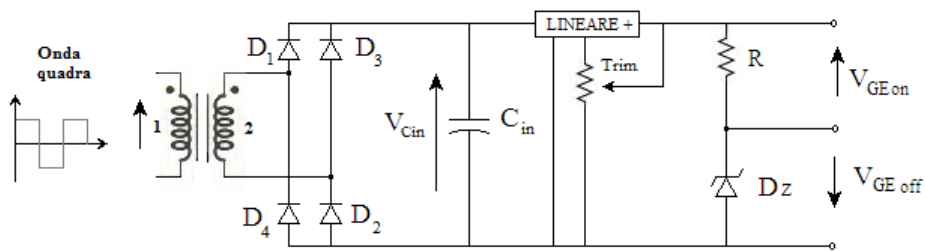


Figura 73 Seconda soluzione stadio di uscita

Supponendo il trasformatore ideale (par. 1.7.2), poniamo una tensione in ingresso al trasformatore ad onda quadra di ampiezza: V_d .

Rispetto alla prima soluzione presentata il trasformatore ha un primario e un solo secondario, in seguito troviamo un ponte a diodi la tensione raddrizzata sul condensatore in ingresso, avrà valore mostrato in (67)

$$V_{Cin} = \frac{N_2}{N_1} V_d - 2 \cdot V_{fdiodo} \quad (67)$$

Nel circuito in *Figura 73* si perde la possibilità di variare la tensione negativa V_{GEOff} .

Infatti dalla scelta della tensione di zener del diodo Dz dipende il valore della tensione $V_{GEOff} = V_Z$ il valore della tensione in uscita del lineare sarà:

$$V_{out LIN+} = V_{GEon} - V_{GEOff} = V_{GEon} - V_Z$$

La tensione positiva V_{GEon} si può variare impiegando un lineare con uscita variabile come quello mostrato nello schema in *Figura 73*. La tensione positiva massima che si può ottenere impiegando dei comuni dc-dc lineari è data dall'equazione più sotto:

$$V_{GEon MAX} = \left(\frac{N_2}{N_1} V_d - V_{fdiodo} \right) - 3V - V_Z \quad (68)$$

2.2.3. Terza soluzione stadio di isolamento e raddrizzatore

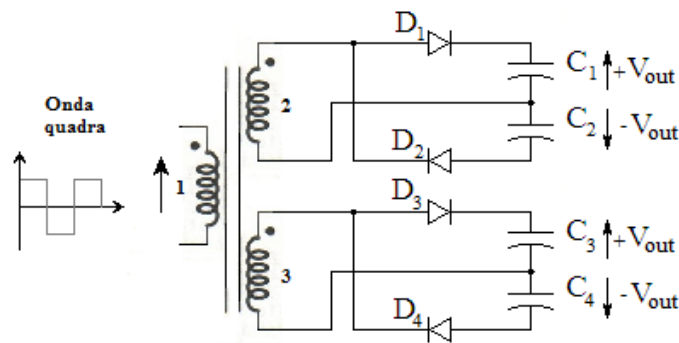


Figura 74 Terza soluzione stadio di uscita

Rispetto alle altre configurazioni quella presentata in questo paragrafo risulta molto più compatta. Tramite un trasformatore con doppio secondario realizzo due alimentazioni per i dispositivi a semiconduttore dell'inverter trifase, di fatto si utilizza un trasformatore per ogni ramo dell'inverter.

Supponendo il trasformatore ideale (*par. 1.7.2*), poniamo una tensione in ingresso al trasformatore ad onda quadra di ampiezza: V_d .

Durante la semionda positiva è polarizzato il diodo D_1 mentre D_2 è contro polarizzato, dunque si carica il condensatore C_1 ; durante la semionda negativa il diodo D_2 è polarizzato direttamente mentre D_1 inversamente dunque C_2 si carica.

La carica continua finché i condensatori non raggiungono la tensione in uscita dal trasformatore meno la tensione di caduta diretta del diodo forward voltage.

$$V_{out+} = \frac{N_2}{N_1} V_d - V_{fdiodo} \quad (69)$$

$$V_{out-} = -\frac{N_3}{N_1} V_d + V_{fdiodo} \quad (70)$$

La configurazione proposta in *Figura 74* non prevede la possibilità di variare il valore della tensione continua in uscita, tale funzionalità può essere raggiunta in due modi:

- Un primo modo già visto in *Figura 72* è di impiegare due lineari per ogni alimentazione, aggiungendo uno stadio concettualmente schematizzato in *Figura 75*. Il cui funzionamento è stato presentato nel (*par. 2.2.1*).

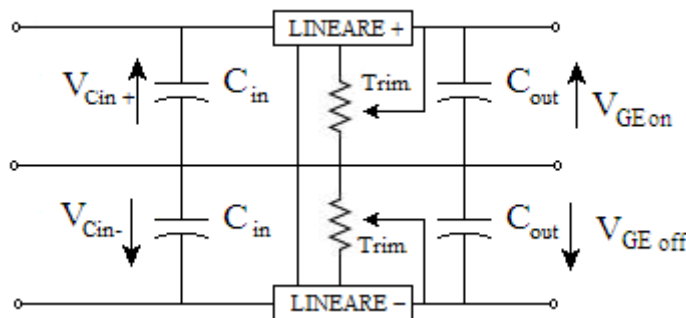


Figura 75 Stadio che realizza uscite variabili

- Una seconda possibilità è di far variare i tempi morti dell'onda quadra in ingresso al primo stadio. Come mostrato in *Figura 76*.

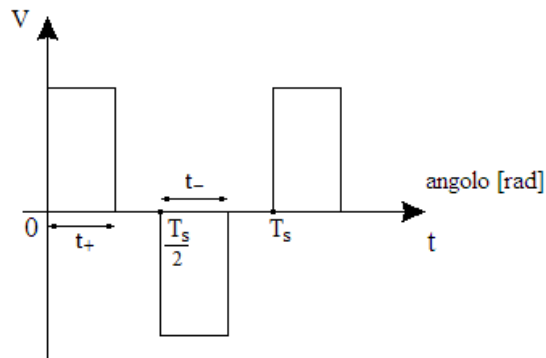


Figura 76 Onda quadra con tempi morti variabili

Esaminiamo in dettaglio quest'ultima possibilità. Definiamo il fattore di parzializzazione del ponte come:

$$\Delta_{ponte\ h} = \frac{t_+}{T_s/2} = \frac{t_-}{T_s/2} \quad (71)$$

Avendo indicato con t_+ il tempo durante il quale l'onda raggiunge il valore massimo V_d nel periodo, mentre con t_- il tempo durante il quale l'onda raggiunge il valore minimo $-V_d$.

Le tensioni medie in uscita dallo stadio di [Figura 74](#) (69) e (70) diventano:

$$V_{out+} = \frac{N_2}{N_1} V_d \Delta_{ponte\ h} - V_{fdiodo} \quad (72)$$

$$V_{out-} = -\frac{N_3}{N_1} V_d \Delta_{ponte\ h} + V_{fdiodo} \quad (73)$$

Dalla (72) e dalla (73) si può notare come variando $\Delta_{ponte\ h}$ si possa variare il valor medio di V_{out} .

Tale soluzione consente di mantenere simmetriche le alimentazioni, $V_{out+} = -V_{out-}$ un'altra soluzione che complica il controllo del ponte ad h notevolmente è rappresentata dall'idea seguente.

Se fosse possibile variare il tempo durante il quale l'onda raggiunge il valore massimo nel periodo dell'onda quadra, t_+ indipendentemente dal tempo durante il quale l'onda raggiunge il valore minimo, t_- si potrebbe ottenere:

$$V_{out+} \neq |V_{out-}|$$

Modificando la definizione in (71) con la seguente:

$$\Delta_{ponte\ h+} = \frac{t_+}{T_s/2} \quad (74)$$

$$\Delta_{ponte\ h-} = \frac{t_-}{T_s/2} \quad (75)$$

Ottenendo

$$V_{out+} = \frac{N_2}{N_1} V_d \Delta_{ponte\ h+} - V_{fdiodo} \quad (76)$$

$$V_{out-} = -\frac{N_3}{N_1} V_d \Delta_{ponte\ h-} + V_{fdiodo} \quad (77)$$

Quest'ultima soluzione è stata poi simulata e realizzata nella variante con

$$\Delta_{ponte\ h} = \frac{t_+}{T_s/2} = \frac{t_-}{T_s/2}$$

Riassumendo si è deciso di impiegare la soluzione che fa uso di un singolo dc-dc del ponte ad h con la possibilità di variare i tempi morti dell'onda quadra in modo vincolato per la semionda positiva e negativa.

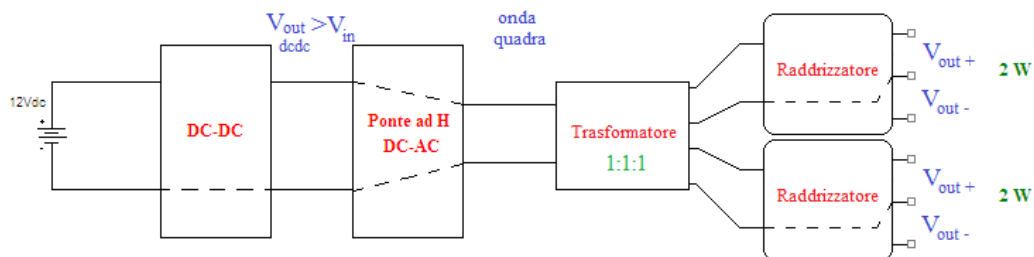


Figura 77 Soluzione finale simulata e realizzata

Capitolo:

3.STRUMENTI DI SIMULAZIONE, DIMENSIONAMENTI E MODELLI

3.1. Strumenti di simulazione impiegati

Le modellazioni presentate in seguito sono state realizzate con 2 differenti software di simulazione il primo è il noto Pspice, il secondo è Portunus il primo è stato impiegato soprattutto nella fase introduttiva durante la quale sono stati scelti i diversi componenti facenti parte del sistema da realizzare, mentre Portunus il secondo è stato impiegato per modellare il sistema complessivo di alimentazione.

3.2. PSpice

L'apprendimento di Pspice e il relativo link al software sono stati disponibili nel materiale didattico multimediale al sito [19] del Politecnico di Milano.

Il software è stato impiegato nella fase introduttiva in virtù delle possibilità offerte dalla diffusione di tale programma che fa uso di Spice per la parte di simulazione. Spice è il programma di simulazione e modellazione più diffuso in ambito elettronico è impiegato da diversi EDA: Electronic Design Automation come Orcad, Eagle e Mentor. Tale diffusione ha indotto i produttori di dispositivi elettrici ed elettronici a fornire i modelli dei componenti discreti prodotti, tali modelli inoltre sono free e disponibili sui siti dei maggiori costruttori e distributori. Nel presente lavoro si è dunque deciso di impiegare i modelli disponibili in rete per velocizzare la fase di modellazione dei dispositivi simulati.

3.3. Portunus

Nell'ambito dell'esperienza di Tesi mi è stata offerta, inoltre, la possibilità di partecipare a un corso gratuito di tre giorni offerto dalla casa distributrice di tale software e mi è stata data la possibilità di impiegare un full-licence per 2 mesi. Portunus della CEDRAT è distribuito in Italia dalla Spin Applicazioni Magnetiche.

Portunus è un software che consente di eseguire simulazioni di sistema, in altre parole consente di modellare sistemi multi fisici o multi dominio.

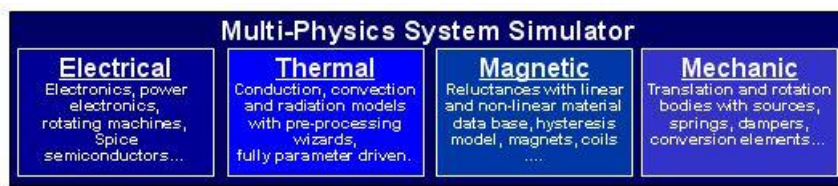


Figura 78 Modelli multifisici www.cedrat.com

Si è in grado dunque di modellare in un unico sheet sistemi elettrici, sistemi termici, sistemi meccanici 2D e sistemi magnetici. E' possibile descrivere il modello del sistema, gli attuatori, i sensori e il controllo ovvero modellare un sistema mecatronico in tutte le sue parti.

In particolare Portunus ben si presta a comunicare con tutta una serie di programmi del gruppo Cedrat e non.



Figura 79 Cosimulazione da slide del corso

La comunicazione di Portunus come schematizzato in [Figura 79](#) non è identica con tutti i programmi, mentre con Flux e simulink vi è, una vera e propria co-simulazione, con gli altri vi è una comunicazione unidirezionale. Per co-simulazione si intende che ad ogni time step Portunus fornisce gli “ingressi” al sistema e Flux restituisce le “uscite” più in termini sistemistici il modello viene visto come un blocco causale. L'altro tipo di comunicazione definita unidirezionale di fatto consiste nel permettere all'utente di esportare in Portunus una rete equivalente o un modello equivalente del sistema modellato impiegando gli altri programmi.

3.3.1. Differenti approcci linguistici

Sono disponibili diversi linguaggi per modellare il proprio sistema:

- Reti;
- Macchina a Stati (Automi);
- Schemi a blocchi;
- Spice;
- C;
- VHDL.

I modelli nativi di Portunus sono tutti scritti in linguaggio C++, dunque con un linguaggio di programmazione a oggetti. L'aggregazione di modelli semplici è fatta in automatico dal programma da qui il vantaggio per il progettista di non dover rimodellare tutto dall'inizio riscrivendo l'intero sistema di equazioni basta sostituire la parte di sistema da modificare. La modellazione del sistema è quella tipica della modellazione a oggetti, le nutrite librerie fisiche elettriche, termiche, magnetiche e quelle relative ai blocchi funzionali consentono di modellare con efficacia la realtà.

3.3.2. Differenti tipologie di analisi

Molto simili a quelle offerte da programmi che impiegano Spice come linguaggio descrittivo:

- Transient con Frequency domain simulations, Steady-state e Operating point calculation;
- Analisi AC;
- Analisi DC;
- Calcolo punto di lavoro;

3.3.3. Modelli matematici e algoritmi di integrazione

I modelli matematici che vengono impiegati per descrivere i singoli modelli di uno sheet sono equazioni algebriche (algebraic equation), equazioni differenziali

ordinarie (ODE Ordinary Differential Equation) o un mix ovvero i DAE differential algebraic equations.

Gli algoritmi di risoluzione che possono essere scelti da parte dell'utente sono 2 entrambi impliciti (adatti a risolvere sistemi di equazione ODE ma anche DAE) metodo di Eulero implicito e trapezi implicito.

3.3.4. L'interfaccia di Portunus

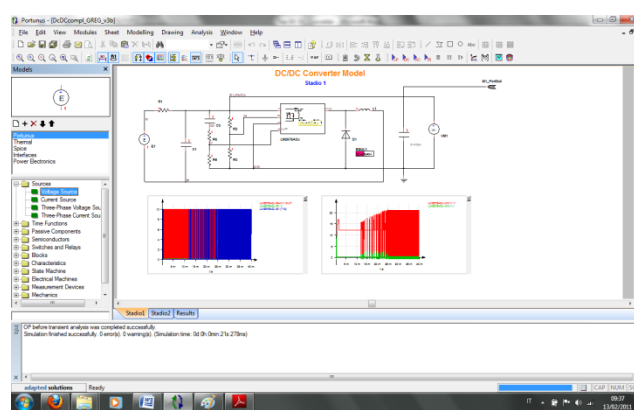


Figura 80 L'interfaccia di Portunus

L'area più grossa della videata è dedicata agli sheet del modello, una peculiarità molto apprezzabile di questo programma è quella di consentire in un unico foglio di visualizzare il modello di simulazione e i risultati di simulazione. Questo risulta molto utile in fase di realizzazione del modello.

Nella prima riga della barra degli strumenti abbiamo a disposizione tutti gli shortcut di percorsi accessibili dai menu sopra in particolare troviamo gli short cut di salvataggio e apertura file mentre sulla destra quelli per scrivere sullo sheet e disegnare forme geometriche.

Nella riga inferiore troviamo i pulsanti relativi alla modellazione e simulazione ad esempio troviamo quelli per lo zoom, quelli per attivare e disattivare le visualizzazioni sullo sheet poi quelli realmente modellistici per tirare i fili, introdurre la massa e creare subsheet. Questi sono molto utili per la creazione di sotto modelli o modelli a un diverso livello di visualizzazione ad esempio in *Figura 80* è visibile quello relativo all'LM2575ADJ.

Poi continuando verso destra troviamo i pulsanti per far partire le diverse simulazioni.

Sulla sinistra troviamo l'accesso ai modelli delle librerie, che possono essere posti nel nostro sheet.

In particolare troviamo le seguenti macro librerie:

- Portunus; che contiene tutti i principali modelli elettrici e non, come ad esempio diverse tipologie di sorgenti, libreria dei semiconduttori come igt, mosfet, diodi ecc..., libreria componenti passivi resistori, induttori, condensatori anche non lineari linee di trasmissione ecc..., libreria blocks in cui sono presenti tutti i blocchi funzionali integratore, derivatore, funzione di trasferimento a tempo continuo e a tempo discreto, ritardo sample and hold utili alla modellazione del controllo digitale o continuo,

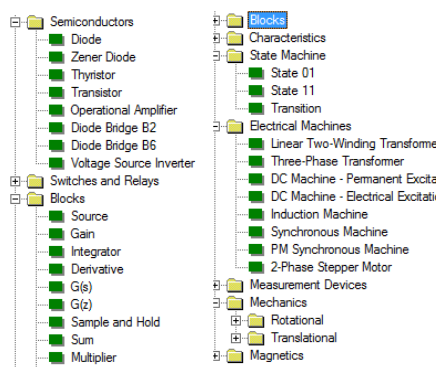


Figura 81 Libreria Semiconductor e Blocks e a fianco Libreria State Machine e Electrical Machines

inoltre sono presenti le librerie relative alla modellazione tramite macchina a stati e librerie relative a macchine elettriche visibili in [Figura 81](#) a destra.

- La seconda macrolibreria che troviamo è quella relativa ai modelli termici.
- Poi vi è quella di Spice, dove sono presenti i principali modelli Spice come ad esempio mosfet, diodi ecc... con i parametri dei modelli impiegati da tale linguaggio di modellazioni dei circuiti elettrici ed elettronici.
- Poi troviamo la libreria interfaces in cui sono presenti le interfacce di comunicazione in cosimulazione per Flux e di input o output con simulink, blocchi che consentono di importare modelli di InCa, Simulink, Spice e modelli scritti in linguaggio VHDL.

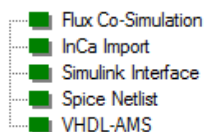


Figura 82 Elementi libreria Interfaces

- Poi infine vi è la libreria di Power Electronics in cui sono presenti i modelli fisici di AC/DC, DC/DC, DC/AC, AC/AC, inoltre si segnala la presenza delle trasformate di Park e Clark e controlli V/Hz e per finire modelli elettro-termici per igbt di potenza.

3.3.5. Alcuni modelli principali delle librerie

MODELLI DIODO



Facendo doppio clic sul diodo in Portunus appare una finestra in cui si può specificare il nome di una caratteristica.

La caratteristica è specificata tramite blocchetti, da portare sullo sheet, dalla libreria Characteristics è possibile scegliere tra diverse tipologie Equivalent Line, Exponential Function e 2D-Look-Up Table.

Si deve definire una relazione tra corrente e tensione considerando come x la corrente e y la tensione.

Equivalent Line

General	
Internal Name	EQU
Parameters	
FV	"Forward Voltage" [V] Defines the transition from blocking to conducting mode
BR	Bulk Resistance [Ohm] Resistance in conducting mode
RR	Reverse Resistance [Ohm] Resistance in blocking mode
Formula	
If ($x < F_V$) $y = \frac{x}{R_R}$ else $y = \frac{F_V}{R_R} + \frac{x - F_V}{R_R}$	

Figura 83 Equivalent Line

La formula nel caso di caratteristica lineare è visibile in [Figura 83](#).

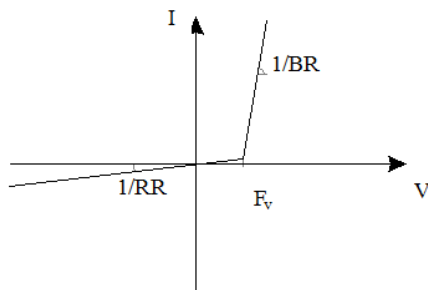


Figura 84 Caratteristica lineare diodo

Equivalentemente avendo a disposizione il parametro saturation current [A] e thermal voltage [V] una caratteristica sicuramente più vicina alla realtà può essere impiegata.

Exponential Function

General	
Internal Name	EXP
Parameters	
SC	Saturation Current [A]
TV	Thermal Voltage [V]
RR	Reverse Resistance [Ohm]
Formula	
$y = SC * (e^{\frac{x}{TV}} - 1.0)$	

Figura 85 Caratteristica esponenziale

Altrimenti si può specificare direttamente la caratteristica per punti (corrente, tensione). Ad esempio derivante da caratterizzazione sperimentale.

MODELLI TRANSISTOR



Il modello del transistor nativo di Portunus si comporta dal punto di vista concettuale in maniera molto simile a quella del diodo visto prima. Infatti entrando nelle proprietà del dispositivo, si può impostare la caratteristica in zona di saturazione. Il pilotaggio avviene tramite un segnale “logico”. Per segnale di

controllo > 0 si accende e si spegne per un segnale di controllo ≤ 0 , tale segnale di pilotaggio può essere definito, ad esempio, tramite un blocco PWM. Successivamente si specifica la blocking resistance BIR che definisce la zona di funzionamento nello stato d'interdizione del dispositivo a semiconduttore. Tale modellistica si presta bene a modellare il mosfet in due delle sue zone di funzionamento quelle in saturazione e in interdizione.

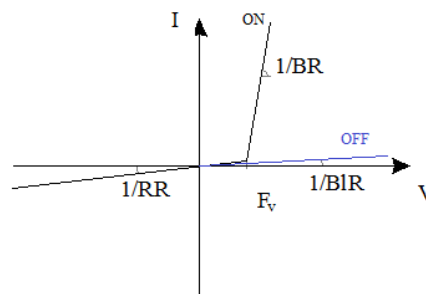


Figura 86 Caratteristica transistor

In *Figura 86* è visibile la relazione (I, V) del transistor nel caso di caratteristica lineare.

BLOCCO PONTE AD H

In Portunus è chiamato single phase inverter.

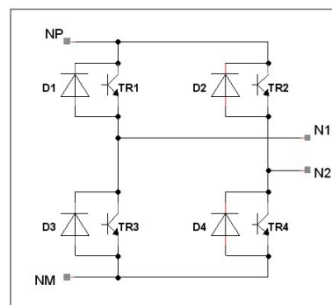


Figura 87 Schema single phase inverter

Tra le proprietà dell'oggetto possono essere indicati i segnali di comando e le caratteristiche di diodo e transistor come visto in modello diodo e modello transistor.

BLOCCO PWM



Il blocco PWM è un blocco molto utile che implementa un onda quadra con durata di stato alto dell'onda variabile in funzione del duty cycle impostato. Tra i parametri che si possono impostare compare il periodo dell'onda, il ritardo temporale, lo sfasamento angolare e il duty cycle.

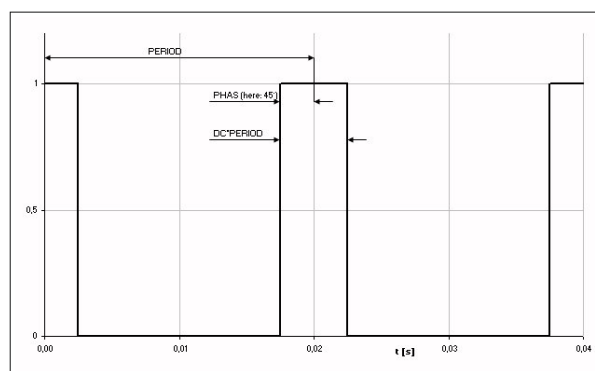
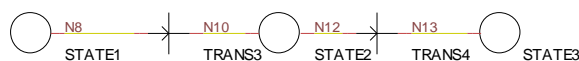


Figura 88 Parametri impostabili per blocco PWM

MACCHINA A STATI O AUTOMI



La loro funzione è di modellare la parte sequenziale logica dell'oggetto di nostro interesse. La sintassi di tale linguaggio è quello classico degli automi: gli stati devono essere intervallati da transizioni che abilitano lo stato stesso all'occorrenza di un evento indicato nella transizione, tramite gli stati si possono assegnare valori alle variabili valori logici oppure valori appartenenti all'insieme dei numeri reali.

Lo stato può avere associate varie tipologie di azioni come indicato in [Figura 89](#).

Action	Description	Example
STEP	Equation called at every simulation step as long as the state is active. Action won't be executed during DC- or OP-Analysis.	$a = 325 \sin(314 \cdot t)$
SET	Equation called once after the activation of the state	Enable = 0 E1.DC = 300 P=R1.I*R1.V
DELAY	Resetting a variable to FALSE and starting a timer. At the expiration of the timer the variable is set to TRUE again. Action won't be executed during DC- or OP-Analysis.	a=#10m

Figura 89 Tipologie di azioni associate a uno stato

Nel caso di transizioni parallele dipartite da un comune stato la transizione che scatta prima o quella a maggiore priorità scatterà effettivamente.

MUTUO INDUTTORE



Tale elemento è utile per accoppiare i flussi tra due induttore. Attraverso il fattore K si definisce il coefficiente di mutuo accoppiamento.

In accordo con la notazione vista nel (par. 1.7) si ricavano i legami con la notazione di Spice e Portunus.

$$v_1 = R_1 i_1 + L_{l1} \frac{di_1}{dt} + L_m \frac{di_m}{dt} \quad (78)$$

$$v_2 = -R_2 i_2 - L_{l2} \frac{di_2}{dt} + \frac{N_2}{N_1} L_m \frac{di_m}{dt} \quad (79)$$

$$\text{Noto che: } i_m = i_1 - \frac{N_2 i_2}{N_1}$$

$$v_1 = R_1 i_1 + L_{l1} \frac{di_1}{dt} + L_m \frac{di_1}{dt} - L_m \frac{N_2}{N_1} \frac{di_2}{dt} \quad (80)$$

$$v_2 = -R_2 i_2 - L_{l2} \frac{di_2}{dt} + \frac{N_2}{N_1} L_m \frac{di_1}{dt} - \left(\frac{N_2}{N_1}\right)^2 L_m \frac{di_2}{dt} \quad (81)$$

$$\text{Definendo } L_1 = L_m \text{ e } L_2 = \left(\frac{N_2}{N_1}\right)^2 L_m$$

Nella notazione usata in Spice e in Portunus: $M = k \cdot \sqrt{L_1 \cdot L_2}$

$$v_1 = \frac{d\psi_1}{dt} = \frac{d(\psi_{11} + \psi_{12})}{dt} = \frac{d(L_1 \cdot i_1 + M \cdot i_2)}{dt} = \frac{d(L_1 \cdot i_1 + k \cdot \sqrt{L_1 \cdot L_2} \cdot i_2)}{dt} \quad (82)$$

$$v_2 = \frac{d\psi_2}{dt} = \frac{d(\psi_{21} + \psi_{22})}{dt} = \frac{d(L_2 \cdot i_2 + M \cdot i_1)}{dt} = \frac{d(L_2 \cdot i_2 + k \cdot \sqrt{L_1 \cdot L_2} \cdot i_1)}{dt} \quad (83)$$

Se le induttanze sono costanti:

$$v_1 = L_1 \frac{di_1}{dt} + k \cdot \sqrt{L_1 \cdot L_2} \frac{di_2}{dt} \quad (84)$$

$$v_2 = L_2 \frac{di_2}{dt} + k \cdot \sqrt{L_1 \cdot L_2} \frac{di_1}{dt} \quad (85)$$

Quindi:

$$\frac{N_2}{N_1} L_m = M = k \cdot \sqrt{L_1 \cdot L_2} \quad (86)$$

In Portunus come in Spice si specificano L_1, L_2 e k in tale modo si è fissato anche il rapporto di trasformazione ricavato da:

$$\frac{L_1}{L_2} = \left(\frac{N_1}{N_2} \right)^2 \quad (87)$$

3.3.6. Determinazione parametri caratteristici diodi e transistor dai datasheet

Prendiamo in considerazione la [Figura 86](#), che riassume il comportamento di diodo e transistor, nel caso del diodo non vi è la caratteristica blu.

Per quanto riguarda i diodi ho pensato di operare nel modo seguente:

$$BR = \frac{V_{F MAX}^* - V_{F MIN}^*}{I_{F MAX}} \quad (88)$$

$$RR = \frac{V_{RR}}{I_R^*} \quad (89)$$

$$FV = F_{V MIN} \quad (90)$$

$V_{F MAX}^*$ Max Forward voltage drop



$V_{F MIN}^*$ Min Forward voltage drop

$I_{F MAX}$ Max Forward current

V_{RR} Repetitive peak current

I_R^* Reverse leakage current

$F_{V MIN}$ Min Forward voltage o valore iniziale del ginocchio nelle caratteristiche (V, I) del dispositivo.

Nel caso si debba modellare un transistor o un mosfet:

$$BR = R_{DS on} \quad (91)$$

$$RR = \frac{V_{(BR)DSS}}{I_{Dtest}} \quad (92)$$

$$FV = F_{V MIN} \quad (93)$$

$R_{DS on}$ Resistenza equivalente in stato di conduzione

$V_{(BR)DSS}$ Drain to source break down voltage

I_{Dtest} è la corrente misurata relativa alla $V_{(BR)DSS}$ durante le prove del costruttore

$F_{V MIN}$ Min Forward voltage o valore iniziale del ginocchio nelle caratteristiche (V, I) del dispositivo.

Parametri disponibili effettivamente su tutti i datasheet di tali componenti.

3.4. ESEMPIO 1 DC-DC STEP-UP CON MC34063

Gli esempi mostrati in questo capitolo sono il frutto di differenti approcci per comprendere il funzionamento reale di tali dispositivi; le specifiche in tensione di uscita in esempio 1 e esempio 2 sono le stesse e non sono poi quelli impiegati per il dimensionamento del dispositivo realizzato in esempio 3, per via di alcune scelte progettuali spiegate nel seguito. Il motivo principale è il seguente: inizialmente si pensava di innalzare dalla tensione di batteria 12 V a una tensione di 30 V fare la conversione dc-ac e isolare tramite il trasformatore come spiegato nelle scelte 1 e 2 dei (*par. 2.2.1, 2.2.2*). Infine a monte del trasformatore si porta la tensione a un valore più basso attraverso dei lineari. Tale soluzione è stata scartata a favore di quella presentata nell'esempio 3 che deriva dalle considerazioni fatte al termine del (*par. 2.2.3*) che presenta una maggiore economicità non facendo uso dei lineari. Si ricorda che il circuito raddrizzatore è da pensarsi realizzato per ogni dispositivo a semiconduttore dell'inverter quindi si sarebbero dovuti impiegare bene 12 lineari, sei per la stabilizzazione della tensione positiva e sei per quella negativa.

Negli esempi come strumento di simulazione è stata usata la versione demo di Pspice e i modelli dei componenti sono stati scaricati dai siti dei costruttori degli stessi che mettono a libera disposizione i file .mod e .lib sotto regolare sottoscrizione di moduli in cui sono indicati i diritti dei realizzatori dei modelli stessi.

La realizzazione dei modelli in Spice ha semplificato notevolmente la fase di ricerca dei componenti con le caratteristiche simili a quelle del dimensionamento. In tutti gli esempi mostrati, sono stati seguiti i passi seguenti:

1. Scelta componenti su catalogo online del distributore;
2. Ricerca modello Pspice su sito del produttore del componente;
3. Simulazione;
4. Se si riscontrano potenze assorbite dai componenti troppo elevate o comportamenti non desiderati si riprende dal punto 1 altrimenti si conclude la ricerca.

In realtà è accaduto di dover reiterare il ciclo al massimo due volte.

Si richiama in *Figura 90* lo schema senza controllo del convertitore step-up.

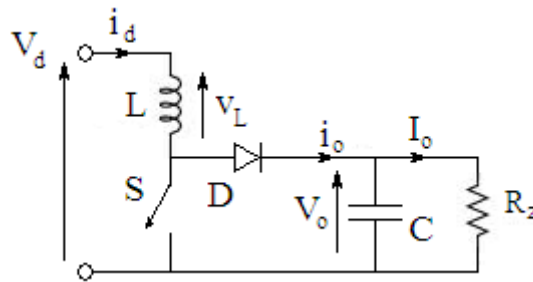


Figura 90 Convertitore step-up

3.4.1. Dimensionamento convertitore

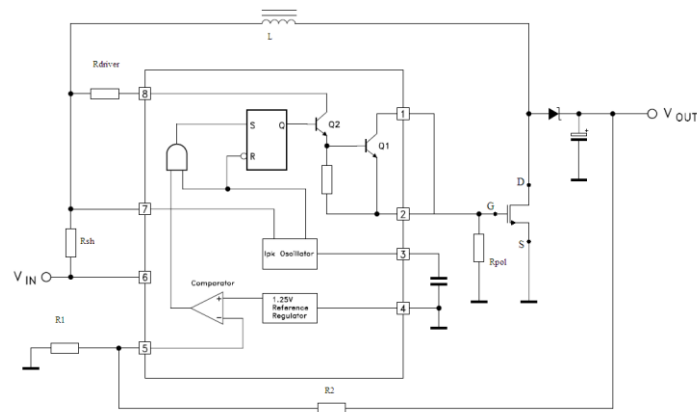


Figura 91 Schema interno MC34063 e configurazione boost

Il dc-dc proposto in questo esempio di dimensionamento è uno step-up.

In *Figura 91* è visibile lo schema interno già ampiamente discusso nel (par. 1.4.1). La scelta del dispositivo tra quelli della famiglia è ricaduta sull'MC34063EBN (E perché raccomandato B per le temperature di esercizio N = DIP 8)

Dimensionamento è stato eseguito da application note [12] e dal paper [13]. Tale dimensionamento consente di individuare i componenti in modo tale che nelle condizioni peggiori si vada al limite della zona di funzionamento discontinua. Per le considerazioni fatte nel (*par. 1.3.2*) basterà aumentare il valore dell'induttanza L per garantire che il dispositivo permanga il più possibile in zona di funzionamento continuativa anche in condizione di carichi ridotti rispetto al nominale.

Si riportano in seguito le equazioni utili al dimensionamento:

Una relazione alternativa alla (23) è la seguente:

$$V_{out} = V_{in} \left(\frac{t_{on}}{t_{off}} \right) + V_{in} \quad (94)$$

Dove il significato di t_{on} e di t_{off} è chiarito in [Figura 92](#).

Durante t_{on} la tensione ai capi dell'induttore vale $V_{in} - V_{sat}$ dove per V_{sat} si intende la tensione manifestata dal transistor tra collettore ed emettitore nel caso del bjt o tra source e drain nel caso si impieghi un mosfet come interruttore esterno. La corrente avrà il seguente andamento nel tempo:

$$i_l(t) = \frac{V_{in} - V_{sat}}{L} t \quad (95)$$

Mentre durante t_{on} la corrente nell'induttore avrà il seguente andamento:

$$i_l(t) = I_{l\text{ picco}} - \frac{V_{out} + V_F - V_{in}}{L} t \quad (96)$$

Ipotizzando che il dispositivo stia funzionando in modalità discontinua come mostrato in [Figura 92](#) varrà la seguente equazione:

$$\begin{aligned} \frac{V_{in} - V_{sat}}{L} t_{on} &= I_{l\text{ picco}} - \frac{V_{out} + V_F - V_{in}}{L} t_{off} \\ \frac{t_{on}}{t_{off}} &= \frac{V_{out} + V_F - V_{in}}{V_{in} - V_{sat}} \end{aligned} \quad (97)$$

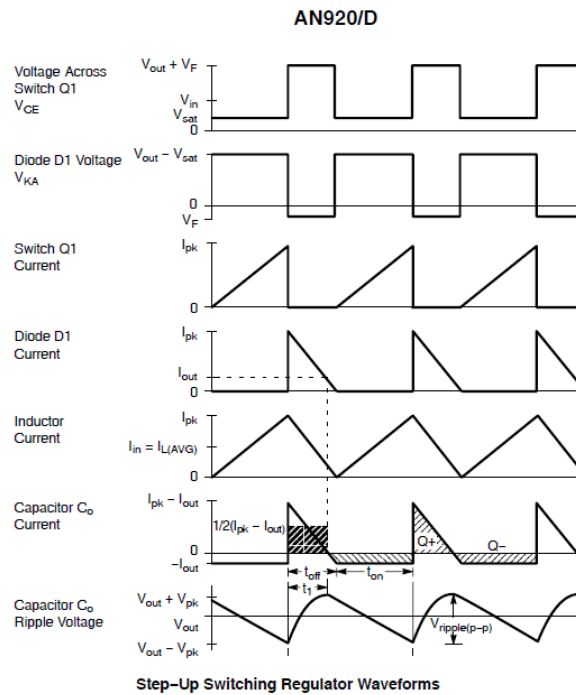


Figura 92 Forme d'onda in configurazione step-up

La corrente nell'induttore carica la capacità in uscita solo durante t_{off} . Se il valore medio della tensione di uscita rimane costante la carica netta fornita dal condensatore, dovrà essere zero come indicato nel penultimo grafico di [Figura 92](#), $Q+ = Q-$.

$$I_{carica} t_{off} = I_{scarica} t_{on} \quad (98)$$

Sostituendo i valori della corrente nel condensatore nell'espressione (98) si ottiene:

$$\left(\frac{I_{l \text{ picco}}}{2} \right) t_{off} = I_{out} (t_{on} + t_{off})$$

$$I_{l \text{ picco}} = 2I_{out} \left(\frac{t_{on}}{t_{off}} + 1 \right) \quad (99)$$

La corrente di picco nell'induttore è uguale a quella nello switch poiché i due sono in serie. $I_{l \text{ picco}} = I_{l \text{ picco sw}}$

Nota la tensione ai capi dell'induttore durante t_{on} e la corrente di picco nello switch si può ricavare un valore minimo per l'induttanza:



$$L_{min} = \frac{V_{in} - V_{sat}}{I_{picco\ sw}} t_{on\ MAX} \quad (100)$$

Dimensionamento eseguito a partire dai seguenti dati:

$$V_{out} = 30V$$

A seguito delle considerazioni fatte nel (par. 2.2), la potenza che il dc-dc dovrà fornire in uscita sarà:

$$P_{out} = 12W$$

$$I_{out} = \frac{P_{out}}{V_{out}} = 0.4\ A$$

$$f_{min} = 100\ kHz$$

$$V_{in\ min} = 9\ V$$

Supponendo:

$$V_{ripple(p-p)} = 0.5\% V_{out} \approx 120mV$$

$$1) \frac{t_{on}}{t_{off}} \Big|_{max} = \frac{V_{out} + V_{f\ diodo} - V_{in\ min}}{V_{in\ min} - V_{sat\ (on\ mos)}} = \frac{30 - 0.8 - 9}{9 - 0.3} \approx 2.5$$

Dati da datasheet maggiorati per cautelarsi.

$$2) t_{on\ max} + t_{off\ min} = t_{on} + t_{off} = \frac{1}{f_{min}} = \frac{1}{100kHz} = 10\ \mu s$$

$$3) t_{off\ min} = \frac{t_{on\ max} + t_{off\ min}}{\frac{t_{on}}{t_{off}} \Big|_{max} + 1} \approx 2.8\ \mu s$$

$$t_{on\ max} \approx 7.2\ \mu s$$

$$4) C_T = 4.0 \times 10^{-5} \cdot t_{on} = 288\ pF \rightarrow 300pF$$

$$5) I_{pk}(switch) = 2 \cdot I_{out} \left(\frac{t_{on}}{t_{off}} \Big|_{max} + 1 \right) = 2 \cdot 0.4\ A \cdot 3.5 = 2.8\ A$$

$$6) L_{min} = \frac{V_{in\ min} - V_{sat\ (on\ mos)}}{I_{pk}(switch)} t_{on\ max} = \frac{9-0.3}{2.8} \cdot 7.2\ \mu s = 22\ \mu H$$

Valore di picco della corrente che può essere ridotto aumentando il valore dell'induttanza necessario per scegliere un induttore commercialmente disponibile B82111-B-C24 VHF Chokes EPCOS da $25 \mu H$

$$7) \Delta I_{pk}(switch) = \frac{V_{in\ min} - V_{sat\ (on\ mos)}}{L} t_{on\ max} = \frac{(9-0.3)V}{25\mu H} \cdot 7.2\ \mu s = 2.5\ A$$

Non abbiamo più la I_{pk} perché aumentando il valore dell'induttanza rispetto al valore calcolato prima, non sarò più al limite della zona di funzionamento discontinua ma entrerà in zona di funzionamento continua della corrente.

Diodo scelto è MUR405 Ultra fast rectifiers (soddisfa in pieno le specifiche di tensione e corrente)

L'n-mos proposto è l'IRFD014 che ha una corrente massima di $I_D = 1.7\ A$

Nel nostro caso il mosfet va bene perché la corrente di picco è inferiore a quella massima sopportabile dall'integrato e la corrente media risulta in modo approssimato pari a :

$$I_{media\ mos} = \frac{t_{on\ max} \cdot I_{pk}(switch)}{2} \frac{1}{T_s} = \frac{2.8 \cdot 7.2\mu s}{2} \frac{1}{10\ \mu s} \approx 1\ A < 1.7\ A$$

$$R_{sh} = \frac{0.33V}{I_{pk}(switch)} = 110\ m\Omega \text{ poi se ne è aggiustato il valore in simulazione.}$$

A partire dall'equazione (25) si ricava:

$$8) C_o \cong \frac{I_{out}}{V_{ripple(p-p)}} t_{on} = 24\mu F \text{ low ESR}$$

All'atto pratico il valore della capacità è scelto all'interno di quelli che sono i valori disponibili in commercio e viene sempre aumentato leggermente per avere meno ripple nella tensione di uscita; poiché non si tiene conto, in tale dimensionamento, degli effetti parassiti presenti nei componenti reali.

$$9) R_1 = \frac{V_{bias}}{I_{in}} = \frac{1.25V}{500\mu A} = 2.5\ k\Omega \rightarrow 2.2\ k\Omega$$

$$R_{2\ max} = R_1 \left(\frac{V_{out\ max}}{1.25} - 1 \right) = 2.2\ k\Omega \left(\frac{32V}{1.25} - 1 \right) = 54.12\ k\Omega$$

$$R_{2\ min} = R_1 \left(\frac{V_{out\ min}}{1.25} - 1 \right) = 2.2\ k\Omega \left(\frac{26V}{1.25} - 1 \right) = 43.56\ k\Omega$$

$R_{trimmer} = 10k\Omega$ in serie a R_2 fissa = $44 k\Omega$

Ottenendo : $V_{out} = 1.25V \left(\frac{R_2 + R_1}{R_1} \right)$ $26.25V < V_{out} < 31.93V$

Sono state affrontate due varianti distinte una con pilotaggio di un bjt npn l'altra con un n-mos.

3.4.2. Modello e risultati di simulazione caso con n-mos esterno.

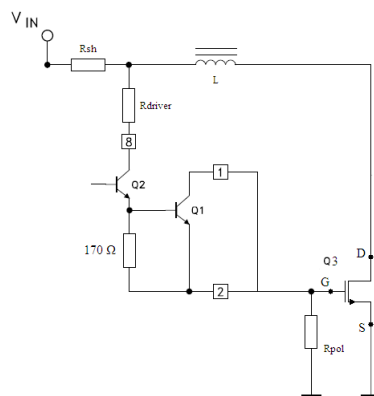


Figura 93 Circuito per il dimensionamento resistenze utili al pilotaggio del bjt

$$I_{B Q1} = 0 A$$

$$I_{R pol} = 10 mA \quad \text{Ipotesi}$$

$$R_{driver} = \frac{V_{in min} - V_{Rsh} - V_{Q2} - V_{GS}}{I_{R pol}} = \frac{9 - 0.33 - 0.3 - 7}{10 mA} \approx 137 \Omega$$

$$R_{pol} = \frac{V_{GS}}{I_{R pol}} = \frac{7}{10 mA} \approx 700 \Omega$$

Il circuito in Pspice si presenta come in [Figura 94](#) in cui si è posta la resistenza di carico in modo da simulare un carico fittizio che assorba $12 W$.

L'n-mos scelto è quello impiegato anche nel ponte ad h.

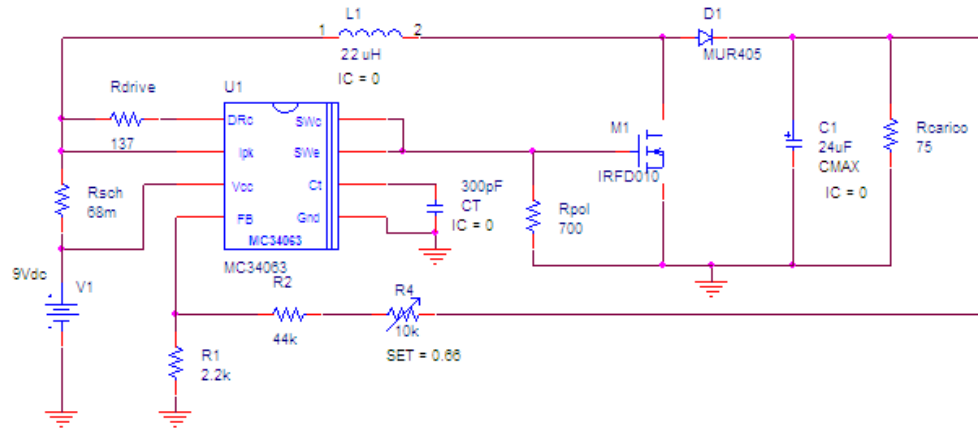


Figura 94 Modello Pspice dc-dc step-up esempio 1

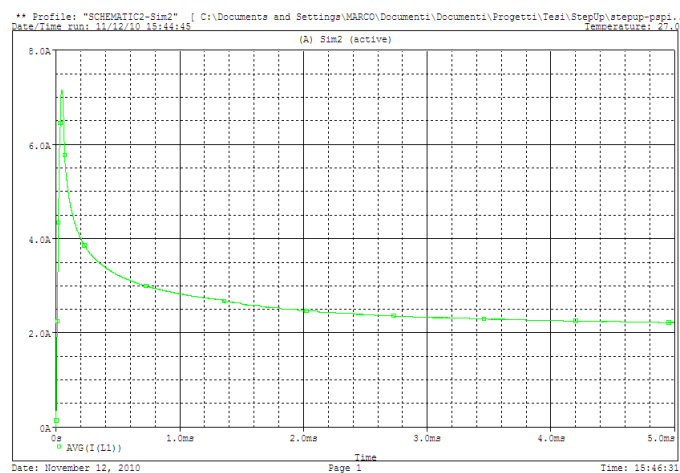


Figura 95 Corrente media nell'induttore

Dalla simulazione si evince che la corrente media nell'induttore risulta anche a regime > 2 A allora si è optato per un induttore che sopporti maggiore corrente B82111-B-C20 VHF Chokes EPCOS da $20 \mu H$ con un'attenuazione maggiore delle oscillazioni di corrente.

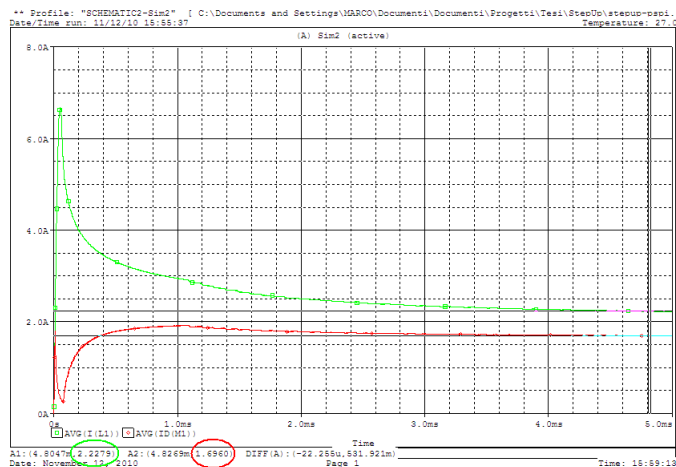


Figura 96 Corrente di drain nell'n-mos in rosso e corrente media nell'induttore

In *Figura 96*, in rosso si può notare la corrente di drain media nel n-mos che risulta al limite rispetto a quanto riportato sul datasheet 1.7 A ma c'è da sottolineare che si è in una fase transitoria dunque a regime si avrà una corrente media ancora inferiore se vogliamo, ci si pone in una condizione cautelativa.

All'aumentare della tensione in ingresso la corrente nell'induttore, e quindi anche quella nel mosfet diminuisce d'intensità, quindi la condizione peggiore è quella simulata in figura sopra.

Nella *Figura 97* e nella *Figura 98* seguenti è possibile notare:

in **BLU** la tensione V_{out}

in **ROSSO** la tensione V_{ds}

in **VERDE** la I_l

In **ROSA** la I_{out}

Nella seconda *Figura 97* sono evidenziati i valori di V_{out} e I_{out}

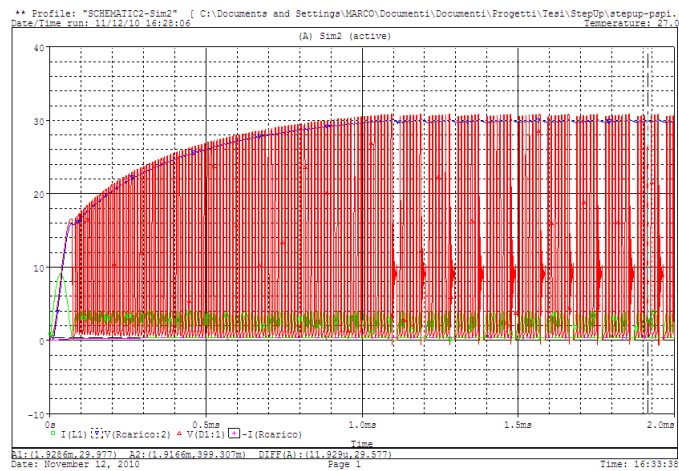


Figura 97 Risultati simulazione caso n-mos

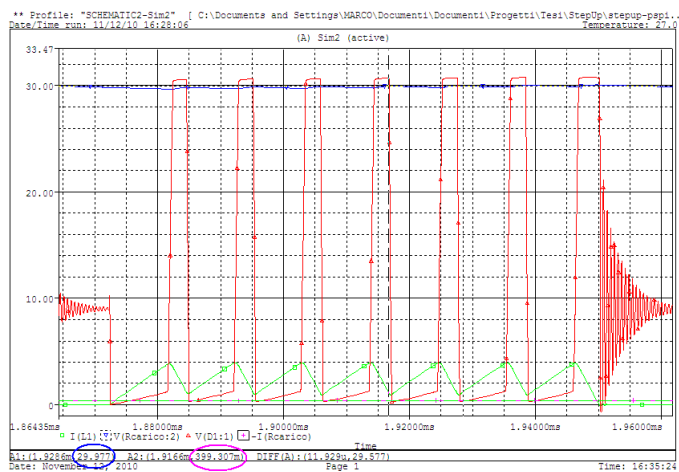


Figura 98 Zoom risultati simulazione caso n-mos

Nella [Figura 99](#) seguente è mostrata la tensione di feedback in rosso e la corrente di alimentazione per osservarne l'andamento e l'ampiezza, ed è messo in rilievo cosa accade negli istanti in cui l'errore cambia segno.

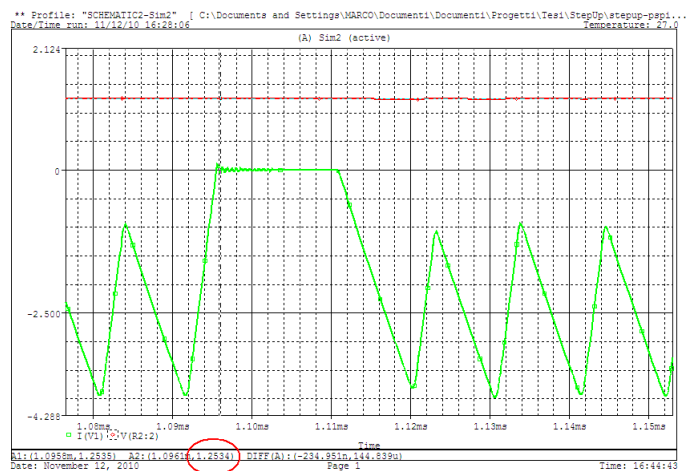


Figura 99 Zoom su istante d'inversione errore di tensione

Nel caso in cui l'errore di tensione cambi segno o equivalentemente quando la tensione di uscita ripartita supera il valore di riferimento come visibile in [Figura 98](#) si generano delle forti oscillazioni. Il funzionamento del dispositivo è garantito nella simulazione certo che in vista di una realizzazione pratica non è confortante. Questo comportamento bizzarro è stato imputato inizialmente ha uno scorretto impiego di un mosfet invece di un bjt.

Preoccupati da tale comportamento, si è variata la configurazione usando un BJT al posto di un MOS proprio come indicato sul datasheet.

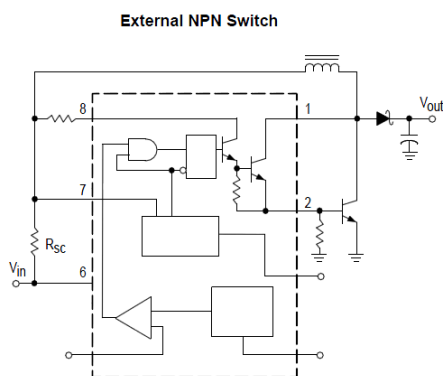


Figura 100 Schema con bjt esterno presente sul datasheet

Fatti tutti i dovuti calcoli per individuare i valori di R_{drive1} e R_{drive2} e R_{pot} .
Omessi per brevità.

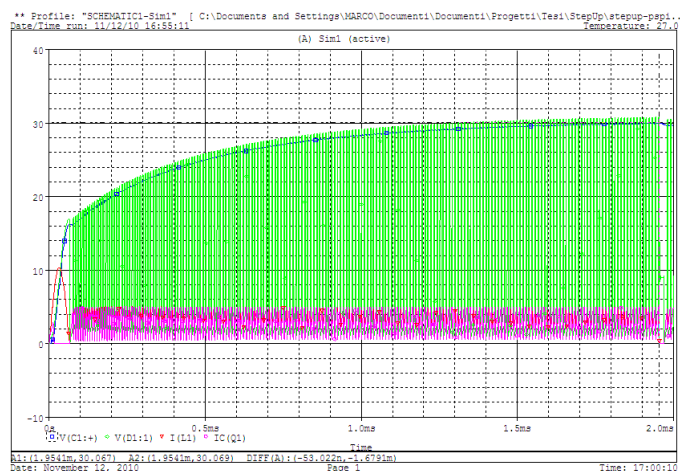


Figura 102 Andamento temporale grandezze caratteristiche visibile in blu la tensione di uscita

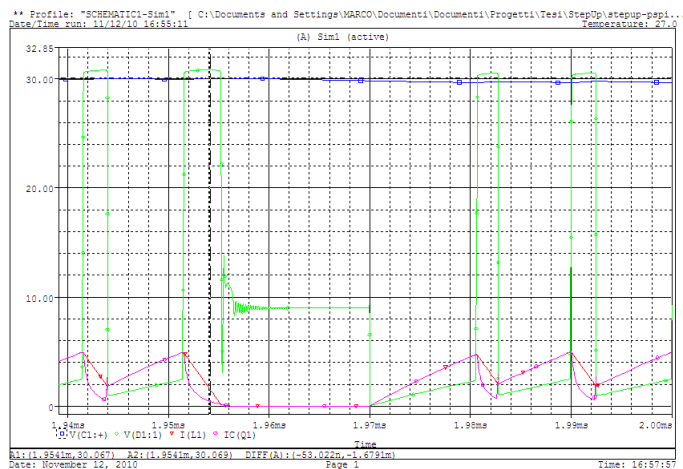


Figura 103 Zoom su istante in cui errore di tensione cambia segno

Il comportamento è il medesimo ho riscontrato però un minor velocità di risposta e un calo sensibile del rendimento dovuto ad un maggior assorbimento di corrente da parte del BJT esterno. Esso con un h_{fe} di 10 assorbe c.a. 400mA di picco durante il ton, in più si è stato necessario impiegare anche il BJT “di potenza” interno al driver per pilotare quello esterno. La configurazione con l’n-mos risulta senza dubbio vantaggiosa essendo pilotabile con potenze molto piccole.

Questa minor efficienza è riscontrabile anche nel fatto che in tale circuito rispetto al precedente è stato necessario ridurre il valore della resistenza di shunt per far sì che il driver potesse lavorare con correnti superiori. Si innalza il limite di corrente nell’integrato.

L’effetto riscontrato dalle simulazioni nel paragrafo precedente è ancora presente è notevolmente più smorzato ma è ancora presente. Si è imputato tale comportamento a un errore nel modello di simulazione. Probabilmente ad una non corretta modellazione del flip-flop e porta and in ingresso descritte nel (*par. 1.4.1*).

Sono state ricercate applicazioni di tale dispositivo in configurazione step-up con interruttore esterno ma le uniche riscontrate ed effettivamente realizzate sono quelle di bassa potenza che prevedono l’uso del bjt di potenza interno cosa che nel nostro caso non può essere svolta, poiché da dimensionamento le correnti sono superiori a quelle limite, indicate da datasheet.

Per tali motivi si è pensato di passare a un controllore PWM che fosse in grado di pilotare un MOS tramite uno stadio push-pull indicato per tale applicazione.

3.5. ESEMPIO 2 DC-DC STEP-UP CON UC1843

Sconfortati dai risultati negativi del primo esempio, si è ricercata una soluzione che facesse uso dell'integrato UC1843 presentato nel paragrafo 1.4.2.

Il modello presentato si riferisce come indicato nel paragrafo 3.4 al dc-dc step-up in *Figura 104*.

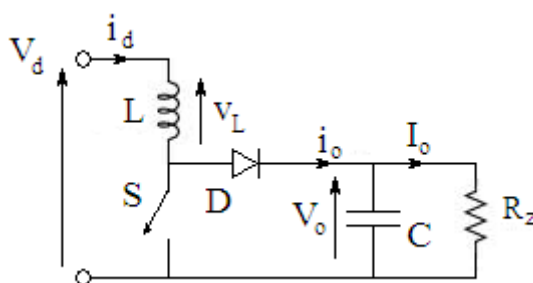


Figura 104 Dc-dc step-up

3.5.1. Modello di simulazione

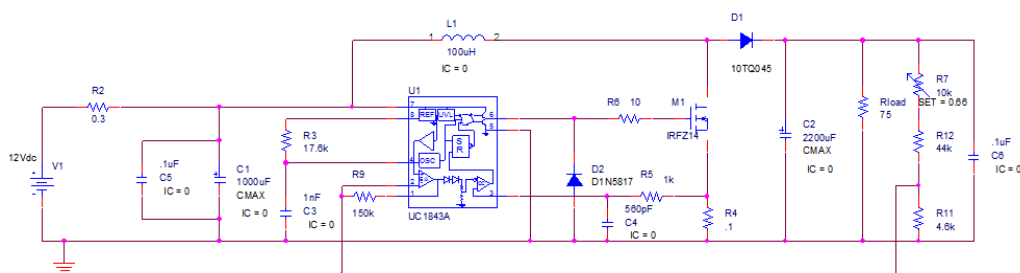


Figura 105 Modello dc-dc step-up con UC1843

L'n-mos è sovradimensionato da 10 A 60 V perché con V_{gs} limitate come nel nostro caso peggiora a c.a. 8 V (per via del fatto che la tensione di alimentazione può fluttuare essendo una batteria) è possibile effettivamente secondo le sue

caratteristiche considerarlo in saturazione. In particolare nello stato ON ciò consente di avere un $R_{ds\ on}$ molto più piccola del caso precedente facendo aumentare notevolmente il rendimento. Il sovradimensionamento consente anche una semplificazione del problema dello smaltimento del calore su tale dispositivo.

Il diodo è da 45V 10 A anch'esso sovradimensionato per le stesse motivazioni.

Per ridurre il tempo di permanenza in zona di funzionamento discontinua è stato elevato il valore dell'induttanza a 100 μH

Anche il valore delle capacità di ingresso e di uscita è stato aumentato per consentire una maggiore stabilizzazione, con qualche svantaggio visibile in simulazione. Mentre i condensatori ceramici da 0.1 μF si usano nella realtà per eliminare i ripple di alta frequenza sulle tensioni.

3.5.2. Risultati simulazione

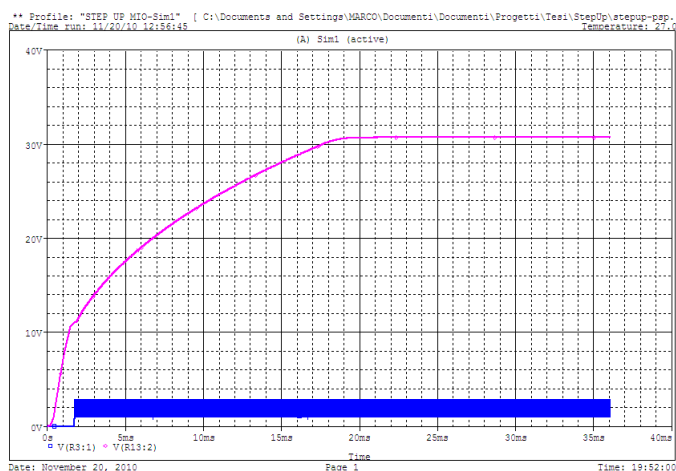


Figura 106 Tensione di uscita del dc-dc

Nella *Figura 107* è visibile uno zoom sulla tensione ai capi del mosfet non è più presente quel fenomeno visto in precedenza.

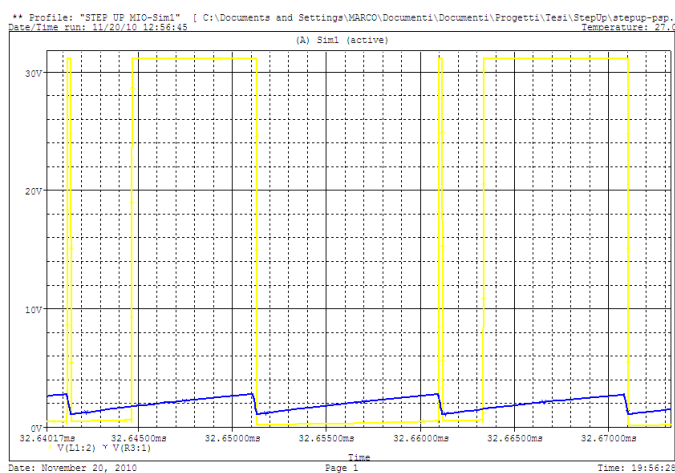


Figura 107 Tensione tra drain e source del mosfet

Si è passati poi ad analizzare le potenze.

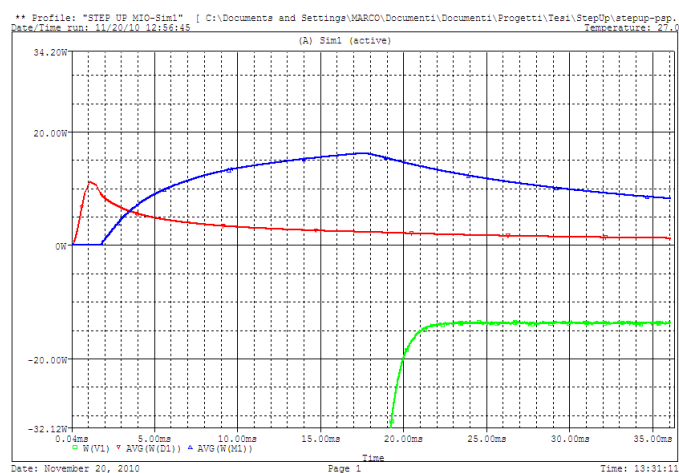


Figura 108 Andamento potenza dissipata su mosfet in blu e su diodo in rosso

L'obiettivo reale del sovradimensionamento, che si desiderava perseguire in questo esempio, è quello di fare in modo che i dissipatori di potenza non fossero necessari, in tal modo il circuito risulta molto più piccolo.

Tali dispositivi li si intende montati su un unico eventuale dissipatore. Eventuale perché com'è mostrato nelle simulazioni nella fase transitoria iniziale, viene dissipata su mosfet e diodo una potenza molto ridotta.

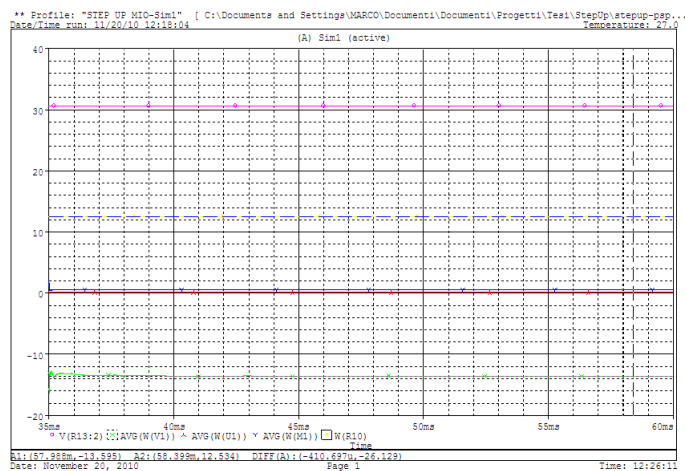


Figura 109 Potenza media di regime, in verde quella erogata dal generatore in giallo quella assorbita dal carico

Nella *Figura 109* sopra sono presenti le potenze medie di regime atte al calcolo del rendimento che si attesta sul 92 %.

Tale dispositivo nonostante le simulazioni avessero dato esito positivo non è stato realizzato poiché si è ritenuta più innovativa la realizzazione del dc-dc presentato nel terzo esempio .

3.6. ESEMPIO 3 DC-DC BUCK-BOOST E CONVERTITORE COMPLETO

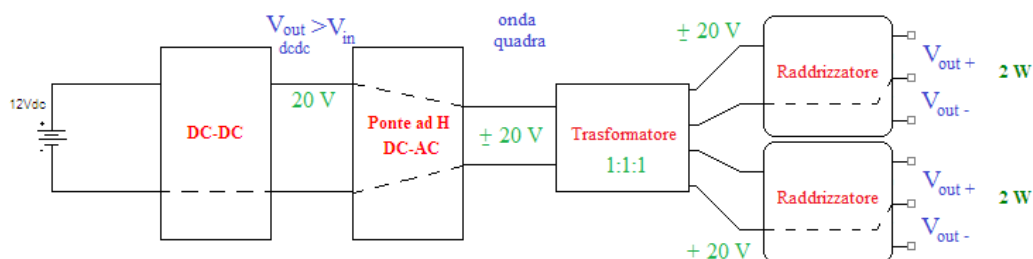


Figura 110 Schema dispositivo implementato

La soluzione proposta prevede l'uso di un trasformatore per realizzare due alimentazioni per 2 igbt dell'inverter. La soluzione finale è da intendere con 3 trasformatori in parallelo e 6 stadi di uscita.

3.6.1. Dimensionamento convertitore buck-boost modificato

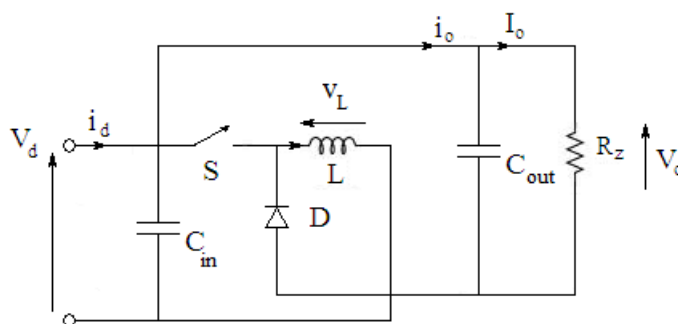


Figura 111 Buck-boost modificato

A seguito delle considerazioni fatte nel (par. 1.3.5) il dimensionamento di tale convertitore è stato eseguito sulla base di quello proposto per la configurazione step-up presentato nel (par. 3.4.1).

Dimensionamento eseguito a partire dai seguenti dati:

$$V_{out} = 20V$$

$$P_{out} = 12W$$

$$I_{out} = \frac{P_{out}}{V_{out}} = 0.6 A$$

$$f = 52 kHz$$

$$V_{in min} = 9 V$$

Supponendo:

$$V_{ripple(p-p)} = 0.5\% V_{out} \approx 60mV$$

$$1) \frac{t_{on}}{t_{off}}|_{max} = \frac{V_{out} + V_{f diodo} - V_{in min}}{V_{in min} - V_{sat (on mos)}} = \frac{20 - 0.475 - 9}{9 - 1} \approx 1.3$$

Dati da datasheet maggiorati per cautelarsi.

$$2) t_{on max} + t_{off min} = t_{on} + t_{off} = \frac{1}{f} = \frac{1}{52kHz} = 19.23 \mu s$$

$$3) t_{off min} = \frac{t_{on max} + t_{off min}}{\frac{t_{on}}{t_{off}}|_{max} + 1} \approx 8.3 \mu s$$

$$t_{on max} \approx 10.93 \mu s$$

$$5) I_{pk}(switch) = 2 \cdot I_{out} \left(\frac{t_{on}}{t_{off}}|_{max} + 1 \right) = 2 \cdot 0.6 A \cdot 2.3 \approx 2.8 A$$

$$6) L_{min} = \frac{V_{in min} - V_{sat (on mos)}}{I_{pk}(switch)} t_{on max} = \frac{9-1}{2.76} \cdot 10.3 \mu s \approx 30 \mu H$$

Valore di picco della corrente che può essere ridotto aumentando il valore dell'induttanza necessario per poter scegliere un induttore commercialmente disponibile da $L = 330 \mu H$.

$$7) \Delta I_{pk}(switch) = \frac{V_{in min} - V_{sat (on mos)}}{L} t_{on max} = \frac{(9-0.3)V}{330\mu H} \cdot 19.23 \mu s = 264 mA$$

Non abbiamo più la I_{pk} perché aumentando il valore dell'induttanza rispetto al valore calcolato prima, non sarà più al limite della zona di funzionamento discontinua ma entrerà in zona di funzionamento continuo della corrente.



Diodo scelto è D1N5822 Ultra fast rectifiers (soddisfa in pieno le specifiche di tensione e corrente)

Nel nostro caso l'interruttore è interno all'LM2575 e il dispositivo autolimita la corrente che circola in esso e la potenza dissipabile, come indicato nel (par. 1.4.3), si fa notare che tale dimensionamento è volutamente pessimistico poiché si è ipotizzata una potenza richiesta dal carico di 2 W per ogni IGBT quando secondo i calcoli si attesta a 1W. Il dispositivo scelto va bene perché la corrente di picco è inferiore a quella massima sopportabile dall'integrato e la corrente media risulta in modo approssimato pari a :

$$I_{media\ mos} = \frac{t_{on\ max} \cdot I_{pk}(switch)}{2} \frac{1}{T_s} = \frac{10.93\ \mu s \cdot 2.8}{2} \frac{1}{19.23\ \mu s} \approx 0.8\ A$$

$$< 1\ A$$

Dove 1A è il limite per l'LM2575 ADJ

$$8) C_o \cong \frac{I_{out}}{V_{ripple(p-p)}} t_{on} = \frac{0.6}{60mV} \cdot 109.3\ \mu F\ low\ ESR$$

All'atto pratico il valore della capacità è scelto all'interno di quelli che sono i valori disponibili in commercio e viene sempre aumentato leggermente per avere meno ripple nella tensione di uscita poiché non si tiene conto in tale dimensionamento degli effetti parassiti presenti nei componenti reali.

Alcune considerazioni realizzative: all'atto pratico sono stati scelti i seguenti componenti per due principali motivi il primo è che nello scegliere condensatori e induttori si devono scegliere all'interno di una limitato numero di valori offerti dai produttori inoltre, devono essere reperiti dai distributori che non è detto abbiano tutti i componenti offerti dai costruttori. Il secondo motivo, relativamente soprattutto all'induttore, è stato scelto sulla base del risultato delle simulazioni.

$$C_{in} = 320\ \mu F$$

$$C_{out} = 570\ \mu F$$

$$L = 330\ \mu H$$

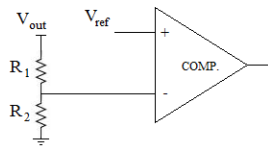


Figura 112 Determinazione resistenze di feedback

In seguito si è andati a determinare il valore delle resistenze per scalare il segnale di feedback. Lo schema in *Figura 112* suggerisce:

$$V^- = V_{out} \left(\frac{R_2}{R_1 + R_2} \right) \equiv V_{ref} \quad (101)$$

Siccome la resistenza R_2 di feedback può assumere valori tra $1k\Omega$ e $5k\Omega$ come indicato dal datasheet [15] si è posto $R_2 = 1k\Omega$.

$$R_1 = \left(\frac{V_{out}}{V_{ref}} - 1 \right) R_2 = \left(\frac{12}{1.23} - 1 \right) 1k\Omega \approx 15k\Omega \quad (102)$$

Al posto di R_2 si è impiegato un trimmer a 1 giro da $2k\Omega$ in modo che si potesse variare la tensione di uscita variando il guadagno d'anello del sistema in anello chiuso.

3.6.2. Dimensionamento ponte ad h

Come è stato introdotto in precedenza, (*par. 2.2*), la potenza di dimensionamento richiesta per alimentare gli igt dell'inverter è di $P_{out} = 12 W$.

La corrente media assorbita dal carico risulterà pari a $\frac{P_{out}}{V_{out}} = 0.6 A$

Si ricorda che tale valore è molto cautelativo, (*par. 2.2*).

I dispositivi a semiconduttore presenti nel ponte ad h sono posti in serie rispetto al carico dunque andranno scelti con le seguenti caratteristiche:

$$I_n > 0.6 A$$

$$V_{n\text{ transistor}} > 2 * V_{out}/2 = 40\text{ V}$$

La scelta è ricaduta su dispositivi della International Rectifier, in ragione del fatto che di tali componenti sul sito del costruttore sono disponibili i modelli Spice, in secondo luogo perché erano disponibili al tempo dell'acquisto dal distributore e infine perché integrano al loro interno il diodo di ricircolo consentendo una ingombro ridotto.

Per gli n-mos si è scelto IRFD014;

Per i p-mos si è scelto IRFD9024.

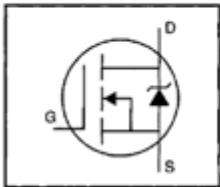
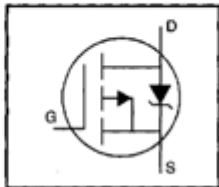
IRFD014		IRFD9024	
	$V_{DSS} = 60\text{V}$ $R_{DS(on)} = 0.20\Omega$ $I_D = 1.7\text{A}$		$V_{DSS} = -60\text{V}$ $R_{DS(on)} = 0.28\Omega$ $I_D = -1.6\text{A}$

Figura 113 Dispositivi a semiconduttore del ponte ad h

Come abbiamo visto nel capitolo introduttivo (*par. 1.2.1*) il circuito equivalente di un mosfet o di un igbt può essere visto come una capacità particolare. In quanto capacità, negli istanti di commutazione, l'assorbimento di corrente non è limitato da nulla, tali correnti possono andare a lesionare i componenti quindi è necessario prendere delle precauzioni. Per il mosfet e per l'interruttore interno al TL494 si limitano i picchi di corrente dovuti alla commutazione attraverso R_{up2} e R_{dw2} *Figura 114*.

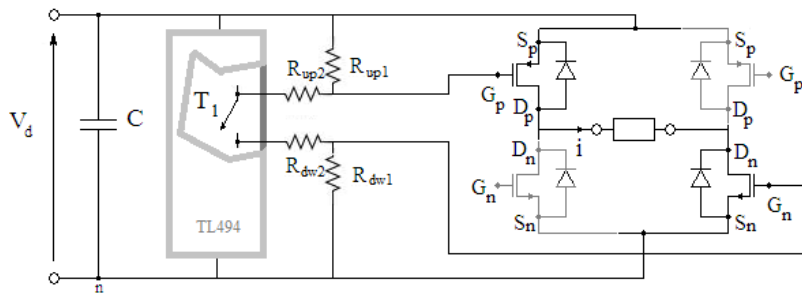


Figura 114 Dettaglio schema TL494

Ponendo $R_{dw2} = R_{up2} = 27\Omega$ si ottiene un picco di corrente in commutazione di:

$$I_{picco} = \frac{V_d}{R_{dw2} + R_{up2}} = \frac{20V}{54\Omega} = 370 \text{ mA} \quad (103)$$

Mentre per quanto riguarda le resistenze di scarica delle capacità di gate si è ricavato in simulazione che ponendo R_{up1} e R_{dw1} pari a 470Ω si ottengono tempi di spegnimento compatibili con il periodo di commutazione.

La frequenza di commutazione del ponte è dimezzata rispetto a quella del oscillatore interno. Scegliendo

$$R_T = 10k\Omega \quad C_T = 0.001\mu F$$

dalla Figura 64 è possibile ricavare che la frequenza di oscillazione dell'oscillatore interno di circa 120 kHz .

Sperimentalmente la frequenza di commutazione del ponte ad h è di 57 kHz .

Come già detto al termine del (par. 1.6.1), il dead time comparator ha un offset fisso che consente di avere un dead time riferito al periodo di oscillazione del oscillatore interno del 5%. Si ricorda che l'oscillatore interno ha periodo dimezzato rispetto al periodo di commutazione del ponte ad h.

Ora verifichiamo se il tempo morto introdotto dal TL494 è sufficiente a far commutare i mosfet. Dalle considerazioni fatte nel (par. 1.5.4):

$$t_{dead} > \max\{t_{c on max}, t_{c off max}\}$$

$$t_{dead} = \frac{1}{114kHz} \cdot 5\% \approx 0.4 \mu s$$

$t_{d(on)}$	Turn-On Delay Time	—	13	—	ns	$V_{DD} = -30V$
t_r	Rise Time	—	68	—		$I_D = -11A$
$t_{d(off)}$	Turn-Off Delay Time	—	15	—		$R_G = 18\Omega$
t_f	Fall Time	—	29	—		$R_D = 2.5\Omega$ See Figure 10 ④

Figura 115 Tempi di commutazione p-mos che è il più lento tra i due

$$t_{c\ on} = t_{ri} + t_{fv} + t_{delay} \approx 110\ ns$$

$$t_{c\ off} = t_{rv} + t_{fi} + t_{delay} \approx 112\ ns$$

Il tempo morto introdotto dal TL494 è sufficiente a far avvenire una corretta commutazione.

La potenza dissipata sui transistor sarà pari approssimativamente secondo le equazioni (16), (17) e (18) rielaborate poiché: la tensione a cui sono soggetti i mosfet, nella configurazione ad h è paria a $V_d/2$; la corrente è quella del carico; per il calcolo della potenza persa in conduzione $t_{on} = T_s/2 - t_{c(on)} - t_{c(off)} \approx T_s/2$. Inoltre si formula l'ipotesi che non vi siano i tempi morti in modo da porsi nelle condizioni peggiori per la verifica del dimensionamento:

$$P_{c(on)} \cong \frac{1}{2} \frac{V_d}{2} I_o \frac{t_{c(on)}}{T_s} = 0.5 \cdot 10V \cdot 0.6A \cdot 110\ ns \cdot 57kHz \approx 19\ mW$$

$$P_{c(off)} \cong \frac{1}{2} \frac{V_d}{2} I_o \frac{t_{c(off)}}{T_s} = 0.5 \cdot 10V \cdot 0.6A \cdot 112\ ns \cdot 57kHz \approx 19\ mW$$

$$P_{cond} = V_{on} I_o \frac{t_{on}}{T_s} \approx R_{DSon} I_o^2 \frac{T_s/2 - t_{c(on)} - t_{c(off)}}{T_s} \approx R_{DSon} I_o^2 \frac{1}{2}$$

$$= 0.28 \cdot 0.6^2 \cdot 0.5 \approx 50\ mW$$

Il dispositivo scelto è sovradimensionato rispetto alle reali esigenze.

3.6.3. Scelta del trasformatore e diodi stadio raddrizzatore

Il trasformatore adatto alle nostre esigenze è denominato trasformatore ad impulso.


Un trasformatore di impulso è ottimizzato per trasferire un impulso rettangolare, come nel nostro caso un serie di impulsi in alternanza positivi e negativi. Modelli di piccola potenza (detti di segnale) sono usati in elettronica digitale e telecomunicazioni. Modelli di medie dimensioni sono usati per controlli su circuiti di potenza, come per esempio dei dc-dc isolati.

Per limitare la distorsione nella forma dell'impulso, il trasformatore deve avere basse perdite, bassa capacità distribuita ed alta induttanza in circuito aperto. Nei modelli di potenza deve essere bassa la capacità di accoppiamento tra primario e secondario, per proteggere i circuiti collegati al primario dagli impulsi di elevata tensione creati dal carico. Per la stessa ragione deve essere elevato l'isolamento.

La qualità di un trasformatore di impulso è determinabile con il prodotto tra la tensione di picco e la durata dell'impulso (o più esattamente l'integrale dell'impulso). Più alto è il valore, maggiore è il costo del trasformatore.

Sui cataloghi on-line dei distributori non sono disponibili molti trasformatori a impulso. Si è scelto il modello con $E \cdot t$ maggiore.

Il trasformatore scelto è MURATA 77205C che è un trasformatore con doppio secondario come visto nel (*par. 2.2.3*) e rapporti di trasformazione 1:1:1

Murata Power Solutions


FEATURES

- RoHS compliant
- Inductance to 16.3mH
- Up to 482 V_{is} Et rating
- PCB mounting
- UL 94 V-0 package materials
- Up to 4000Vrms isolation
- Backward compatible with Sn/Pb soldering systems

DESCRIPTION

SELECTION GUIDE

Parameter	Order Code								Units		
	77201C	77202C	77203C	77203MC	77204C	77205C	77206C	77207C		77208C	
Turns ratio	1:1	1:1:1	2:1:1	2:1:1	1:1	1:1:1	1:1	2:1:1	1:1	1:1:1	2:1:1
Primary Inductance (Min.)	1.0	1.0	1.0	1.0	4.0	4.0	4.0	16.3	16.3	16.3	mH
Primary Et Constant (Min.)	120	120	120	120	240	240	240	482	482	482	V _{is}
Leakage Inductance (Max.)	2.0	3.0	3.5	3.5	5.0	11	11	18	40	40	μH
Interwinding Capacitance (Max.)	50	40	30	30	55	35	35	65	40	40	pF
DC Resistance (Max.) Primary winding	0.25	0.25	0.24	0.24	0.65	0.90	0.90	0.84	3.50	3.60	Ω
DC Resistance (Max.) Secondary winding	0.23	0.22	0.12	0.12	0.85	0.76	0.76	0.38	3.10	1.60	Ω
DC Resistance (Max.) Secondary winding	-	0.28	0.15	0.15	-	1.10	1.10	0.50	-	4.20	2.00
Isolation voltage (flash tested for 1 second)	2.5				4.0				2.5		kVrms

Figura 116 Trasformatore scelto

Lo stadio di uscita si occupa di raddrizzare l'onda quadra in uscita dal trasformatore esistono varie soluzioni studiate nel (*par.2.2*) quella implementata impiega una topologia visibile in *Figura 117*.

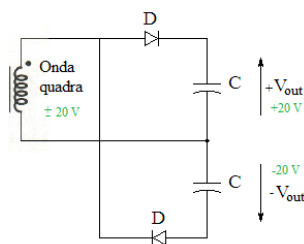


Figura 117 Metà stadio di uscita

In cui, come già introdotto nel (par. 2.2.3), durante la semionda positiva è polarizzato il diodo D_1 mentre D_2 è contro polarizzato, dunque si carica il condensatore C_1 ; durante la semionda negativa il diodo D_2 è polarizzato direttamente mentre D_1 inversamente, dunque C_2 si carica.

La carica continua finché il condensatori non raggiungono la tensione in uscita dal trasformatore meno la tensione di caduta diretta del diodo forward voltage.

Dalla Figura 117 è possibile notare come il diodo deve sopportare una tensione inversa di 40 V e deve permettere il passaggio di una corrente media di circa

$$\frac{P_{out}}{V_{out}} \approx 100 \text{ mA}.$$

Come diodo raddrizzatore è stato scelto:

L'ES1B della Taiwan Semiconductor con un costo molto competitivo.

Type Number	Symbol	ES 1A	ES 1B	ES 1C	ES 1D	ES 1F	ES 1G	ES 1H	ES 1J	Units
Maximum Recurrent Peak Reverse Voltage	V_{RRM}	50	100	150	200	300	400	500	600	V
Maximum RMS Voltage	V_{RMS}	35	70	105	140	210	280	350	420	V
Maximum DC Blocking Voltage	V_{DC}	50	100	150	200	300	400	500	600	V
Maximum Average Forward Rectified Current See Fig. 1	$I_{(AV)}$	1.0								A
Peak Forward Surge Current, 8.3 ms Single Half Sine-wave Superimposed on Rated Load (JEDEC method)	I_{FSM}	30								A
Maximum Instantaneous Forward Voltage @ 1.0A	V_F	0.95		1.3		1.7				V

Figura 118 Dati di targa del diodo

Come visibile dal datasheet il diodo soddisfa in pieno le specifiche.

3.6.4. Modello Pspice

Il modello Pspice come anche quello in Portunus è stato strutturato in due parti, perché in questo modo si è ritenuto più semplice confrontare i modelli e il prototipo realizzato:

- Primo stadio: Dc-dc che innalza da 12V a 20V con carico 73Ω ;
- Secondo Stadio: ponte ad H + trasformatore + raddrizzatore con carichi da 1000Ω .

Modello dc-dc: primo stadio con software Pspice

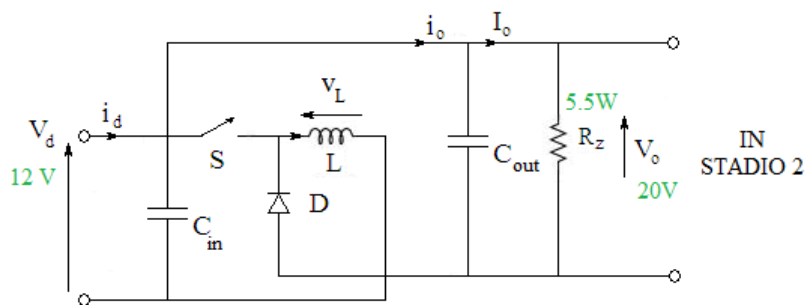


Figura 119 Schema semplificato stadio 1

Il primo stadio fa uso di un dispositivo smart o monolitico presentato nel (par. 1.4.3) l'LM2575. Il modello Spice di tale componente non è stato trovato né sul sito del costruttore né su altri siti, dunque sulla base delle informazioni disponibili sul datasheet e sulla base dello schema di [Figura 47](#) si è deciso di realizzarlo grazie ai suggerimenti dell'articolo [20] e del manuale [21].

Del dispositivo si è ritenuto di modellare solo le parti rilevanti ai nostri fini modellistici di sistema.

Lo schema complessivo già affrontato nel (par. 1.4.3) può essere osservato in [Figura 120](#), possono essere riconosciuti i seguenti sottosistemi evidenziati con vari colori:

In **arancione**: si è modellato l'op. amp. di ingresso che genera l'errore o segnale di duty cycle complementare come differenza tra feedback e riferimento.

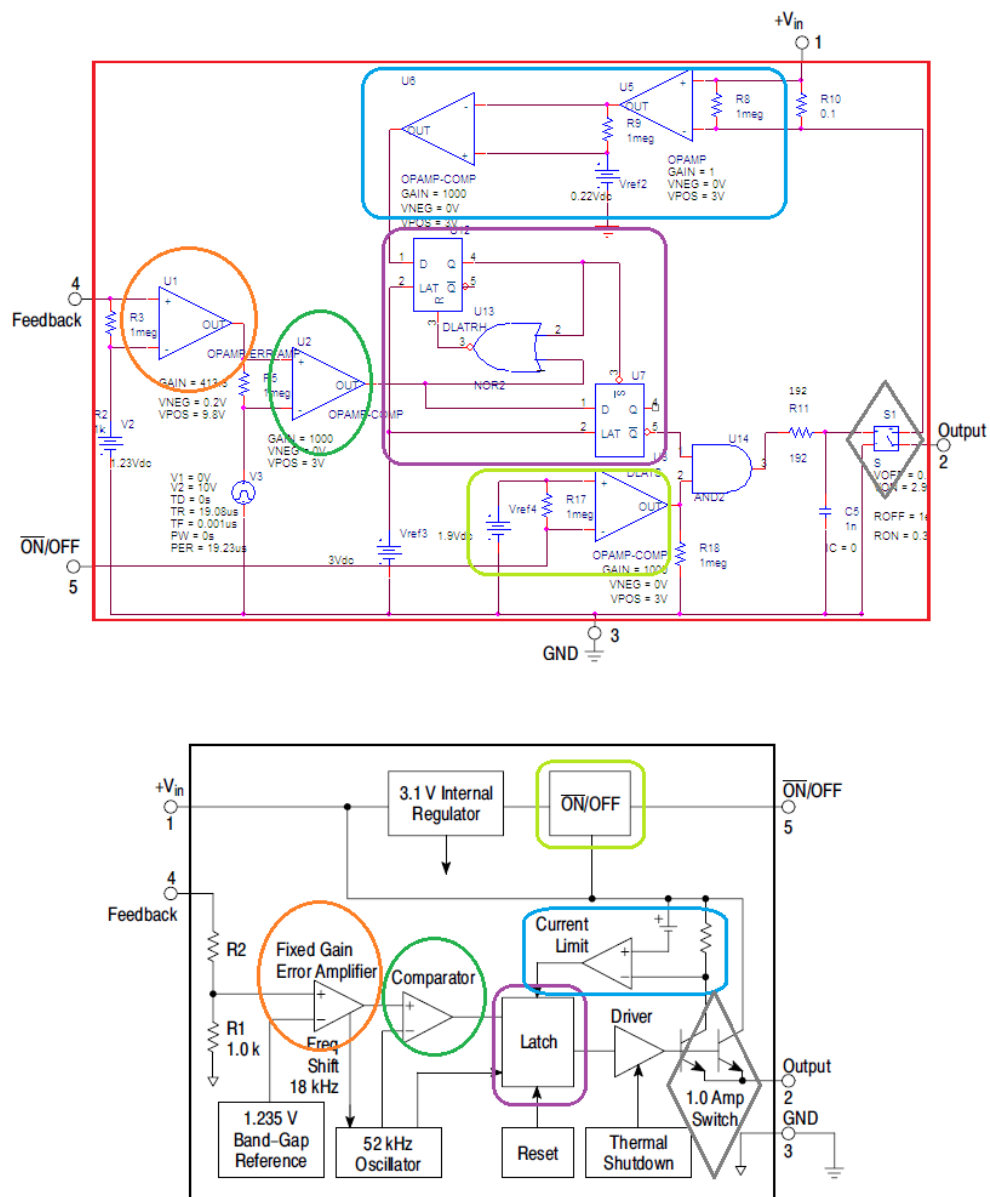


Figura 120 Confronto schema datasheet On semicondutor e modello Pspice LM2575

In **verde**: il comparatore che esegue il confronto tra portante a dente di sega e modulante. Il guadagno di tale blocco è stato identificato sperimentalmente.

In **azzurro**: è schematizzata la funzione di generazione di segnale di superamento soglia corrente limite nell'integrato, se avviene il superamento, produce un segnale con livello logico basso.

In **viola**: è presente la logica di generazione del segnale di pilotaggio all'interruttore interno. Di fatto il segnale in uscita da questo blocco è il segnale in uscita dal comparatore negato (per ripristinare il guadagno d'anello negativo ai fini della stabilità del sistema reazionato) tranne quando avviene il superamento della soglia di corrente in cui il transistor è forzato ad aprirsi.

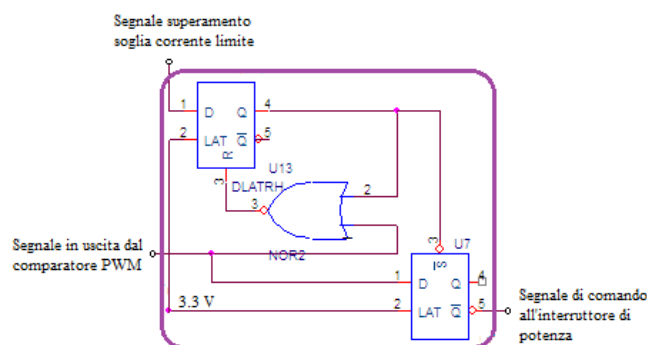


Figura 121 Logica di pilotaggio interruttore LM2575

In *Figura 121* si può notare in dettaglio la logica di pilotaggio dell'interruttore. Il circuito è formato da due flip-flop con latch e una porta NOR. Finché l'ingresso 3 del flip-flop U7 rimane alto, il segnale di comando all'interruttore di potenza è il segnale in uscita dal comparatore negato. Se in conduzione il segnale di superamento soglia in corrente limite va basso interviene la porta NOR che si comporta come auto-ritenuta, fino alla fine del periodo il segnale all'ingresso 3 del flip-flop U7 rimane basso dunque le uscite di U7 vengono settate Q a valore logico alto e \bar{Q} a valore logico basso. Determinando così l'apertura del transistor.

In **verde chiaro**: è il circuito che realizza il soft- start o ritardo di accensione.

In **grigio** è schematizzato l'interruttore di potenza.

Lo schema complessivo collegato agli elementi periferici è presentato in *Figura 122*.

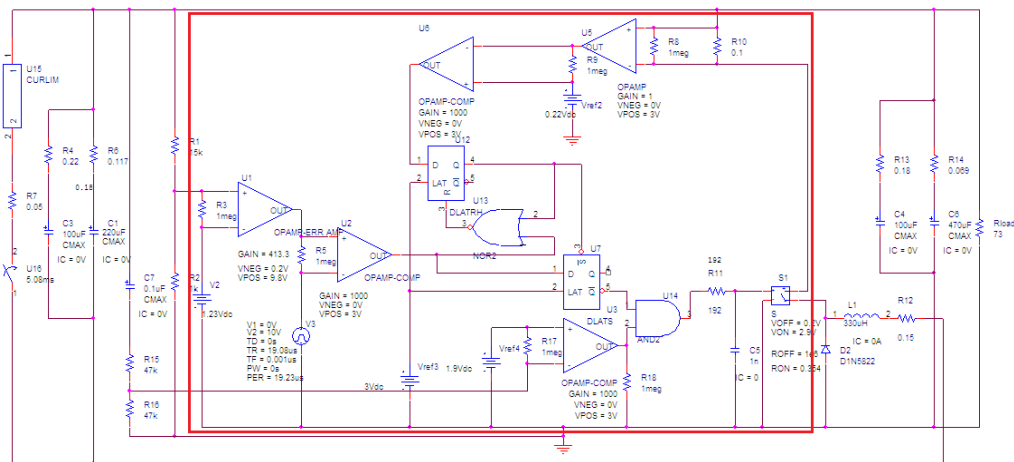


Figura 122 Schema dc-dc buck-boost modificato Pspice

Modello dc-dc: secondo stadio con software Pspice

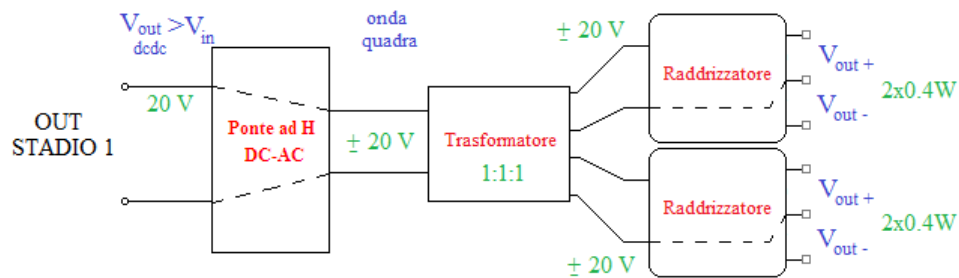


Figura 123 Schema semplificato stadio 2

Il circuito di comando del ponte ad h il TL494, presentato nel (par. 1.6.1), è reso disponibile in internet ed il funzionamento è adattabile alle diverse versioni dei vari costruttori dell'integrato semplicemente variando dei parametri. Il modello del trasformatore è stato realizzato come indicato nel (par. 1.7.1) le equazioni utili al passaggio dal circuito classico a quello di simulazione impiegato da Spice e Portunus sono state presentate nel (par. 3.3.4). Per finire lo stadio raddrizzatore è quello scelto nel (par. 2.2.3) al termine dell'analisi delle tre varianti proposte.

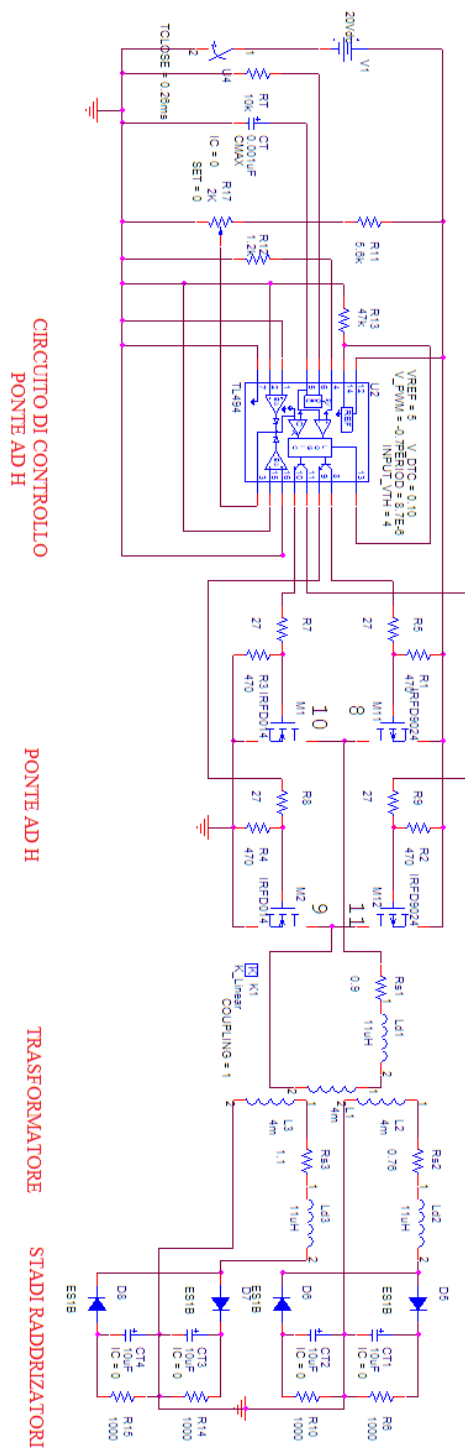


Figura 124 Schema Pspice secondo stadio

3.6.5. Modello Portunus

Anche questo modello è stato diviso in 2 dc-dc converter e ponte ad h + trasformatore + raddrizzatore nell'ottica di confrontare facilmente i risultati di simulazione con quelli sperimentali.

Il modello con Portunus è stato realizzato sforzandosi di implementare le stesse funzioni elementari viste per il modello Pspice.

Si segnala che la modellistica tramite automi semplifica molto la realizzazione della parte logica del dc-dc converter.

Modello dc-dc: primo stadio con software Portunus

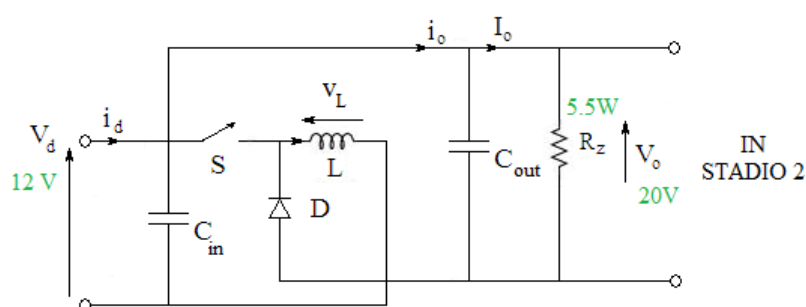


Figura 125 Schema semplificato stadio 1

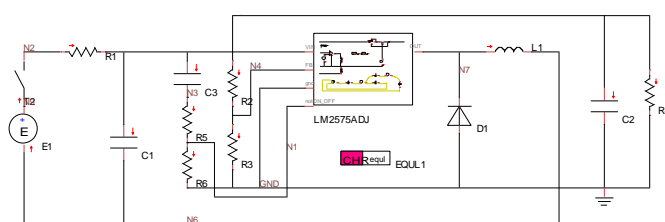


Figura 126 Modello in Portunus del DC-DC primo stadio

Dalla Figura 126 si può riconoscere la topologia del dc-dc buck-boost modificato introdotto nel (par. 1.3.5).

In seguito sono riportati i calcoli, utili all'individuazione dei parametri dei diodi e transistor in Portunus, impiegando la formulazione introdotta nel (par. 3.3.6).

Per quanto riguarda il diodo che è l'1N5822, si è posto:

$$BR = \frac{V_{F MAX}^* - V_{F min}^*}{I_{F MAX}} = \frac{0.525V - 0.475V}{3A} = 0.017 \Omega \quad (104)$$

$$RR = \frac{V_{RR}}{I_R^*} = \frac{40V}{2mA} = 20k\Omega \quad (105)$$

$$FV = F_{V MIN} = 0.475 V \quad (106)$$

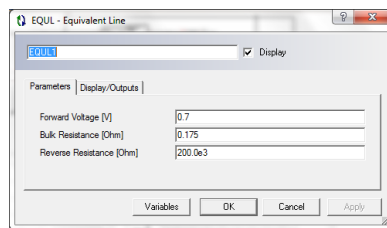


Figura 127 Caratteristica diodo

Mentre il modello del LM2575ADJ può essere visualizzato accedendo al subsheet.

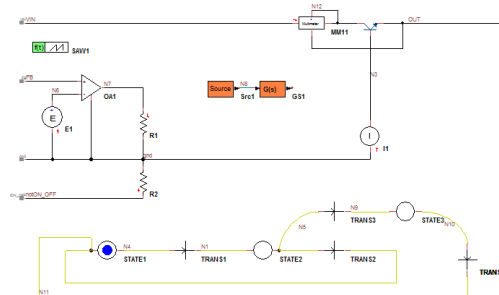


Figura 128 Modello subsheet LM2575-ADJ

Sulla sinistra di [Figura 128](#) si può notare la parte di generazione del segnale complementare a 1 del duty-cycle (negato per via dello schema interno già discusso nel paragrafo 1.4.3) tramite operazionale con limitazione dell'uscita 0.02 e 0.98 come riportato in [Tabella 4 Caratteristiche principali LM2575 tratte da \[15\]](#). Il guadagno di tale operazionale è stato come identificato sperimentalmente. Tale segnale è accessibile in Portunus tramite la dot notation, tramite $R1.V$ si accede al segnale di duty cycle in questo caso.

E1 è il ref 1.23 V

Tutta la parte logica implementata in Pspice da operazionali, flip-flop e porte logiche è condensata in un unico automa.

STATE 1 S1=0 (allo stato 1 è associata l'azione poni S1=0)

TRANS1 $((R1.V - SAW1.OUT)*KP \leq 0) \&\& (R2.V < 1.9) \&\& (t > 0.005)$

STATE 2 S1=1

TRANS2 $(R1.V - SAW1.OUT)*KP > 0$

TRANS3 $MM11.I \geq ILIM$ (se la corrente nel transistor super il valore di soglia)

STATE 3 S1=0

TRANS4 $(R1.V - SAW1.OUT)*KP > 0$

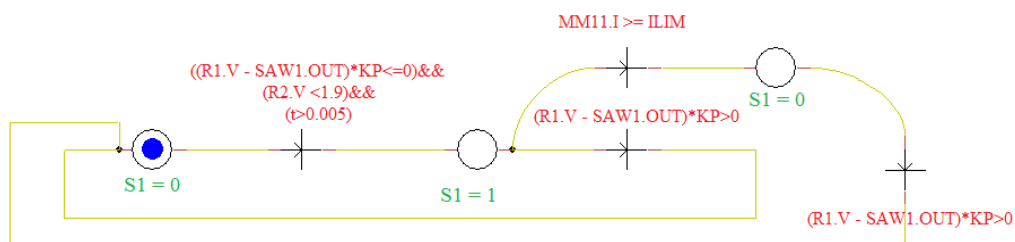


Figura 129 Macchina a stati del dc-dc

In [Figura 130](#) si può notare l'interfaccia di configurazione del segnale a dente di sega impiegato come portante nella generazione del segnale di comando dell'interruttore.

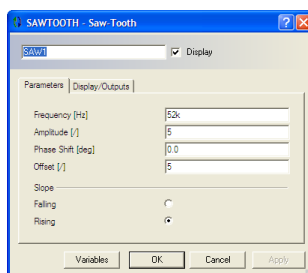


Figura 130 Segnale triangolare

Il comando S1 può essere visto come un segnale che transisce con fronti retti tra 0 e 1, esso viene filtrato e impiegato per pilotare il transistor interno all'LM2575. Il filtraggio avviene con una f.d.t. di questo tipo:

$$G(s) = 1/(1 + \tau s) \text{ dove } \tau \text{ vale } 192\text{e-}9$$

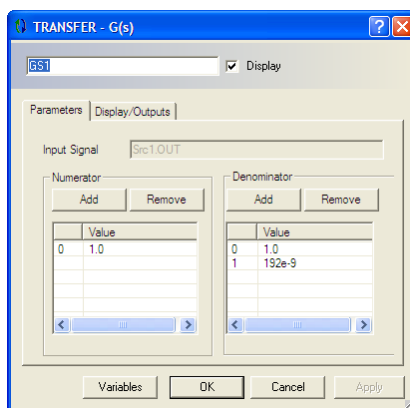


Figura 131 Parametri f.d.t. filtro

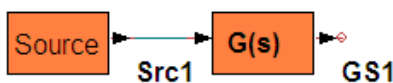


Figura 132 Filtraggio segnale S1

Tale valore non ha di per se un significato, è solo scelto molto minore nel tempo di commutazione del transistor che è di $\frac{1}{f_c} = \frac{1}{57\text{kHz}} = 19.23 \mu\text{s}$. La funzione di tale filtro è di evitare che si abbiano transizioni istantanee “non fisiche” del transistor, chiaro che tale supposizione o ipotesi modellistica andrà validata nella prova sperimentale. In particolare è stato introdotto per evitare picchi di corrente non fisici durante la commutazione del transistor.

Un modo alternativo offerto dal programma è di impostare i parametri dinamici del modello del bjt, come indicato in [Figura 133](#).

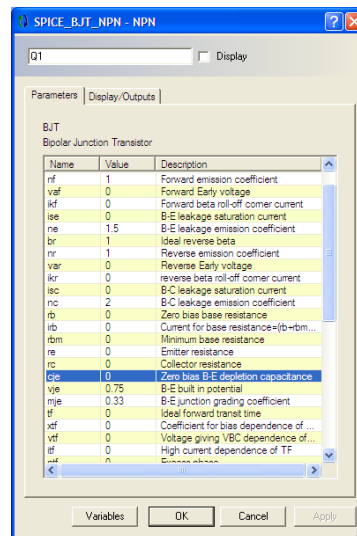


Figura 133 Parametri modello BJT

Dato che tale parametro non è noto e il BJT è incasellato nel package si è optato per modellare tale dinamica al di fuori del modello del transistor, in modo che in fase di validazione basti variare una costante di tempo per modellare in modo sufficientemente aderente alla realtà la funzione dell'integrato di limitare la corrente.

Modello dc-dc: secondo stadio con software Portunus

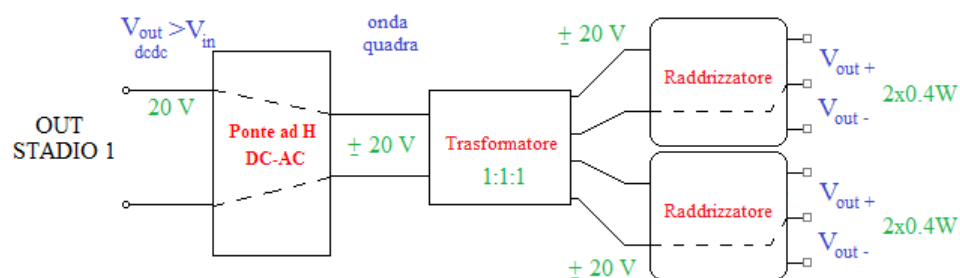


Figura 134 Schema semplificato stadio 2

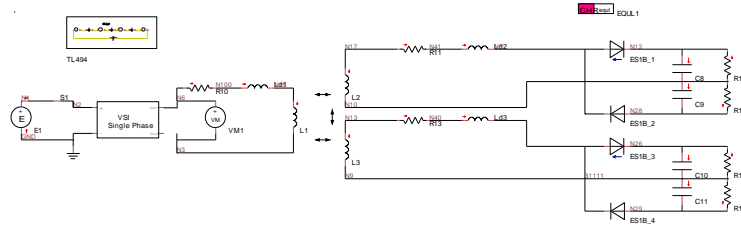


Figura 135 Modello dc-dc secondo stadio

In *Figura 135* da sinistra: il ponte ad h e il modello del TL494, in seguito si trovano il trasformatore e lo stadio finale con i raddrizzatori.

Per modellare il ponte ad h si è impiegato il modello proposto da Portunus: il single phase inverter già introdotto nel (*par. 3.3.5*).

In seguito sono riportati i calcoli, utili all'individuazione dei parametri dei diodi e transistor in Portunus, impiegando la formulazione introdotta nel (*par. 3.3.6*).

Per il mosfet:

$$BR = R_{DS\ on} = 0.25\Omega \quad (107)$$

$$RR = \frac{V_{(BR)DSS}}{I_{Dtest}} = \frac{60V}{250\mu A} = 240k\Omega \quad (108)$$

$$FV = F_{V\ MIN} = 0.01\ V \quad (109)$$

Per il diodo in antiparallelo:

$$BR = \frac{V_{F\ MAX}^* - V_{F\ MIN}^*}{I_{F\ MAX}} = \frac{5.5V - 1.5V}{40A} = 0.1\ \Omega \quad (110)$$

$$RR = \frac{V_{RR}}{I_R^*} = 1e6 \quad (111)$$

$$FV = F_{V\ MIN} = 1.5\ V \quad (112)$$

Mentre per i diodi raddrizzatori:

$$BR = \frac{V_{F\ MAX}^* - V_{F\ MIN}^*}{I_{F\ MAX}} = \frac{0.9V - 0.5V}{1A} = 0.4\ \Omega \quad (113)$$

$$RR = \frac{V_{RR}}{I_R^*} = \frac{200V}{100\mu A} = 2M\Omega \quad (114)$$

$$FV = F_{V\ MIN} = 0.5\ V \quad (115)$$

In seguito è presentato brevemente il modello del TL494.

Per tale modello si è realizzata la sola parte di generazione dei comandi per gli interruttori del ponte ad h.

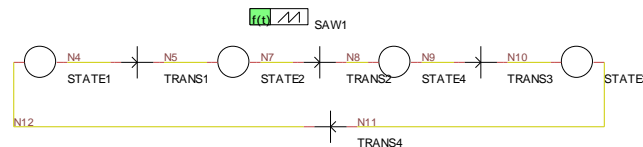


Figura 136 Modello TL494

STATE 1 $A=0$ e $B=0$

TRANS1 $((V_{ctrl}-0.7)<SAW1.OUT)\&\&((V_{dtc}+0.1)<SAW1.OUT)$

STATE 2 $A=1$ e $B=0$ ($a+$ $b-$)

TRANS2 $((V_{ctrl}-0.7)>SAW1.OUT)\|((V_{dtc}+0.1)>SAW1.OUT)$

STATE 4 $A=0$ e $B=0$ (implementa il tempo morto del ponte ad h)

TRANS3 $((V_{ctrl}-0.7)<SAW1.OUT)\&\&((V_{dtc}+0.1)<SAW1.OUT)$

STATE 3 $A=0$ e $B=1$ ($a-$ $b+$)

TRANS4 $((V_{ctrl}-0.7)>SAW1.OUT)\|((V_{dtc}+0.1)>SAW1.OUT)$

Il dente di sega dell'onda triangolare come nel caso precedente è generato tramite la time function SAW1.

Si indicano con A i comandi $a+$ e $b-$, e con B i comandi $a-$ e $b+$ in modo da pilotare in maniera complementare le due gambe del ponte.

Si è indicato con V_{ctrl} la tensione di controllo o modulante. Mentre con V_{dtc} la tensione che consente di variare i tempi morti del ponte ad h. La logica di controllo modellata consente di implementare i tempi morti e controllo del duty-cycle del ponte ad h come spiegato nel (par. 1.6.1).

Capitolo:

4.CONFRONTO RISULTATI MODELLO PSPICE, PORTUNUS E RISULTATI SPERIMENTALI

La validazione dei modelli è stata strutturata in 2 parti, perché in questo modo si è ritenuto più semplice confrontare i modelli e il prototipo realizzato:

- Primo stadio: Dc-dc che innalza da 12V a 20V con carico 73Ω
- Secondo stadio: ponte ad H + trasformatore + raddrizzatore con carichi da 1000Ω

4.1. Confronto risultati primo stadio

Il Confronto è stato articolato in due punti principali: confronto dei transistori dei modelli e i transistori reali, in seguito si mostra un confronto statico o a regime calcolando i rendimenti sperimentali e confrontandoli con quelli risultanti dai modelli di simulazione e infine è mostrato il risultato di una prova di stabilità del primo stadio *Figura 137* al variare della tensione di alimentazione.

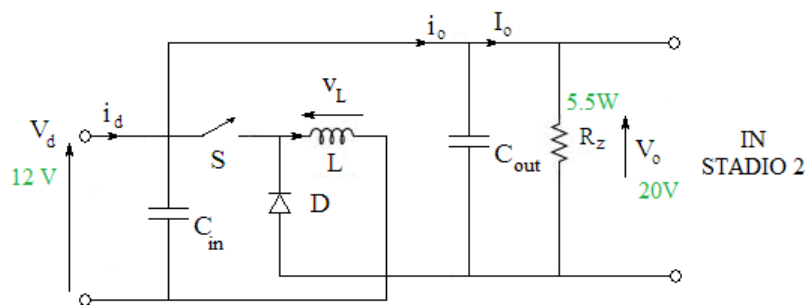


Figura 137 Schema semplificato stadio 1

4.1.1. Confronto transistori stadio 1

In seguito sarà preso in considerazione il confronto tra la tensione di uscita del primo stadio del prototipo e dei modelli di simulazione in transitorio.

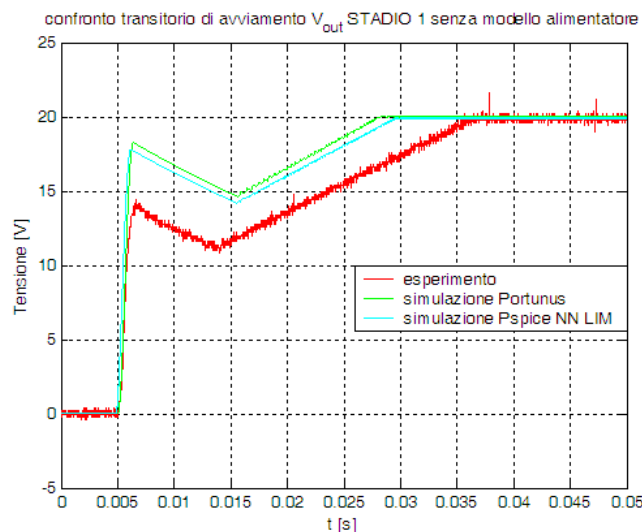


Figura 138 Confronto risultati sperimentali e di simulazione

I risultati della simulazione non sono stati subito soddisfacenti, infatti si può notare in [Figura 138](#) come i transitori in verde e azzurro, rispettivamente del modello in Portunus e del modello in Pspice, siano molto differenti dal transitorio sperimentale. Dopo varie ipotesi si è giunti a quella apparentemente corretta, l'alimentatore impiegato limita la corrente a 8 A di picco, ciò comporta nella realtà che il generatore non è in grado di fornire abbastanza energia per caricare i condensatori del sistema al valore della simulazione. Allora è stato aggiunto al solo modello Pspice un alimentatore con limitazione in corrente, o in potenza erogata, visibile in [Figura 122](#). Il risultato è mostrato in blu, [Figura 139](#).

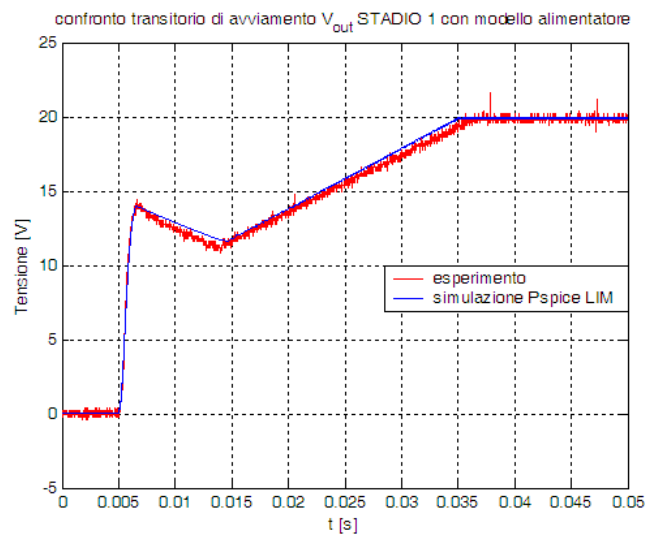


Figura 139 Confronto risultati sperimentali e di simulazione Pspice con modello alimentatore

A riprova di quanto precedentemente affermato, si mostrano in *Figura 140* le correnti reali e simulate; nel modello realizzato sfruttando lo strumento Portunus, purtroppo, non si è riuscito a importare il modello Spice dell'alimentatore per via delle limitazioni nell'importazioni di modelli Spice.

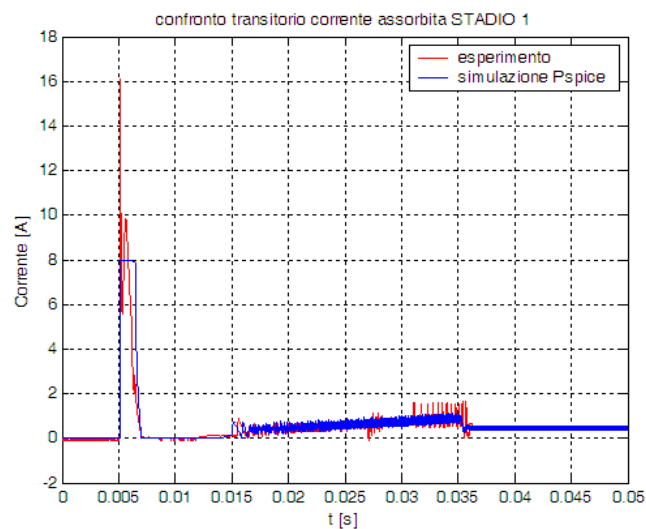


Figura 140 Confronto transitorio correnti sperimentali e modello Pspice

La leggera discrepanza tra sperimentale e simulato in *Figura 140* è dovuta a dinamiche non descritte tramite equazioni nel modello dell'alimentatore.

4.1.2. Confronto regime stadio 1

In seguito è stato effettuato il confronto tra le tensioni di uscita e corrente nell'induttore del prototipo *Figura 141* e dei modelli di simulazione a regime *Figura 142*.

Il periodo della corrente è uguale in simulazione come nel caso reale, la corrente media reale è comparabile a quella simulata, infatti la corrente massima a regime nella realtà è di 600 mA, 633 mA simulato in Pspice e 600 mA in Portunus, la corrente minima 400mA, 350 mA per il modello Pspice e 320 mA per il modello Portunus. La corrente media risulta un po' più bassa in valore nel caso simulato. I valori medi sono risultanti sono stati:

$$I_{L\ reale} = 500\ mA$$

$$I_{L\ sim\ Pspice} = 490\ mA$$

$$I_{L\ sim\ Portunus} = 460\ mA$$

L'errore di modello sulle grandezze statiche è inferiore all'8 %.

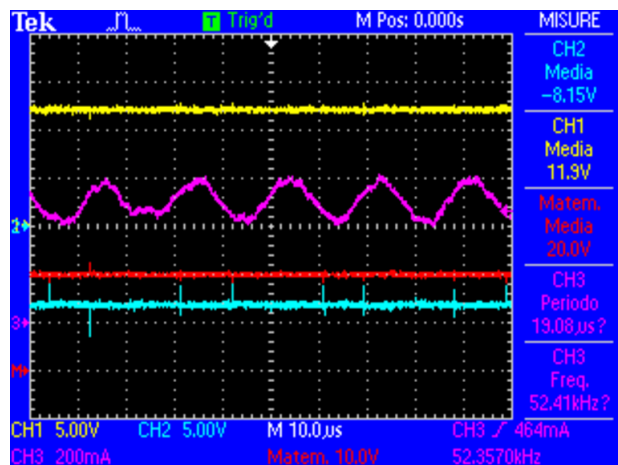


Figura 141 Tensione [V] in uscita in rosso, corrente [A] nell'induttore in viola

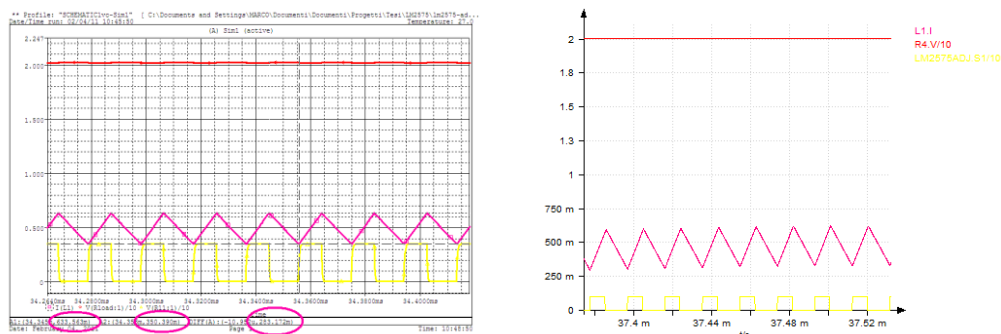


Figura 142 Simulazione Pspice a sinistra Portunus a destra, tensione [V/10] in uscita in rosso, tensione [V/10] di comando all'interruttore in giallo e corrente [A] nell'induttore in viola, in funzione del tempo [ms]

Per meglio confrontare i risultati di simulazione in Pspice e i rilievi sperimentali si presenta il confronto in Matlab di Figura 143.

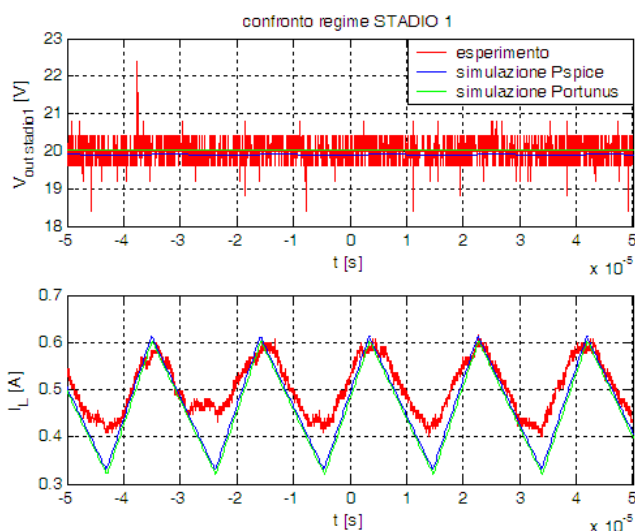


Figura 143 Confronto tensione in uscita e corrente nell'induttore del primo stadio

	Sperimentale	Mod. Pspice	Mod. Portunus
$I_{L\text{ media}} [A]$	500 mA	490 mA	460 mA
Errore rispetto a sperimentale[%]	/	2 %	8 %

Tabella 6 Confronto corrente media nell'induttore del primo stadio

In seguito è effettuato il calcolo del rendimento nel caso sperimentale e viene confrontato con quello di simulazione.

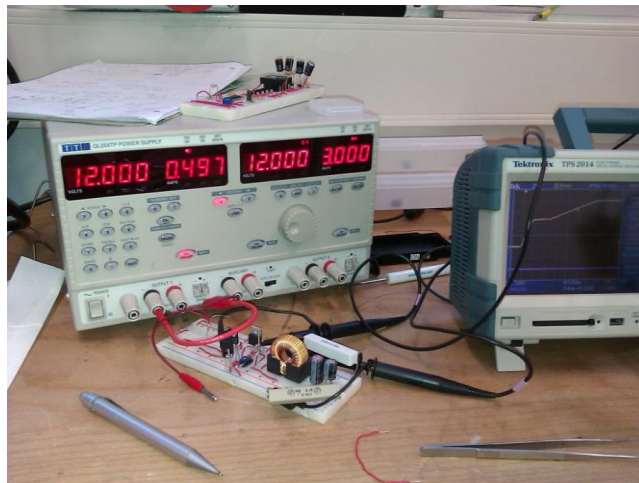


Figura 144 Foto in cui si può notare la tensione di alimentazione e la corrente assorbita dal prototipo del I stadio

Dalla foto in *Figura 144* sopra è possibile ricavare la potenza effettivamente assorbita dall'oggetto e il rendimento sperimentale del dispositivo:

$$P_{\text{assorbita } sp} \approx 12 \text{ V} \cdot 0.5 \text{ A} = 6 \text{ W}$$

$$P_{\text{erogata } sp} \approx \frac{(20\text{V})^2}{73} = 5.5 \text{ W}$$

$$\eta_{\text{dc/dc } sp} \approx \frac{P_{\text{erogata}}}{P_{\text{assorbita}}} \approx 92 \% \quad (116)$$

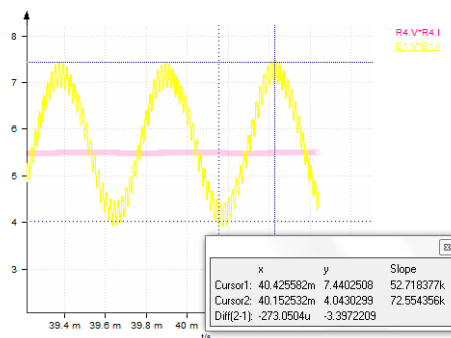
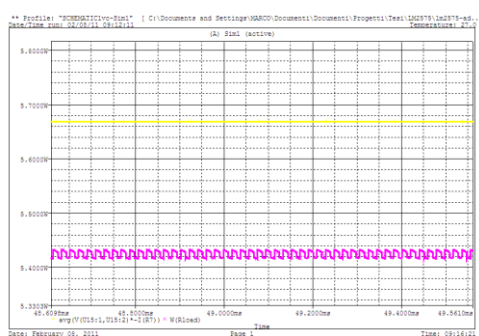


Figura 145 Potenza media [W] assorbita in giallo e potenza [W] istantanea erogata in viola, in funzione del tempo [ms] Pspice a sinistra e Portunus a destra



Nel caso simulato il dato potenza media assorbita dal dc-dc è stato ricavato in modo differente per i due modelli. Nel modello Pspice è stato ricavato come potenza media assorbita dal circuito a regime, mentre nel caso del modello Portunus attraverso gli strumenti di misura offerti dal programma, i cursori. Nel caso del modello Pspice risulta:

$$P_{assorbita \text{ sim } PSPICE} \approx 5.67 \text{ W}$$

$$P_{erogata \text{ sim } PSPICE} \approx 5.43 \text{ W}$$

$$\eta_{dc} \text{ sim } PSPICE \approx \frac{P_{erogata \text{ sp } PSPICE}}{P_{assorbita \text{ sp } PSPICE}} \approx 96 \% \quad (117)$$

Mentre nel caso del modello in Portunus:

$$P_{assorbita \text{ sim } PORTUNUS} \approx 5.74 \text{ W}$$

$$P_{erogata \text{ sim } PORTUNUS} \approx 5.48 \text{ W}$$

$$\eta_{dc} \text{ sim } PORTUNUS \approx \frac{P_{erogata \text{ sp } PORTUNUS}}{P_{assorbita \text{ sp } PORTUNUS}} \approx 95 \% \quad (118)$$

La differenza tra i dati di simulazione e quelli sperimentali è verosimile, anche perché contenuta su base percentuale; l'errore tra simulato e realtà è inferiore al 5 %, tale scostamento può essere attribuito alle resistenze parassite della breadboard impiegata per l'esperimento.

	Sperimentale	Mod. Pspice	Mod. Portunus
$P_{assorbita} [W]$	6 W	5.67 W	5.74 W
$P_{erogata} [W]$	5.5 W	5.43 W	5.48 W
$\eta_{dc} [\%]$	92 %	96 %	95 %
Errore rispetto a sperimentale[%]	/	4 %	3 %

Tabella 7 Confronto risultati di regime, sperimentali e di simulazione del primo stadio

4.1.3. Prova di stabilità

La verifica di stabilità del dc-dc è stata eseguita facendo variare la tensione di alimentazione attraverso la manopola dell'alimentatore. Sono state acquisite la tensione di alimentazione, che veniva fatta variare tra 9 V e 14 V, e la tensione di uscita stabilizzata a circa 20 V. Il tutto visibile in *Figura 146*.

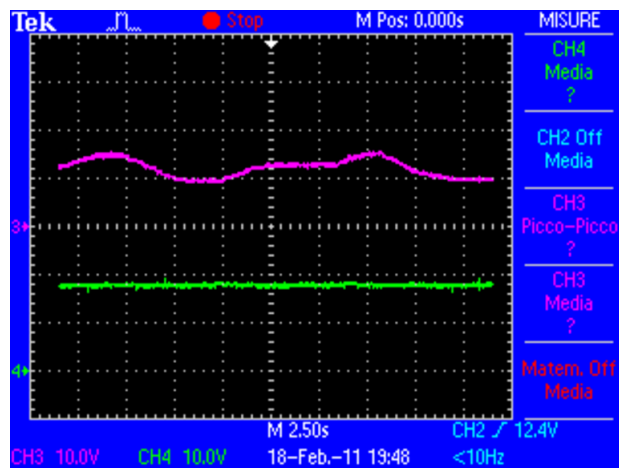


Figura 146 Schermata oscilloscopio prova stabilità

4.2. Confronto risultati secondo stadio

Il confronto è stato articolato come nel paragrafo precedente in due punti principali: il primo punto consiste nel confronto dei transistori dei modelli e i transistori reali, in seguito si mostra un confronto statico o a regime calcolando i rendimenti sperimentali e confrontandoli con quelli risultanti dai modelli di simulazione.

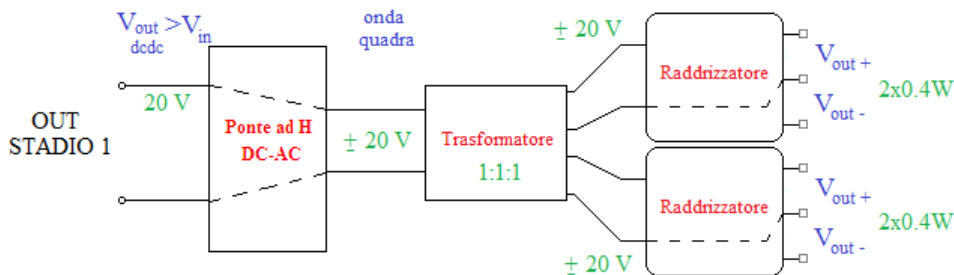


Figura 147 Schema semplificato stadio 2

4.2.1. Confronto transitori stadio 2

In questo paragrafo verrà preso in considerazione il confronto tra la tensione di uscita del secondo stadio del prototipo e dei modelli di simulazione.

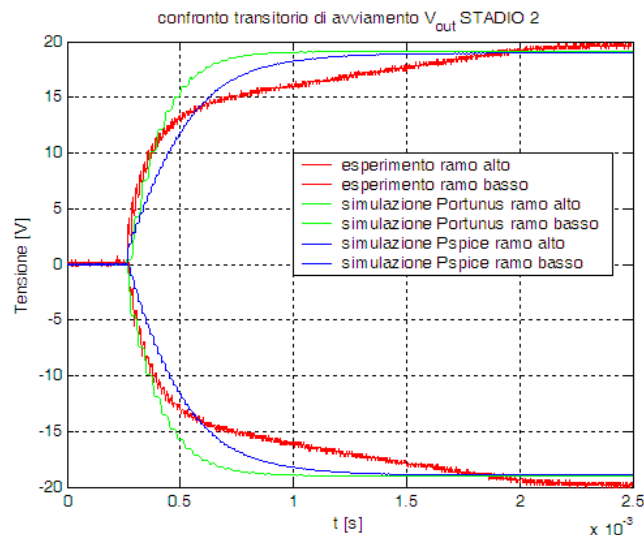


Figura 148 Confronto risultati sperimentali e simulazioni transitori stadio 2

La discrepanza nei risultati di simulazione è stata imputata a una non modellizzazione di effetti non lineari di saturazione del materiale ferromagnetico e ancora a dinamiche dell'alimentatore non modellate. Per non appesantire il modello e poiché ritenuto non necessario, si è deciso di tenere validi i modelli presentati.

Si fa notare che i parametri impiegati nel modello sono quelli del datasheet. I risultati sono migliorabili identificando i parametri sperimentalmente, ai nostri fini ciò è ritenuto non significativo, si accetta l'errore commesso.

4.2.2. Confronto regime stadio 2

In seguito è stato portato a termine il confronto tra le tensioni di uscita e corrente nell'induttore del prototipo e dei modelli di simulazione del secondo stadio. In *Figura 149* sono presentate le schermate degli oscilloscopi, in *Figura 150* le schermate dei risultati di simulazione e per rendere più apprezzabile il

confronto, si presenta in *Figura 151* i risultati sperimentali e di simulazione realizzati importando tutti i dati significativi in matlab e realizzando i grafici.

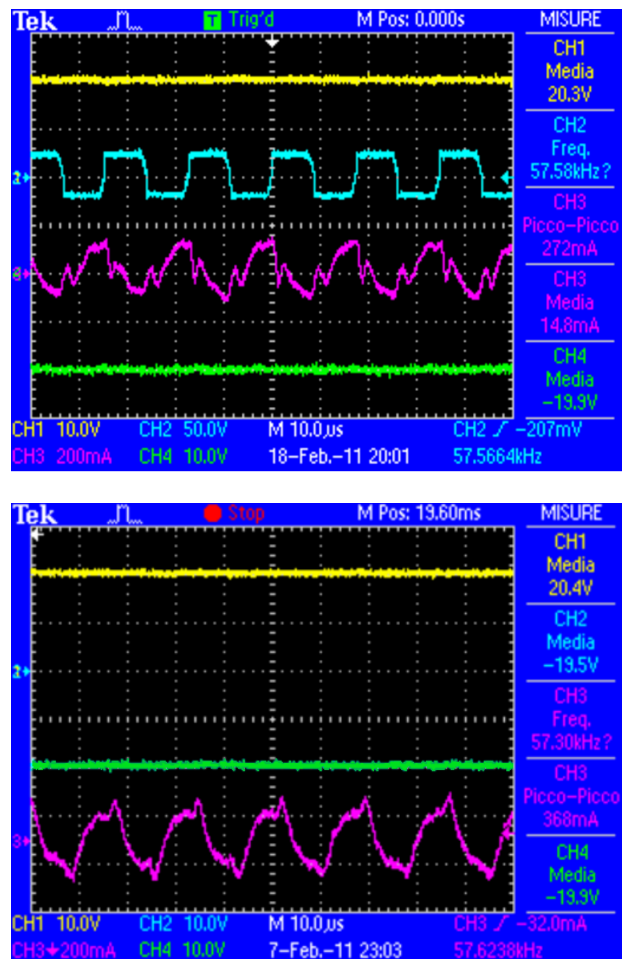


Figura 149 Forme d'onda acquisite tramite oscilloscopio in alto con disturbo in basso senza

Visibile in:

GIALLO tensione positiva in uscita;

VERDE tensione negativa in uscita;

BLU tensione in uscita dal ponte, la v_{ab} in *Figura 51*;

VIOLA corrente assorbita al primario del trasformatore.

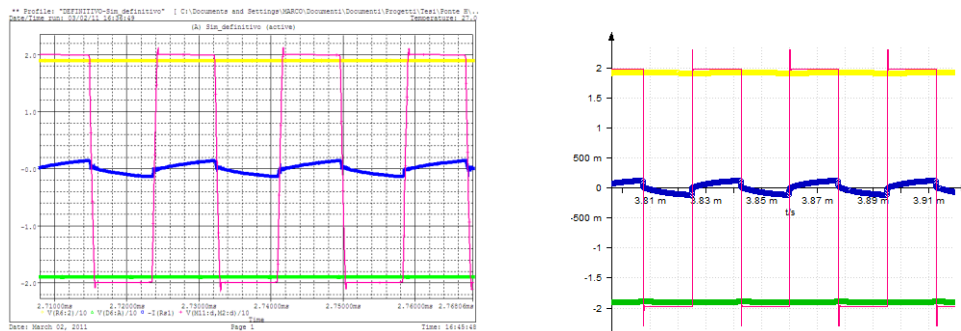


Figura 150 Simulazione Pspice a sinistra Portunus a destra, tensione [V/10] in uscita in giallo e verde, tensione [V/10] e corrente [A] in uscita dal ponte ad h in viola, in funzione del tempo [ms]

Per meglio confrontare i risultati si presenta il confronto tra i risultati Pspice, i risultati in Portunus e i risultati sperimentali.

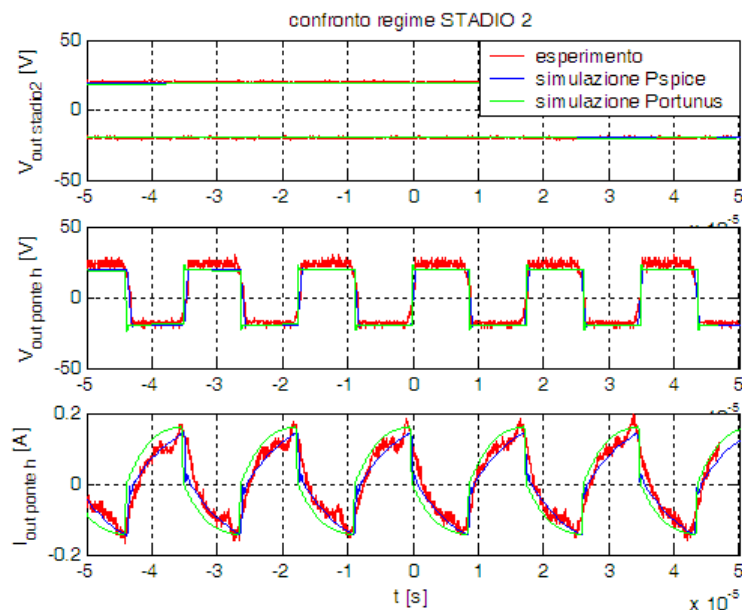


Figura 151 Confronto risultati sperimentali e di simulazione

Nella forma d'onda della corrente sperimentale, [Figura 149](#) in alto, vi sono dei picchi di corrente successivi alla commutazione, dovuti a disturbi attribuibili ad accoppiamenti magnetici parassiti del circuito. Per limitarne il più possibile l'effetto ci si è allontanati dal circuito facendo la misura con dei cavi lunghi e orientando la sonda in maniera diversa per ricercare la posizione di minimo accoppiamento con il disturbo, il risultato è in [Figura 149](#) in basso.

In seguito viene effettuato il calcolo del rendimento nel caso sperimentale che è confrontato con quello di simulazione.

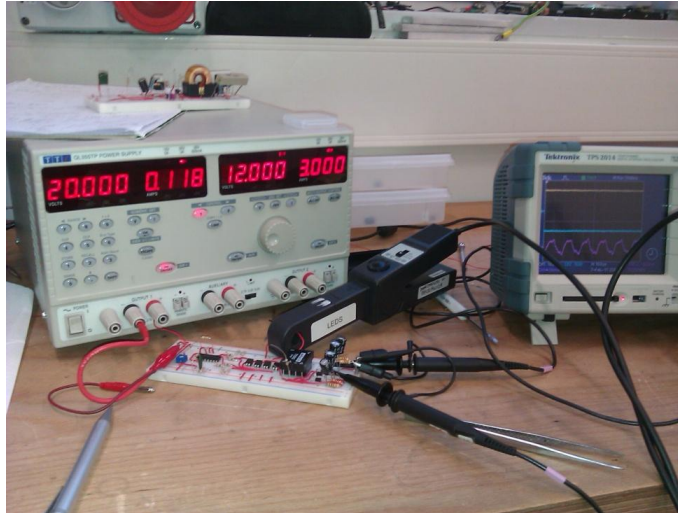


Figura 152 Foto in cui si può notare la tensione di alimentazione e la corrente assorbita prototipo del II stadio

Dalla foto in *Figura 152* sopra è possibile ricavare la potenza effettivamente assorbita dall'oggetto.

$$P_{\text{assorbita sp}} \approx 20 \text{ V} \cdot 0.118 \text{ A} = 2.36 \text{ W}$$

$$P_{\text{erogata sp}} \approx 2 * \left(\frac{(19.1 \text{ V})^2}{980} + \frac{(-18.8)^2}{980} \right) = 1.47 \text{ W}$$

$$\eta_{\text{ponte ad h sp}} \approx \frac{P_{\text{erogata sp}}}{P_{\text{assorbita sp}}} \approx 62 \% \quad (119)$$

Nel caso simulato il dato potenza media assorbita dal dc-dc è stato ricavato in modo differente per i due modelli. Nel modello Pspice è stato ricavato come potenza media assorbita dal circuito a regime, mentre nel caso del modello Portunus attraverso gli strumenti di misura offerti dal programma, l'analizzatore di segnale.

Nel caso del modello Pspice *Figura 153* a sinistra è risultato:

$$P_{assorbita \text{ sim PSPICE}} \approx 2.52 \text{ W}$$

$$P_{erogata \text{ sim PSPICE}} \approx 1.43 \text{ W}$$

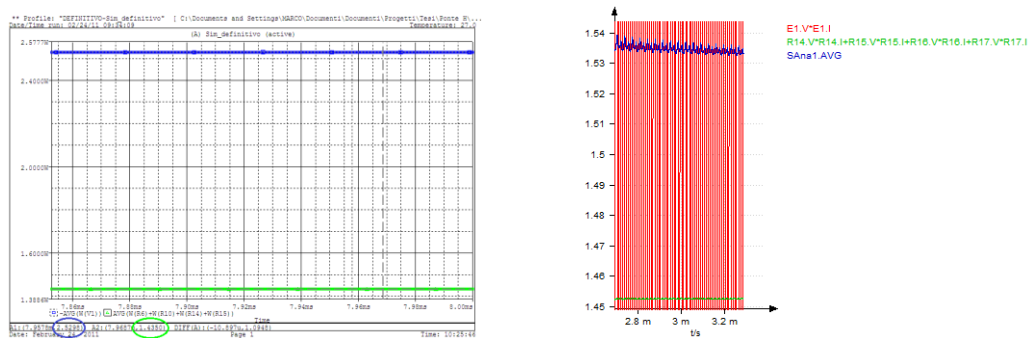
$$\eta_{\text{ponte ad h sim PSPICE}} \approx \frac{P_{erogata \text{ sp PSPICE}}}{P_{assorbita \text{ sp PSPICE}}} \approx 57 \% \quad (120)$$

Mentre nel caso del modello in Portunus *Figura 153* a destra:

$$P_{assorbita \text{ sim PORTUNUS}} \approx 1.54 \text{ W}$$

$$P_{erogata \text{ sim PORTUNUS}} \approx 1.45 \text{ W}$$

$$\eta_{\text{ponte ad h sim PORTUNUS}} \approx \frac{P_{erogata \text{ sp PORTUNUS}}}{P_{assorbita \text{ sp PORTUNUS}}} \approx 94 \% \quad (121)$$



*Figura 153 Potenza media [W] assorbita in blu e potenza [W] istantanea erogata in verde, tempo [ms]
Pspice a sinistra e Portunus a destra*

	Sperimentale	Mod. Pspice	Mod. Portunus
$P_{assorbita}$ [W]	2.36 W	2.52 W	1.54W
$P_{erogata}$ [W]	1.47 W	1.43 W	1.45 W
$\eta_{dc/dc}$ [%]	62 %	57 %	94 %
Errore rispetto a sperimentale[%]	/	5 %	32 %

Tabella 8 Confronto risultati di regime, sperimentali e di simulazione del secondo stadio

Come evidenziato dalla [Tabella 8](#), la differenza tra i dati di simulazione attraverso Pspice e quelli sperimentali è verosimile, energeticamente e dal punto di vista funzionale il modello è aderente alla realtà. Per quanto riguarda Portunus il modello funzionalmente è corretto mentre dal punto di vista energetico è troppo approssimato. Il modello Portunus non coglie le seguenti dissipazioni energetiche:

- Il modello del TL494 controllore PWM impiegato è ideale, nella realtà dissipa circa 600 mW;
- Le resistenze R_{up1} e R_{dw1} sono quattro, due per ogni ramo del ponte ad h, visualizzabili in [Figura 114 Dettaglio schema TL494](#), e dissipano mediamente 200 mW; tale contributo è dovuto alla particolare configurazione di pilotaggio impiegata.

I dispositivi a semiconduttore del modello, diodi e mosfet, sono modellati tramite modelli statici, infatti si ricorda che nel ([par. 3.3.5](#)) i modelli descritti e poi impiegati sono modelli di regime di diodi e transistor, nella realtà manifestano anche un comportamento dinamico. Con tale modellistica semplificata non si commette errore rilevante in termini energetici; poiché i contributi energetici principali non considerati sono quelli elencati sopra, quindi i modelli impiegati descrivono accuratamente la realtà del prototipo.

Si segnala che inizialmente si è provato ad impiegare i modelli Spice offerti da Portunus ([par. 3.3.4](#)) ma i tempi di simulazione tendevano ad esplodere quindi si è pensato di iniziare con modelli più semplici quali quelli presentati in questo elaborato.

Un'altra considerazione sui rendimenti è la seguente: i rendimenti calcolati, ad esempio quello sperimentale ([119](#)), sembrano a prima vista bassissimi; in realtà si ricorda che il dispositivo nella sua configurazione finale dovrà essere quello di [Figura 154](#), ovvero il ponte ad h avrà in uscita altri due stadi con trasformatore e raddrizzatori rispetto a quanto realizzato sino ad ora [Figura 110 Schema dispositivo implementato](#), inoltre si fa notare che nel prototipo il carico del dispositivo è stato ridotto rispetto al nominale per testarne il funzionamento reale in condizioni di sicurezza.

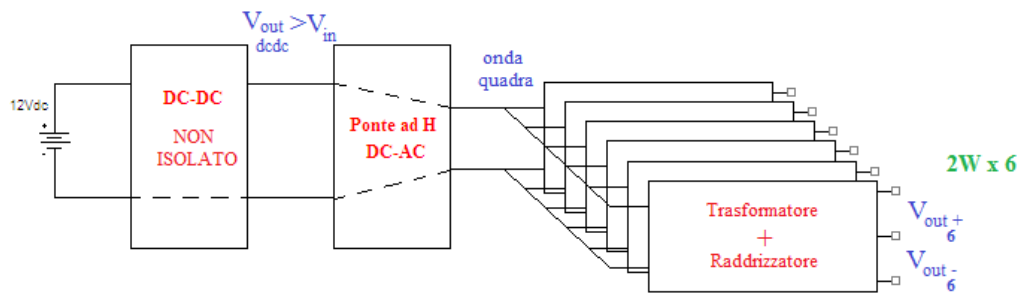


Figura 154 Configurazione finale

Ci si aspetta che all'aumentare della potenza di carico il rendimento salga come indicato nel grafico di *Figura 155*. Infatti questi andamenti sono tipicamente riscontrabili anche in application note [22] di note società che operano nel campo dei semiconduttori.

Ipotesi $P_{persa} = \text{costante}$

$$\eta[p.u.] = \frac{\frac{P_{out}}{P_n}}{\frac{P_{persa}}{P_n} + \frac{P_{out}}{P_n}} \quad (122)$$

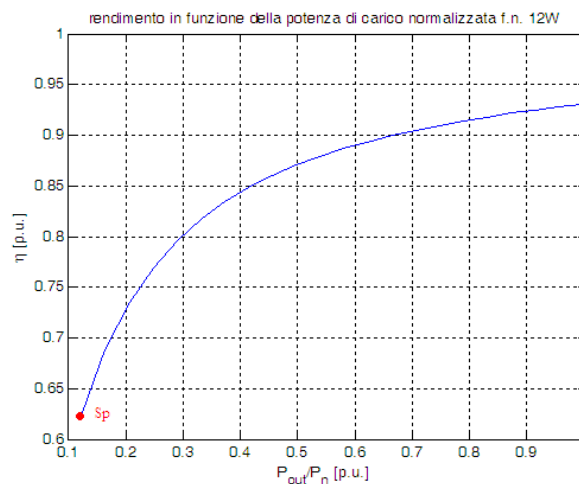


Figura 155 Rendimento normalizzato presunto

Nel funzionamento in condizioni nominali ci si aspettano rendimenti superiori.

Capitolo:

5.SPERIMENTAZIONE

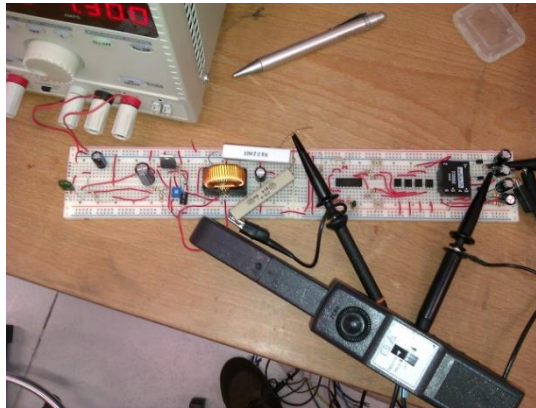


Figura 156 Dettaglio prototipo

Il prototipo è stato realizzato su basetta per consentire un facile e veloce assemblaggio dei componenti e per consentire di modificare la circuiteria in modo semplice.

Durante la realizzazione pratica ho potuto perfezionare le conoscenze sull'uso degli oscilloscopi digitali. Inoltre ho potuto conoscere e apprendere informazioni dai ricercatori del dipartimento Meccanica sezione Meccanica dei Sistemi/Azionamenti che mi hanno aiutato nella fase sperimentale.

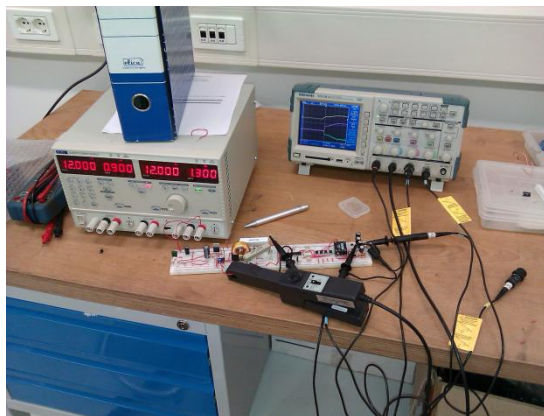


Figura 157 Banco di lavoro

Capitolo:

6.CONCLUSIONI E POSSIBILI SVILUPPI FUTURI

Nel presente lavoro di Tesi sono stati richiamati dal punto di vista teorico i modelli dinamici degli oggetti facenti parte dell'alimentatore isolato da realizzare. In merito al convertitore è stata studiata una nuova configurazione di dc-dc denominata buck-boost modificato (*par. 1.3.5*), invece, per quanto riguarda il ponte ad h è stata presentata una possibile implementazione pratica del circuito di pilotaggio (*par. 1.6*) che ha il vantaggio di essere semplice ed economica. Per quanto riguarda lo stadio d'isolamento e lo stadio raddrizzatore sono state proposte tre configurazioni innovative (*par. 2.2*). Quella effettivamente simulata e realizzata è quella in *Figura 158*.

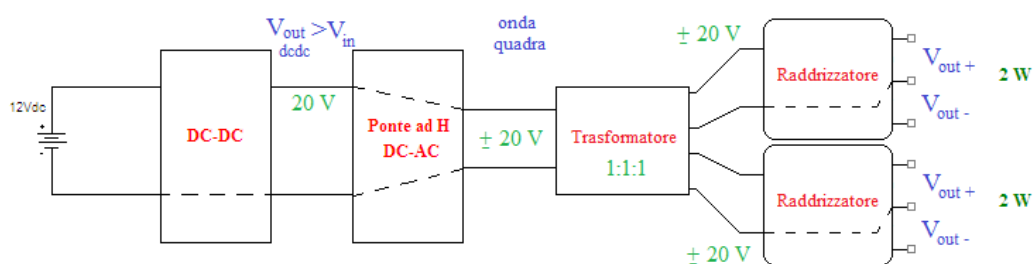


Figura 158 Schema dispositivo implementato

Nella fase iniziale del lavoro sono stati realizzati due modelli Pspice di dc-dc step-up in due varianti; la prima impiegando l'MC34063 (*par. 3.4*) mentre per la seconda l'UC1843 (*par. 3.5*). Tali dispositivi sono impiegati per pilotare l'interruttore esterno del dc-dc. I vantaggi offerti dai controllori pwm monolitici sono molteplici, ad esempio: dispongono al loro interno di funzioni ausiliarie di protezione dell'integrato e inoltre sono molto economici essendo una soluzione smart. Si è deciso così di impiegare l'LM2575 (che contiene al suo interno l'interruttore di potenza). Si fa notare che mentre per i precedenti dispositivi di controllo sono stati impiegati i modelli resi disponibili sui siti dei rispettivi costruttori, per LM2575 invece è stato necessario realizzarlo poiché non reso disponibile. Il modello Pspice così ottenuto è stato impiegato per realizzare un simulatore del dc-dc buck-boost modificato. A seguito dei risultati positivi ottenuti in simulazione, si è deciso di modellare il sistema alimentatore complessivo. Durante il lavoro di Tesi si è presentata la possibilità di impiegare il software Portunus per la parte di simulazione. Sono quindi stati realizzati due modelli dello stesso alimentatore, uno in Pspice (*par. 3.6.4*) e l'altro in Portunus (*par. 3.6.5*) dello schema di *Figura 158*. È stato quindi modellato il ponte ad h e il relativo circuito di pilotaggio che fa uso del controller TL494 (*par. 1.6.1*). Poi

è stato modellato anche il trasformatore d'isolamento e i due stadi di raddrizzatori.

Si è in seguito realizzato il dispositivo principale di alimentazione, il dc-dc (in configurazione buck-boost modificato), tramite il dispositivo LM2575 (*par. 1.4.3*), il ponte ad h con il relativo controllore TL494 (*par. 1.6.1*) e uno stadio di uscita ovvero un trasformatore con doppio secondario e due stadi raddrizzatori (*par. 2.2.3*) *Figura 158*. Tale circuito consente di poter variare le tensioni di uscita V_{out+} e V_{out-} di una stessa quantità, il cui funzionamento teorico ("il cosa") è stato descritto nel (*par. 2.2.3*), mentre le considerazioni implementative ("il come") sono state descritte nel (*par 1.6*) e nel (*par. 1.6.1*).

La configurazione studiata, simulata e realizzata rispetto alle configurazioni classiche ha il vantaggio di impiegare un singolo dc-dc. Tale soluzione è una configurazione economica che consente di ridurre le emissioni elettromagnetiche riducendo il numero di fonti inquinanti, inoltre impiega tre trasformatori rendendo ancor più economico e compatto il dispositivo rispetto alle configurazioni che ne impiegano sei, uno per ogni dispositivo a semiconduttore da pilotare. Tale dispositivo consente infine di variare le tensioni di uscita con le quali si pilotano i dispositivi a semiconduttore dell'inverter. Ciò rende il dispositivo realizzato adattabile a ogni inverter a igbt o mosfet indipendentemente dalle caratteristiche degli interruttori di potenza impiegati.

Dalle simulazioni e dalla "sperimentazione" è emerso che la corrente allo spunto, dovuta alla carica dei condensatori, può essere dannosa per il circuito soprattutto per diodo e induttore del primo stadio. Nel nostro caso l'alimentatore da laboratorio limitava la corrente nella fase transitoria iniziale. Nel funzionamento reale le condizioni al contorno variano: esso sarà alimentato da un alimentatore non limitato in corrente, una comune batteria di un autoveicolo che non ha dispositivi di limitazione della corrente. A lungo andare i componenti del circuito possono risentire degli effetti delle sovracorrenti allo spunto, per questo è opportuno limitarle. In letteratura [8] sono presentati vari modi per limitare tali correnti di avviamento, i principali sono riassunti nel seguito.



Figura 159 Simbolo circuitale termistori

PTC: Sono delle resistenze non lineari che variano la loro resistività in funzione della temperatura. Sono molto impiegate in elettronica come limitatori della corrente di spunto. In particolare nei termistori di tipo p (ptc) la resistività aumenta all'aumentare della temperatura. Tale dispositivo può essere posto in serie all'alimentatore e dimensionato in modo tale che allo spunto le alte correnti portino il dispositivo a scaldarsi e ad aumentare la propria temperatura, in questo modo la resistività del dispositivo aumenta e la corrente tende così a diminuire. Questa soluzione ha il vantaggio di essere economica ma ha lo svantaggio di introdurre una perdita di energia. S'introduce di fatto una resistenza in serie all'alimentazione, che impatta negativamente sul rendimento del dispositivo.

SOFT-START: sono dei circuiti che tipicamente impiegano tre tipologie di interruttori relay, mosfet o bjt, [Figura 160](#). Nei circuiti elettronici in generale, sono sempre presenti in parallelo all'alimentazione dei condensatori, che hanno il ruolo di disaccoppiare dinamicamente i circuiti e fornire una riserva di energia locale. Supponiamo di dover caricare un condensatore, esso si comporterà nei primi istanti come un corto circuito assorbendo idealmente una impulso di ampiezza infinita e durata infinitesima. Se ora si pensa di mettere in serie al condensatore una resistenza, il valore di picco della corrente non risulterà infinito ma finito, come studiato in [Figura 14 Circuito equivalente per lo studio del picco di corrente durante la commutazione](#). Quindi l'idea del soft start è quella di porre in serie al circuito da alimentare una resistenza di potenza che viene cortocircuitata da un interruttore quando i condensatori risultano sufficientemente carichi. L'interruttore è scelto in modo che la sua resistenza di conduzione risulti bassa, in modo da non compromettere l'efficienza del dispositivo.

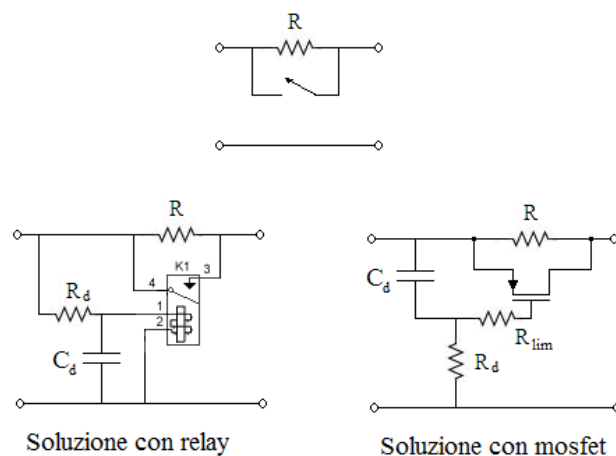


Figura 160 Soft-start

Nel seguito sono presentati tre possibili sviluppi futuri:

un primo possibile sviluppo è affinare il simulatore del dc-dc avendo come carichi i 6 igbt dell'inverter e i rispettivi 6 gate driver, si segnala che il modello in Portunus è già stato sviluppato ma non è stato presentato. Il motivo per cui non è stato presentato è legato a problemi nell'integrazione numerica del sistema. Il problema sarà segnalato alla software house, per volontà della stessa, che ci ha assistito fino al momento della presentazione di questo lavoro. In seguito si può terminare l'alimentatore ordinando e realizzando gli altri due stadi di uscita per alimentare i rimanenti quattro igbt. Tale soluzione (*par. 2.2.3*) consente di variare le tensioni di uscita tutte della stessa quantità;

un altro possibile sviluppo è il seguente, ora che il prototipo del dc-dc elevatore e del ponte ad h è concluso si può simulare e poi implementare l'ultima soluzione presentata nel (*par. 2.2*), si ricorda che tale soluzione prevede una piccola modifica del circuito di pilotaggio del ponte ad h, in particolare tale circuito deve consentire la variazione separata dei tempi morti della semionda positiva e negativa in uscita dal ponte ad h, in modo da rendere variabile a piacere le due tensioni positiva e negativa di alimentazione del gate driver; in questo modo non si debbono impiegare dc-dc lineari per rendere variabili le tensioni di uscita, ottenendo un circuito molto più efficiente ed economico. Non adoperando circuiti di stabilizzazione della tensione in uscita ci si aspetterà una stabilizzazione più scadente delle tensioni. Tale soluzione richiede un controllo



del ponte ad h diverso da quello presentato (TL494), il controllore deve offrire la possibilità di variare il tempo morto dell'onda positiva e negativa in modo indipendente;

per finire si intende utilizzare l'alimentatore realizzato in un inverter.



Bibliografia

- [1] Issa Batarseh, *Power Electronic Circuits*.: John Willey, 2003.
- [2] V. Gureich, *Electronic Devices on Discrete Components for Industrial and Power Engineering*.: CRC Press, 2008.
- [3] Marty Brown, *Power Supply Cookbook 2nd Edition*.: Newnes, 2001.
- [4] Nico Grilloni, *Gli alimentatori stabilizzati*.: Ulrico Hoepli Editore S.p.A, 2005.
- [5] (Motorola) Marty Brown, *Practical Switching power supply*.: Accademic Press, 1990.
- [6] Ferdinando Mapelli, Marco Mauri Renato Manigrasso, *Azionamenti Elettrici Parte II Convertitori e controllo*.: Pitagora Editrice Bologna, 2007.
- [7] Christophe P. Basso, *Switch-Mode Power Supply SPICE Cookbook*.: McGraw-Hill, 2001.
- [8] Undeland, Robbins Mohan, *Power Electronics, 2nd edition*.: John Wiley & Sons, INC., 1995.
- [9] "Appunti del corso di elettronica di potenza tenuto dal Professore Ferdinando Mapelli," 2009-2010.
- [10] Unitrode A.N., "U-100A,".
- [11] ST, "MC34063 datasheet,".
- [12] ON Semiconductor, "AN 920/D Theory and Applications of the MC34063 Switching Regulator Control Circuits,".
- [13] Constantin Radoi Adriana Florescu, "Mathematical Theory of DC-DC Step-Up/Down Converter controlled by MC34063,".
- [14] Unitrode, "UC1843 datasheet,".



- [15] National Semiconductor, "LM2575 Datasheet,".
- [16] On Semiconductor, "LM2575 datasheet,".
- [17] Texas Instruments, "TL494 Datasheet,".
- [18] Motorola, "TL494 Datasheet,".
- [19] Polimi. <http://multimediadei.metid.polimi.it/>.
- [20] Ray Kendall, "Modular macromodeling techniques for Spice simulators".
- [21] Orcad, *Reference Manual Orcad Pspice A/D.*, 1998.
- [22] Philips, *AN10360 Low VCEsat (BISS) transistors and low VF (MEGA) Schottky.*, 2005.

Ringraziamenti

Al termine di questo lavoro e di questo affascinante percorso portato a compimento intendo ringraziare le persone grazie alle quali tutto ciò non sarebbe accaduto.

In primo luogo intendo ringraziare le persone in generale che lavorano dentro all'istituzione Politecnico di Milano che svolgono il loro lavoro con molta passione e dedizione. In particolare un ringraziamento speciale va ai Professori del corso di studi in Ingegneria dell'Automazione che mi hanno trasmesso la loro passione verso la scienza e il mondo ingegneristico.

Un ringraziamento particolare va al Professor Ferdinando Mapelli per avermi dato la possibilità di affrontare un argomento molto interessante e avermi aiutato a portare a compimento un desiderio, quello di realizzare un oggetto funzionale sulla base delle conoscenze apprese durante questi cinque impegnativi anni nonché per la disponibilità dimostrata durante lo svolgimento di questo lavoro.

Un doveroso ringraziamento a Luca Gregorio Frigoli e alle gentilissime persone della società Spinmag per l'assistenza e l'aiuto che mi è stato fornito per Portunus, e anche per i tre interessanti giorni di corso.

Intendo inoltre ringraziare i miei genitori, mio fratello e gli amici che mi sono stati vicini nei momenti di difficoltà.