

POLITECNICO DI MILANO

Facoltà di Ingegneria dell'Informazione

Corso di laurea in Ingegneria Elettronica



PROGETTAZIONE E REALIZZAZIONE DI UN SIMULATORE CONFIGURABILE DI SEGNALI DA RIVELATORI DI RADIAZIONE

Relatore: Chiar.mo Prof. Angelo GERACI

Correlatore: Ing. Andrea ABBA

Tesi di Laurea di

Massimiliano Marco BRESSAN

Matr. n. 718310

Anno Accademico 2009 – 2010

Ai miei genitori

INDICE

1	Sorgenti di radiazione e sensori di radiazione.....	13
1.1	Sorgenti di radiazione.....	13
1.1.1	Sorgenti di elettroni veloci.....	15
1.1.2	Sorgenti di particelle cariche pesanti	17
1.1.3	Sorgenti di radiazioni elettromagnetiche	19
1.1.4	Sorgenti di neutroni.....	23
1.2	Proprietà generali dei sensori di radiazione.....	26
1.3	Tipologie di sensori di radiazione	31
1.3.1	Camere di ionizzazione	31
1.3.2	Contatori proporzionali	33
1.3.3	Tubi fotomoltiplicatori	34
1.3.4	Sensori a semiconduttore	37
1.3.5	Esempi di rivelatori in commercio	39
1.3.6	Scintillatore	40
1.4	Esempi comuni di filtraggio	44
2	Statistica del conteggio	45
3	Generazione di numeri pseudocasuali, algoritmo LFSR e cellular automata	53
3.1	LFSR – implementazione	54
3.2	CA – implementazione	59
3.3	Test statistici.....	62
4	Caratteristiche hardware e ambiente di sviluppo	65
4.1	Caratteristiche del dispositivo FPGA Xilinx.....	65
4.2	La logica riconfigurabile	72
4.3	La Look-Up Table (LUT).....	75
4.4	Elementi di memoria	76
4.5	Block RAM	77
4.6	Le matrici di interconnessione.....	78
4.7	I blocchi di ingresso/uscita	80
4.8	Il DCM.....	81
5	Sviluppo di un sistema elettronico	82

5.1	Realizzazione dello schematico.....	87
5.2	Realizzazione della progettazione della PCB.....	88
5.3	Fabbricazione della PCB	89
6	Hardware e firmware design	91
6.1	Introduzione.....	91
6.2	Descrizione d'insieme	93
6.3	Digital block	95
6.3.1	FPGA Block: architettura e implementazione in VHDL	95
6.3.2	Implementazione con VIRTEX-5 ML 501 board	96
6.3.3	Generazione del pattern di segnale	99
6.3.4	Generazione delle distribuzioni statistiche ed algoritmo LFSR.....	103
6.3.5	Modulazione delle ampiezze e loro distribuzione.....	105
6.3.6	Generazione della timebase.....	106
6.3.7	Generazione del rumore	107
6.3.8	Generazione della baseline.....	109
6.4	Blocco analogico	111
6.4.1	Conversione D/A.....	112
6.4.2	Filtraggio	115
6.4.3	Correzione dell'offset.....	116
6.4.4	Rete di alimentazione	117
6.5	Design del sistema.....	118
6.5.1	Schematico	118
6.5.2	Layout	122
6.6	Tool per la parametrizzazione della generazione dei segnali	126
7	Validazione sperimentale	129
7.1	Introduzione.....	129
7.2	Misurazioni.....	131
7.3	Calibrazione.....	136
8	Sviluppi futuri	137
8.1	Periferica USB.....	137
8.2	Realizzazione del simulatore di sensore di radiazione a quattro canali	140
	Conclusioni	143

Appendice A.....	144
Ringraziamenti	148

Indice delle figure

Figura 1. Schema di decadimento di Cl-36 e distribuzione dell'energia di distribuzione della risultante particella beta.....	15
Figura 2. Spettro di conversione elettronica che ci si aspetta dalla conversione interna del livello isometrico a 393 keV in In-113m	16
Figura 3. Gruppi di particelle alfa prodotte nel decadimento del Pu-238, plutonio-238. L'ampiezza spettrale dell'impulso mostra tre raggruppamenti che sono misurati attraverso un sensore con superficie in silicio. Ogni picco è identificato attraverso la sua energia in MeV e abbondanza percentuale. Viene inoltre riportato lo schema di decadimento con i livelli di energie nel nucleo del prodotto, anch'essi misurati in MeV. (Fonte: Chanda and Deal)	17
Figura 4. Distribuzione dell'energia cinetica di Cf-252 derivante da frammenti di fissione spontanea. Il picco a sinistra corrisponde ai frammenti pesanti mentre quello di destra corrisponde ai frammenti leggeri. (Fonte: Whetstone).....	18
Figura 5. Schema di decadimento per alcune sorgenti gamma di riferimento. Sono mostrate solo le maggiori transizioni. Le energie e la produzione per disintegrazione di raggi gamma e X emessi in ogni decadimento sono elencati sotto i diagrammi.	19
Figura 6. Andamento del decadimento radiattivo negli elementi chimici. E' mostrato il tempo di dimezzamento.	20
Figura 7. Fenomeno della Brehmsstrahlung. Si avverte quando un elettrone si avvicina ad un nucleo e determina l'emissione di un raggio X.	21
Figura 8. Fenomeno della radiazione di sincrotrone. Un fascio di elettroni viene accelerato in un'orbita circolare e perde energia sotto forma di raggi X.....	22
Figura 9. Spettro dell'energia misurata dei neutroni a partire da fissione spontanea del Cf-252 (Fonte: Batenkov et al.)	23
Figura 10. Sezione di una tipica sorgente a doppia parete per Be (α , n). (Fonte: Lorch)	24
Figura 11. Sezione di una tipica sorgente sferica semplice di fotoneutroni.....	24
Figura 12. Condizioni sperimentali ottimali per la determinazione della curva di trasmissione esponenziale.	26
Figura 13. Andamento temporale della corrente $i(t)$ che viene prodotta da un sensore di radiazione dopo l'interazione di una particella o quanto di radiazione.	26
Figura 14. Rappresentazione della corrente prodotta dal detettore nella condizione in cui l'irradiazione è costante. Le fluttuazioni $\sigma(t)$ si sovrappongono ad un valore costante di corrente.....	27
Figura 15. Schema del sensore che funziona in Mean Square Voltage Mode.....	28
Figura 16. Circuito equivalente della funzione di un sensore che è connesso ad un preamplificatore. Si noti la presenza di una capacità C in parallelo alla resistenza R.	28

Figura 17. a) Rappresentazione di un output di corrente proveniente da un ipotetico sensore. b) Il segnale di tensione $V(t)$ nel caso di costante di carico piccola. c) Segnale di tensione $V(t)$ nel caso di costante di carico grande.....	30
Figura 18. Componenti di base di una camera di ionizzazione e corrispondente caratteristica corrente - tensione.....	32
Figura 19. Diagramma per la derivazione della forma dell'impulso $VR(t)$ per un segnale da una camera di ionizzazione.	32
Figura 20. Rappresentazione del primo coefficiente di Townsend in funzione del campo elettrico per un gas tipico.	33
Figura 21. Visione ortogonale di un campionamento a valanga a partire da un singolo elettrone. La densità delle ombre indica la concentrazione degli elettroni formati nella valanga. (Fonte: Matoba et al.)	34
Figura 22. Esempificazione della sezione di un tubo fotomoltiplicatore (PM). Si notino: il fotocatodo semitrasparente e i dinodi moltiplicatori inseriti in un volume nel quale è stato creato il vuoto.	35
Figura 23. Rappresentazione di differenti strutture di tubi fotomoltiplicatori (PM). a) Struttura lineare focalizzata. b) Griglia corcolare. c) A tenda veneziana. d) Griglia e box. (Fote: cortesia di EMI GENCOM Inc., Plainview, NY.).....	37
Figura 24. Configurazione di base di un fotodiodo convenzionale.	37
Figura 25. Esempio di un data-sheet di un rivelatore della Hamamatsu in telluriuro di cadmio (CdTe)	39
Figura 26. Schema di base di un rivelatore di radiazione in telluriuro di cadmio (CdTe)	39
Figura 27. Rappresentazione schematica di uno scintillatore.	40
Figura 28. Rappresentazione schematica di una Gamma Camera a pixel e di una Anger Camera. Sotto lo schema è rappresentato il segnale.	40
Figura 29. Schema del processo di fluorescenza in cui avviene dapprima l'eccitazione a seguito dell'energia assorbita tramite il fotone X o γ al quale segue una diseccitazione non radiativa.....	41
Figura 30. Efficienza quantica delle diverse tipologie di scintillatori.....	42
Figura 31. Rappresentazione di uno scintillatore di tipo ACS/ALS	42
Figura 32. Rappresentazione di uno scintillatore FOS.....	43
Figura 33. Tabella che indica le principali caratteristiche degli scintillatori della Hamamatsu.....	43
Figura 34. Esempio di una funzione di distribuzione per un insieme di dati.....	46
Figura 35. Funzione di distribuzione per due set di dati che hanno differenti valori di fluttuazioni interne.	46
Figura 36. Grafico di una distribuzione binomiale per $p = 23$ ed $n = 10$	47
Figura 37. Distribuzione di Poisson per valor medio di $\bar{x} = 2.74$	48
Figura 38. a) Distribuzione gaussiana discreta per valor medio $x = 27.4$. b) Grafico della forma continua della Gaussiana.	49
Figura 39. Grafico della curva generale Gaussiana.	50

Figura 40. Grafico della funzione esponenziale.....	51
Figura 41. Grafico della funzione di distribuzione IN(t). a) Quattro distribuzioni per fattori di scaling 1,2,3,4. b) Distribuzione degli intervalli da N = 1 a N = 10 normalizzati all'intervallo medio Nr.	52
Figura 42. Linear Feedback Shift Register a 5 passi.....	54
Figura 43. Random Number Generator a singolo bit.....	55
Figura 44. Random Number Generator a bit multipli.....	57
Figura 45. Esempio di un semplice Automa Cellulare unidimensionale in cui gli elementi di base sono delle celle triangolari che possono accedere pertanto ad un minimo di tre celle adiacenti.	59
Figura 46. Reticolo regolare di generazione di numeri pseudo-casuali a partire da un Cellular Automata.	60
Figura 47. Immagine rappresentativa del dispositivo FPGA Virtex 5 XC5VLX330 della Xilinx.....	68
Figura 48. Dispositivo OTP a 64 MB della SanDisk.....	69
Figura 49. Rappresentazione di un dispositivo FPGA con package QFP della Altera. ..	70
Figura 50. Classificazione ed elementi salienti delle principali tipologie di FPGA della famiglia Virtex 5 messe a disposizione dalla Xilinx.....	71
Figura 51. Schema di base di un CLB.....	72
Figura 52. Struttura del dispositivo FPGA organizzato come matrice di CLB.	73
Figura 53. Caratteristiche ed elementi interni dei dispositivi FPGA della famiglia Virtex 5 della Xilinx.....	73
Figura 54. Diagramma di uno SLICEM.....	74
Figura 55. Configurazione di un Latch in una Slice.	75
Figura 56. Rappresentazione della RAM distribuita (RAM32X2Q)	76
Figura 57. Tipologie e caratteristiche delle RAM.....	77
Figura 58. Rappresentazione di una matrice di interconnessione.	78
Figura 59. Rappresentazione di un diagramma IOB.....	80
Figura 60. Elementi di base di un DCM.	81
Figura 61. Elementi di un DCM e circuito di sfasamento e ritardo.	81
Figura 62. Diagramma di sviluppo di un sistema elettronico. La fase di prototipazione e test viene meglio specificata nel blocco a fianco.	83
Figura 63. Relazione esistente tra il tempo di sviluppo di un sistema elettronico e i gradi di libertà disponibili al progettista.....	84
Figura 64. Rappresentazione grafica del segnale secondo la relazione $x(t) = A(t)te^{-\frac{t}{\tau}}$. 93	
Figura 65. Esempio di un dispositivo FPGA Virtex 5 SX50T della Xilinx.....	95
Figura 66. Fotografia della evaluation board ML505 che contiene la FPGA Virtex 5 della Xilinx.....	96
Figura 67. Schema di base del blocco digitale del sistema simulazione di un sensore di radiazione.	97
Figura 68. Modello di un sensore di radiazione.....	99

Figura 69. Segnale in uscita da un sensore di radiazione. a) Caso di costante di tempo grande. b) Caso di costante di tempo piccola.....	100
Figura 70. Rappresentazione grafica del segnale proveniente da un sensore di impulso di radiazione.	101
Figura 71. Generatore del pattern di segnale.	101
Figura 72. Algoritmo LFSR implementato usando una sola Slice.....	104
Figura 73. Generatore delle ampiezze casuali e moltiplicatore del pattern di segnale.	105
Figura 74. Generatore degli intervalli statistici tra i pattern di segnale generati.	106
Figura 75. Rappresentazione grafica del sistema digitale di generazione di rumore flicker.	107
Figura 76. Rappresentazione del generatore digitale di rumore capacitivo.	108
Figura 77. Generazione della baseline.	109
Figura 78. Andamento della I _{bias} in funzione della temperatura.	110
Figura 79. Rappresentazione schematica a blocchi della parte analogica del sistema di simulazione di segnali provenienti da sensore di radiazione.	111
Figura 80. Vista dall'alto e piedinatura del DAC (Digital to Analog Converter) AD9779A.	112
Figura 81. Schema e architettura interna del DAC AD9779A della Analog Devices.	113
Figura 82. Rappresentazione schematica di uno stadio finale in classe AB.	113
Figura 83. Tool realizzato in MatLab per la parametrizzazione e il download del firmware per la generazione di segnali provenienti da sensori di radiazione. È visibile una distribuzione gaussiana delle ampiezze e una linea di base costante.....	126
Figura 84. Tool realizzato in MatLab per la parametrizzazione e il download del firmware per la generazione di segnali provenienti da sensori di radiazione. È visibile lo spettro a due righe delle ampiezze e una linea di base costante.....	127
Figura 85. Immagine rappresentativa del sistema di simulazione di sensore di radiazione. Si noti la presenza della board ML506 della Xilinx, la board progettata nel presente lavoro di tesi e l'oscilloscopio che visualizza i segnali provenienti dal circuito analogico.	128
Figura 86. Immagine dei segnali di output ricavata dalle misure effettuate con l'oscilloscopio LeCroy.....	129
Figura 87. Immagine dei segnali di output ricavata dalle misure effettuate con l'oscilloscopio LeCroy. Si nota in questo shot la presenza del fenomeno simulato del pile-up.	130
Figura 88. Spettro campione a tre righe.	131
Figura 89. Immagine rappresentativa delle misure effettuate con l'oscilloscopio LeCroy.	132
Figura 90. Spettro di emissione del Cobalto (Co-60).	133

Introduzione

L'evoluzione massiccia di processori digitali per la misurazione di radiazioni ha messo in evidenza l'estrema convenienza di sviluppare tecniche sempre più sofisticate per emulare i sistemi di acquisizione, fino a simulare la sorgente radioattiva. Diversi vantaggi alimentano questa tendenza, a partire dal miglioramento delle condizioni sperimentali in assenza di sorgente radioattiva ed apparecchi di individuazione. Questo implica maggiore sicurezza per la salute dei ricercatori e possibilità di effettuare esperimenti, indipendentemente dalla presenza di sorgenti pericolose e da sistemi di rivelazione. Anche la qualità dei risultati ne è influenzata positivamente. Infatti la disponibilità di una sorgente di segnale configurabile virtuale semplifica il test dei processori, permette il confronto assoluto tra diverse tecniche di elaborazione, crea le condizioni per valutare direttamente gli algoritmi e il flusso di processo, apre la strada all'esistenza di banche centrali di dati sperimentali a cui accedere da remoto.

Tuttavia, la riproduzione virtuale della sorgente di radiazione è il primo livello di concezione di questi sistemi. In questo lavoro di tesi si presenta la prima versione di un'architettura digitale completamente configurabile, che svolge contemporaneamente la funzione di generazione del segnale per l'emulazione di rivelatori di radiazione, emulazione dell'elettronica di front-end e processamento dell'output. La complessa architettura hardware dedicata, unita ad un ambiente firmware appositamente sviluppato, che combina scenari sperimentali eterogenei, hanno permesso la creazione di una piattaforma virtuale che rappresenta fedelmente l'intera catena di rivelazione – acquisizione - elaborazione.

In primo luogo, il sistema emula l'output del processo di rivelazione, sulla base della descrizione del rivelatore e della risposta del front-end elettronico, calcolati analiticamente o sperimentalmente misurati. La sorgente radioattiva può essere istanziata nel sistema attraverso le sue caratteristiche di emissione, ovvero l'energia dei picchi e le statistiche di emissione, o tramite la forma caratteristica dello spettro di energia. Effetti complementari come pile-up, la deriva del livello di riferimento (“linea

di base”), il rumore elettronico e in generale qualsiasi tipo di disturbo ambientale possono essere introdotti in modo sia analitico che sperimentale. In particolare, la funzione di trasferimento del preamplificatore può essere emulata dal punto di vista della formazione del segnale e delle non idealità di natura elettronica, quali lo slew-rate e la saturazione. In questa sezione di generazione il sistema è in grado di produrre segnali analogici con fronti di salita di 4 ns. Va osservato che in ogni fase del flusso di rilevazione – acquisizione - elaborazione, il segnale può essere catturato e reso disponibile al di fuori e un dispositivo DAC a 16 bit e 350 MSPS fornisce la necessaria conversione.

In secondo luogo, una sezione di elaborazione completamente configurabile basata su un dispositivo FPGA di elevata capacità permette di validare e confrontare una grande varietà di algoritmi per l'energia e il tempo di stima, di correzione della linea di base e così via. In altre parole, la soluzione proposta permette di utilizzare lo strumento anche come un puro processore digitale configurabile.

Pur essendone in fase di sviluppo la versione multicanale, il sistema prototipo oggetto del lavoro di tesi è costituito da un canale di generazione e un canale per l'acquisizione. Oltre a evidenti vantaggi del principio di emulazione, l'architettura proposta è stata concepita per servire anche come strumento di progettazione in spettroscopia digitale, sia a livello hardware sia a livello firmware. Infatti permette di imitare tutte le parti di un setup di acquisizione ed elaborazione e di conseguenza costituisce una reale piattaforma di co-design hardware e firmware.

La presentazione del lavoro svolto è così articolata. Nel capitolo 1 vengono introdotte le fondamentali tipologie di radiazione presenti in natura e i dispositivi commerciali per la loro rivelazione. Il capitolo 2 descrive le leggi probabilistiche che stanno alla base delle distribuzioni del conteggio dei segnali summenzionati prossimi alla generazione. Nel capitolo 3 si pone l'attenzione sui metodi per la gestione della casualità degli eventi, facendo uso dell'espressione dell'LFSR, in grado di stilare numeri quasi completamente aleatori. Il quarto e quinto capitolo considerano e approfondiscono la tecnologia utilizzata per l'hardware, descrivono l'ambiente di sviluppo e mostrano i passaggi a cui il progettista deve porre attenzione per realizzare il sistema in oggetto. Nel capitolo 6

viene spiegata con precisione la struttura hardware e firmware dell'oggetto di emulazione, con riferimento al blocco digitale, al blocco analogico e al tool reso disponibile all'utente. Nel capitolo 7 si descrivono i metodi per la validazione sperimentale, le misure effettuate e i risultati conseguiti. Nell'ottavo capitolo infine vengono esposti gli sviluppi futuri, le nuove funzionalità e i nuovi target dello strumento.

Capitolo 1

1 Sorgenti di radiazione e sensori di radiazione

1.1 Sorgenti di radiazione

Le radiazioni che vengono usate principalmente sono categorizzate in due principali tipologie ((1), pp 1-2):

- radiazioni di particelle cariche, che comprendono gli *elettroni veloci* e *particelle cariche pesanti*.
- radiazioni di particelle non cariche, che comprendono *radiazioni elettromagnetiche* e *neutroni*.(2)

Gli *elettroni veloci* includono particelle beta (positive o negative) emesse a partire dal decadimento nucleare. Le *particelle cariche pesanti* denotano una categoria che comprende ioni con massa pari a 1 unità atomica o più. Esse sono le particelle alfa, protoni, prodotti di fissione o prodotti di molteplici reazioni nucleari.

Le *radiazioni elettromagnetiche* di interesse includono raggi X emessi a causa del decadimento degli elettroni nelle shell di energia minore negli atomi e raggi gamma che si originano dalle transizioni del nucleo stesso.

I *neutroni* generati in vari processi nucleari sono la categoria più frequente e sono ulteriormente divisi in *elettroni lenti* ed *elettroni veloci*. La loro energia va da 10 eV a 20 MeV. Esiste un minimo di energia richiesta per produrre ionizzazione in materiali tipici e tutte le radiazioni che possiedono un'energia maggiore di questo limite sono *radiazioni ionizzanti*.

La radiazione differisce per la sua *durezza* che è l'abilità di penetrare materiali di differente spessore.

Le radiazioni leggere come le particelle alfa o i raggi X a bassa energia penetrano solo materiali di spessore piccolo.

Le particelle beta sono le più penetranti e passano in uno spessore di decine di millimetri.

L'*attività* di una sorgente di radioisotopi è il tasso di decadimento e rappresenta il numero di nuclei che si distruggono nell'unità di tempo (1, pag 2). La legge fondamentale del decadimento radioattivo è:

$$\left. \frac{dN}{dt} \right|_{dec} = -\lambda N \quad (\text{eq. 1.1})$$

in cui N è il numero dei nuclei radioattivi e λ è definita come la *costante di decadimento*.

L'unità di misura è il Curie (Ci) che corrisponde a 3.7×10^{10} disintegrazioni al secondo (considerando 1 gr di ^{226}Ra , Radon-226). Nel sistema internazionale è utilizzato il becquerel (Bq) che corrisponde a:

$$1 \text{ Bq} = 2.703 \times 10^{-11} \text{ Ci}$$

L'*energia* della radiazione è misurata in *elettronvolt*, definita come l'energia cinetica di un elettrone che accelera attraverso una differenza di potenziale di 1 V.

Nel sistema internazionale l'unità di misura utilizzata è il joule (J).

Il fattore di conversione prevede che:

$$1 \text{ eV} = 1.602 \times 10^{-19} \text{ J}$$

Da ultimo l'energia di un raggio X o raggio gamma è in relazione con la frequenza attraverso la nota legge:

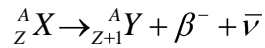
$$E = h\nu \quad (\text{eq. 1.2})$$

dove: h = costante di Planck (6.626×10^{-34} J)

ν = frequenza

1.1.1 Sorgenti di elettroni veloci

Il processo di formazione di elettroni veloci è dato da un radioisotopo che decade tramite emissione di beta meno:



in cui X ed Y sono le specie iniziali e finali e ν è l'antineutrino.

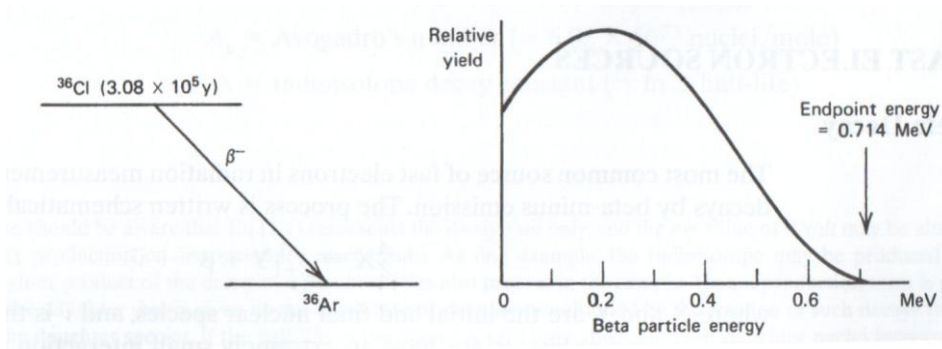


Figura 1. Schema di decadimento di Cl-36 e distribuzione dell'energia di distribuzione della risultante particella beta.

La seconda sorgente di elettroni veloci è data dalla *conversione interna*. Essa inizia quando uno stato nucleare eccitato decade tramite decadimento beta e si trasforma in una specie simile. Il metodo più comune di de-eccitazione è attraverso l'emissione di fotoni di raggi gamma.

L'energia di eccitazione nucleare E_{ex} è trasferita direttamente ad uno degli elettroni che orbitano attorno al nucleo (1). Questo elettrone appare con un'energia data da $E_e = E_{ex} - E_b$ in cui E_{ex} è l'energia di eccitazione e E_b è l'energia di legame dell'orbitale elettronico originale.

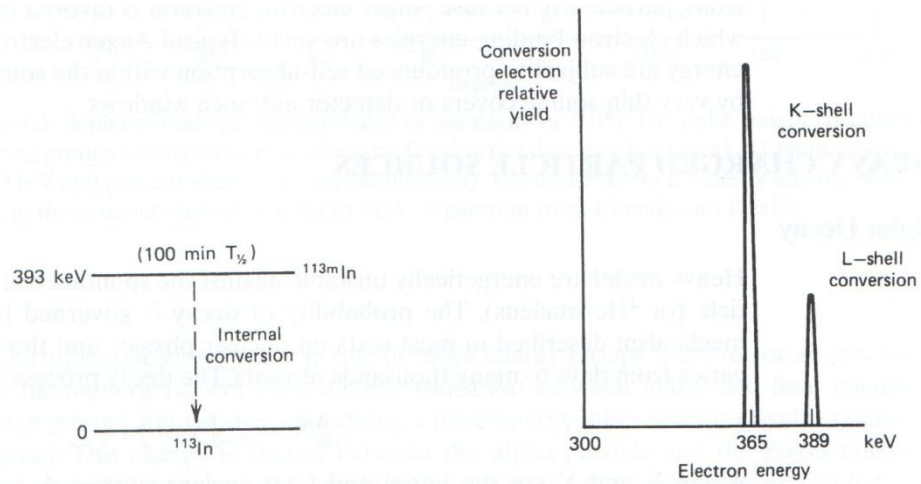


Figura 2. Spettro di conversione elettronica che ci si aspetta dalla conversione interna del livello isometrico a 393 keV in In-113m

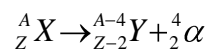
Il terzo metodo utilizzato per la produzione di elettroni pesanti sono gli *elettroni Auger*. Un processo di cattura elettronica può lasciare un gap in un orbitale, il quale viene compensato dalla caduta di un elettrone da una shell esterna attraverso l'emissione di un fotone di raggio X.

L'elettrone di Auger produce un discreto spettro di energia. Elettroni Auger di energie di pochi keV vengono fermati da sorgenti anche sottili.

1.1.2 Sorgenti di particelle cariche pesanti

I nuclei pesanti sono energeticamente instabili contro l'emissione spontanea delle particelle alfa (o nucleo di ^4He).

Il processo di decadimento è scritto schematicamente come:



dove X ed Y sono le specie nucleari iniziali e finali. Le energie delle particelle alfa sono limitate nel range tra 4 e 6 MeV (1).

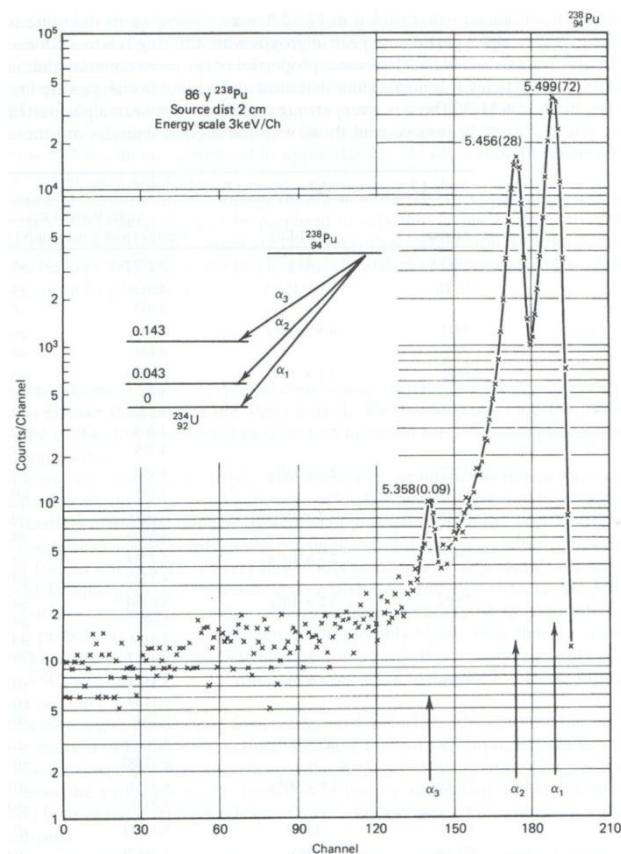


Figura 3. Gruppi di particelle alfa prodotte nel decadimento del Pu-238, plutonio-238. L'ampiezza spettrale dell'impulso mostra tre raggruppamenti che sono misurati attraverso un sensore con superficie in silicio. Ogni picco è identificato attraverso la sua energia in MeV e abbondanza percentuale. Viene inoltre riportato lo schema di decadimento con i livelli di energie nel nucleo del prodotto, anch'essi misurati in MeV. (Fonte: Chanda and Deal)

Sotto i 6.5 MeV la vita media della particella può arrivare ad alcuni giorni.

Il secondo metodo per la creazione di particelle alfa è la *fissione spontanea* e costituisce l'unica sorgente spontanea di produzione delle particelle alfa. I frammenti di fissione vengono utilizzati nella calibrazione e test di detettori per applicazioni di misura di ioni pesanti. L'isotopo più utilizzato è il ^{252}Cf (californio) che ha un tempo di dimezzamento di 2.65 anni ed emette 1.92×10^7 particelle alfa e realizza 6.14×10^{15} fissioni spontanee al secondo.

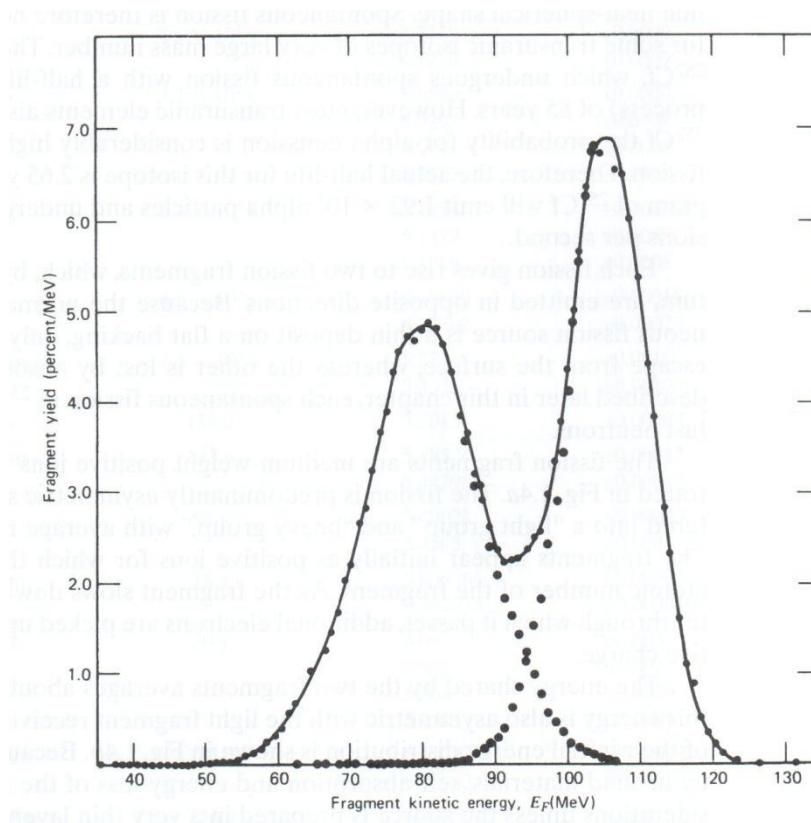


Figura 4. Distribuzione dell'energia cinetica di Cf-252 derivante da frammenti di fissione spontanea. Il picco a sinistra corrisponde ai frammenti pesanti mentre quello di destra corrisponde ai frammenti leggeri. (Fonte: Whetstone)

Ogni fissione, a sua volta, produce due frammenti di fissione che, per la conservazione della quantità di moto sono emessi in due direzioni opposte.

1.1.3 Sorgenti di radiazioni elettromagnetiche

Le radiazioni elettromagnetiche comprendono i *raggi gamma* e i *raggi X*.

I *raggi gamma* sono emessi da nuclei eccitati nella transizione verso il livello nucleare a energia inferiore (1). Si ottiene una forma di decadimento beta, processo molto lento che coinvolge elementi con un tempo di dimezzamento dell'ordine delle centinaia di giorni.

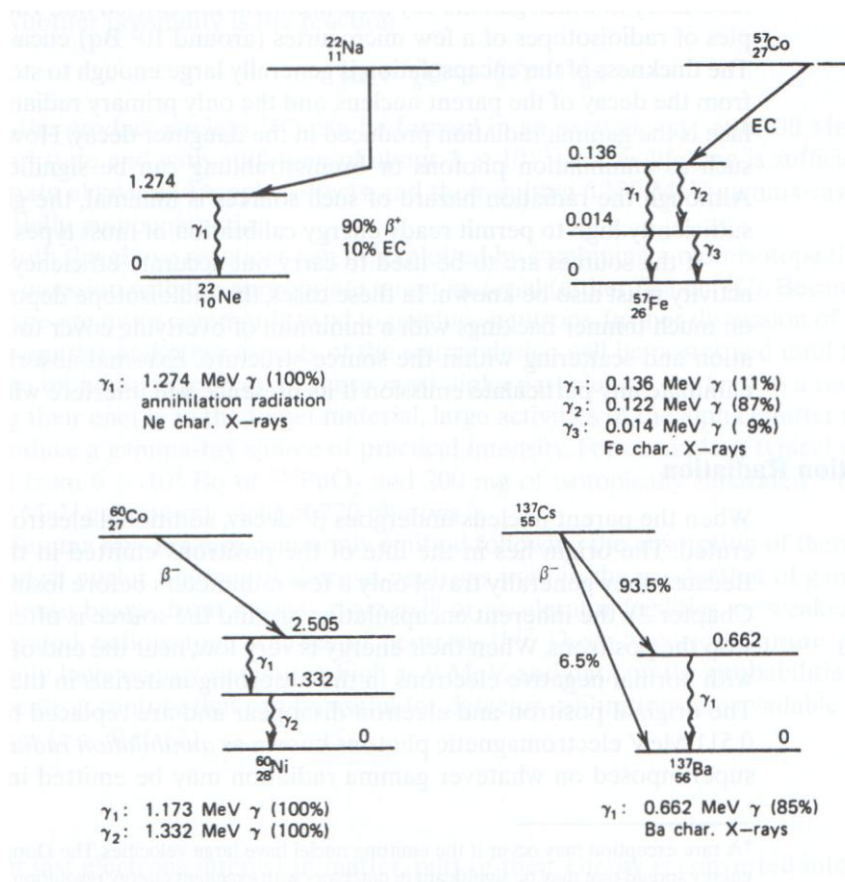


Figura 5. Schema di decadimento per alcune sorgenti gamma di riferimento. Sono mostrate solo le maggiori transizioni. Le energie e la produzione per disintegrazione di raggi gamma e X emessi in ogni decadimento sono elencati sotto i diagrammi.

I raggi gamma appaiono con un tempo di dimezzamento caratteristico del nucleo padre ma con un'energia che riflette i livelli energetici del nucleo figlio.

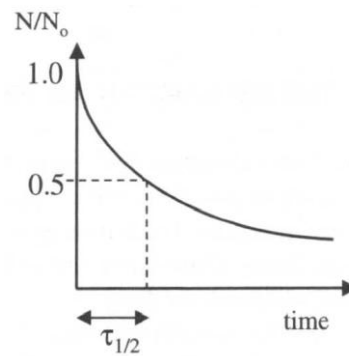


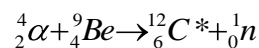
Figura 6. Andamento del decadimento radiattivo negli elementi chimici. E' mostrato il tempo di dimezzamento.

Le sorgenti di raggi gamma basate sul decadimento beta sono limitate ad energie che stanno sotto i 2.8 MeV. Un nuclide che può essere utile per generare raggi gamma ad energie grandi è il ^{56}Co (Cobalto-56).

Un secondo modo per generare radiazioni elettromagnetiche è il processo dell'*annichilazione*. A causa del decadimento beta si genera radiazione elettromagnetica. Il percorso dei positroni viene schermato dalla capsula che circonda la sorgente e i positroni vengono quasi fermati. Quando le loro energie sono basse infatti, essi si combinano con gli elettroni del materiale di assorbimento, determinando il processo di *annichilazione* (1).

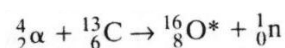
Nel caso in cui servano raggi gamma con energie superiori rispetto a quelle degli isotopi beta-attivi, si devono innescare una serie di altri processi che coinvolgono la popolazione elettronica di stati energetici superiori.

Una possibilità è quella in cui viene utilizzata la reazione nucleare:



dove il carbonio è lasciato in uno stato eccitato. Il suo decadimento produce raggi gamma di energie superiori a 4.44 MeV, sparpagliati ad opera dell'effetto Doppler.

Una seconda possibilità prevede di utilizzare la seguente reazione nucleare:



in cui l'ossigeno che viene prodotto ha una vita media lunga e produce fotoni gamma monoenergetici del valore di 6.13 MeV.

Altra sorgente di raggi gamma è il fenomeno del *bremstrahlung*. Il *bremstrahlung* (radiazione di frenamento) è prodotto quando un elettrone cambia la propria velocità in seguito all'interazione coulombiana con un nucleo di un atomo.

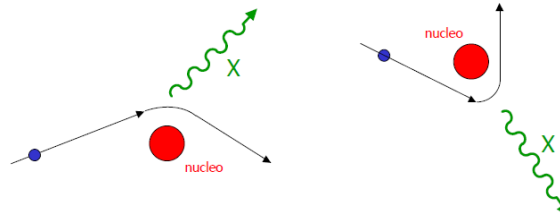


Figura 7. Fenomeno della Brehmsstrahlung. Si avverte quando un elettrone si avvicina ad un nucleo e determina l'emissione di un raggio X.

L'energia dell'elettrone che si converte in radiazione elettromagnetica attraverso la *bremstrahlung* aumenta con l'aumento dell'energia elettronica. Lo spettro da rallentamento di elettroni veloci è continuo e quindi non viene utilizzato per calibrare i rivelatori.

A causa di un processo di eccitazione alcuni elettroni possono cambiare la loro consueta configurazione. L'elettrone passa dapprima ad un livello energetico superiore e poi decade liberando un caratteristico fotone di radiazione X la cui energia è determinata dalla differenza tra l'energia dell'orbitale K e l'orbitale L.

L'emissione di un raggio X è un processo competitivo con l'emissione di un elettrone Auger.

Un altro metodo per la generazione di radiazione elettromagnetica è la *radiazione di sincrotrone*. Viene prodotta quando un fascio di elettroni viene accelerato in un'orbita circolare. Una piccola frazione dell'energia del fascio viene radiata durante il ciclo nell'orbita.

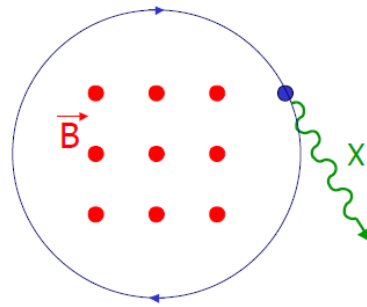


Figura 8. Fenomeno della radiazione di sincrotrone. Un fascio di elettroni viene accelerato in un'orbita circolare e perde energia sotto forma di raggi X.

1.1.4 Sorgenti di neutroni

I due metodi che si possono seguire per determinare l'emissione di neutroni sono la *fissione spontanea*, l'utilizzo di *sorgenti di radioisotopi* e l'uso di *sorgenti di fotoneutroni* (1).

Molti nuclei pesanti transuranici hanno una apprezzabile probabilità di decadimento tramite fissione spontanea.

Quando utilizzato come sorgente neutronica, l'isotopo è generalmente incapsulato in un contenitore sufficientemente spesso da far emergere solo i raggi γ e i neutroni veloci (con energie tra 0.5 MeV e 8 MeV).

La sorgente più comune di fissione spontanea è il ^{252}Cf (californio-252).

Lo spettro dell'energia dei neutroni è rappresentato in figura.

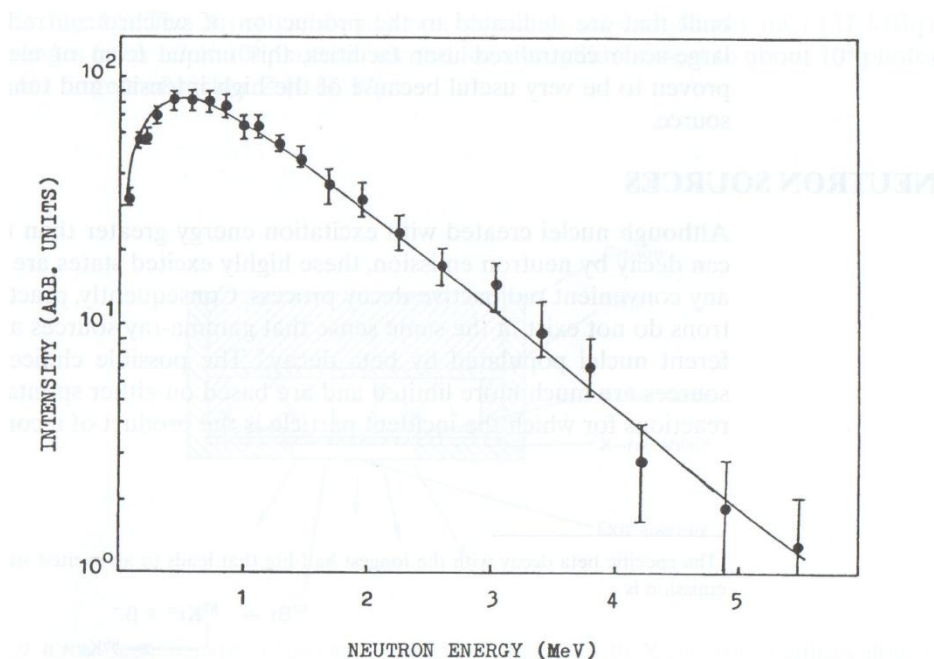


Figura 9. Spettro dell'energia misurata dei neutroni a partire da fissione spontanea del Cf-252 (Fonte: Batenkov et al.)

Per incrementare la resa di emissione dei neutroni, si può associare un materiale metallico con un emettitore di particelle alfa. In particolare si utilizza un attinide legato al Berillio che è alfa-emettitore. Il vantaggio netto consiste nell'aumento della resa di emissione mentre lo svantaggio comune è la produzione collaterale di una grande quantità di particelle γ che possono interferire con le misure e richiedono una maggiore accuratezza nel trattamento della sorgente. L'apparato di generazione dei neutroni è dato da un doppio cilindro in acciaio. Tra le due schermature cilindriche si lascia spazio per consentire accumulo di elio formato da particelle alfa neutralizzate.

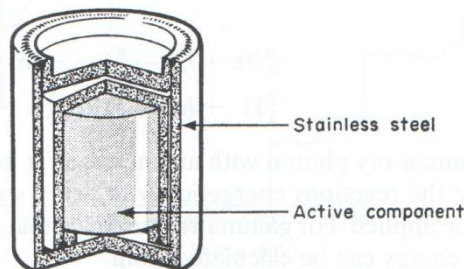


Figura 10. Sezione di una tipica sorgente a doppia parete per Be (α , n). (Fonte: Lorch)

Un modo alternativo per la creazione di neutroni consiste nell'uso delle *sorgenti di fotoneutroni*. In questo sistema vengono assorbiti raggi gamma che forniscono energia di eccitazione e permettono l'emissione di un neutrone.

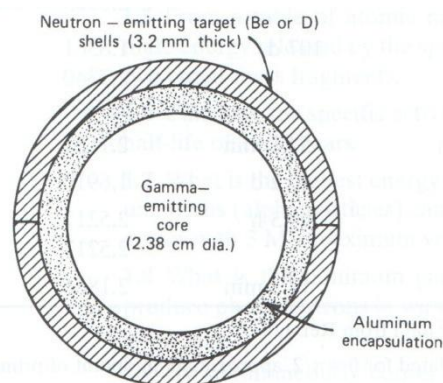


Figura 11. Sezione di una tipica sorgente sferica semplice di fotoneutroni.

Sono radiazioni monoenergetiche poiché provengono da raggi gamma monoenergetici ma richiedono un'intensa attività gamma poiché viene prodotto un neutrone ogni 10^8 - 10^9 raggi gamma.

1.2 Proprietà generali dei sensori di radiazione

Il modello di un sensore di radiazione prevede la presenza di un materiale di attenuazione che rallenta il raggio e disperde parte dell'energia da esso posseduta ((1) pp 103-104).

Il risultato netto dell'interazione della radiazione nella maggior parte dei sensori di radiazione è la formazione di una carica elettrica nel volume del sensore. Questa carica va a determinare un segnale elettrico di base.

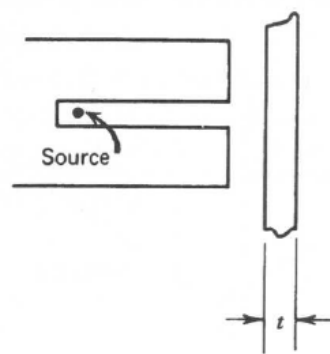


Figura 12. Condizioni sperimentali ottimali per la determinazione della curva di trasmissione esponenziale.

Il *tempo di collezione* del raggio di radiazione è di pochi millisecondi. Esso è determinato sia dalla mobilità della carica nel volume del detettore attivo, sia dalla distanza che deve essere percorsa prima dell'arrivo all'elettrodo collettore.

Il prototipo di un detettore prevede che l'interazione di una particella o quanto di radiazione può essere una corrente che fluisce per un tempo pari a quello di collezione della carica. Esso è rappresentato dall'andamento temporale della figura.

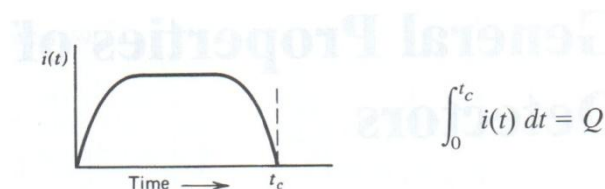


Figura 13. Andamento temporale della corrente $i(t)$ che viene prodotta da un sensore di radiazione dopo l'interazione di una particella o quanto di radiazione.

L'ampiezza e la durata di un singolo impulso può variare in modo dipendente dal tipo di interazione e la rappresentazione temporale può essere simile a quella che segue.

Siccome l'arrivo di impulsi di radiazione è un fenomeno governato dalla statistica di Poisson, gli intervalli temporali tra due impulsi successivi sono propriamente distribuiti casualmente con la statistica poissoniana.

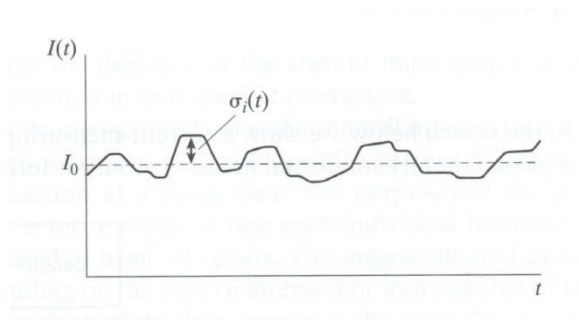


Figura 14. Rappresentazione della corrente prodotta dal detettore nella condizione in cui l'irradiazione è costante. Le fluttuazioni $\sigma(t)$ si sovrappongono ad un valore costante di corrente.

I sensori di radiazione possono lavorare in tre differenti modi ((1) pag 104):

- pulse mode
- current mode
- mean square value mode

Nella tipologia *current mode* si utilizza uno strumento tipo amperometro o picoamperometro per rilevare le correnti che vengono erogate a fronte dell'incidenza di un fascio radioattivo. Il detettore ha un tempo di risposta T e produce pertanto una corrente media in uscita determinata dalla media di piccoli impulsi:

$$I(t) = \frac{1}{T} \int_{t-T}^t i(t') dt' \quad (\text{eq. 1.3})$$

La corrente media è determinata dal prodotto del rate medio di insorgenza degli eventi e la carica prodotta per ciascun evento:

$$I_0 = rQ = r \frac{E}{W} q, \quad (\text{eq. 1.4})$$

in cui r è il rate degli eventi, Q è la carica prodotta per ciascun evento, E l'energia depositata per ciascun evento, W l'energia media richiesta per produrre una coppia elettrone-ione, q vale $1.6 \times 10^{-19} \text{ C}$.

Questo sistema va bene quando il rate degli eventi è alto.

Il funzionamento *mean square voltage mode* è utile per la misura di radiazioni in ambienti inquinati, ossia in luoghi in cui sono presenti diverse tipologie di radiazioni. Il sistema è formato da una camera di ionizzazione, un condensatore di disaccoppiamento (che lascia passare solo le componenti di fluttuazione), un blocco che determina il quadrato e un'ultima parte che ne esegue la media.

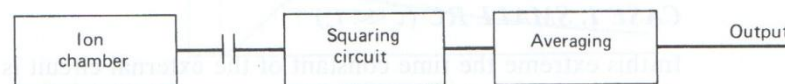


Figura 15. Schema del sensore che funziona in Mean Square Voltage Mode.

In sostanza il segnale di uscita è del tipo:

$$\sigma_i^2(t) = \frac{rQ^2}{T} \quad (\text{eq. 1.5})$$

Questo funzionamento è utile nel momento in cui l'ampiezza degli impulsi è grande.

Il funzionamento in *pulse mode* serve per valutare l'ampiezza di ogni singolo impulso.

Il circuito che lo rappresenta è mostrato nella figura che segue:

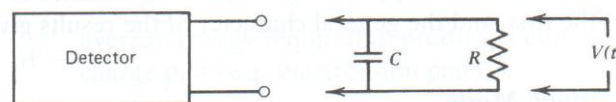


Figura 16. Circuito equivalente della funzione di un sensore che è connesso ad un preamplificatore. Si noti la presenza di una capacità C in parallelo alla resistenza R .

R rappresenta la resistenza di ingresso del circuito e C la capacità equivalente del detettore alla quale si somma il filo usato per connettere il detettore al preamplificatore e la capacità di ingresso della circuiteria.

Si possono delineare due casi ((1) pp 108-109):

- $RC \ll t_c$ (piccola RC)

La corrente che scorre nella resistenza di carico R è essenzialmente uguale al valore istantaneo della corrente che scorre nel rivelatore. Si opera in questo modo quando il tasso è molto alto o se si vogliono privilegiare le informazioni temporali rispetto alle informazioni energetiche.

- $RC \gg t_c$ (grande RC)

In tal caso solo una piccola corrente di carico fluisce nella resistenza di carico durante il tempo di collezione della carica e la corrente del sensore viene momentaneamente integrata nella capacità C. Innanzitutto il tempo che serve per raggiungere il valore massimo è determinato dal tempo di collezione massimo del sensore.

Inoltre il valore massimo della tensione dello stesso è determinato dalla carica Q e dalla capacità C intrinseca del sistema secondo la relazione:

$$V_{\max} = \frac{Q}{C} \quad (\text{eq. 1.6})$$

Il grafico della pagina seguente rappresenta la situazione di grande segnale, in cui il tempo di decadimento è dipendente dal circuito e la situazione di piccolo segnale.

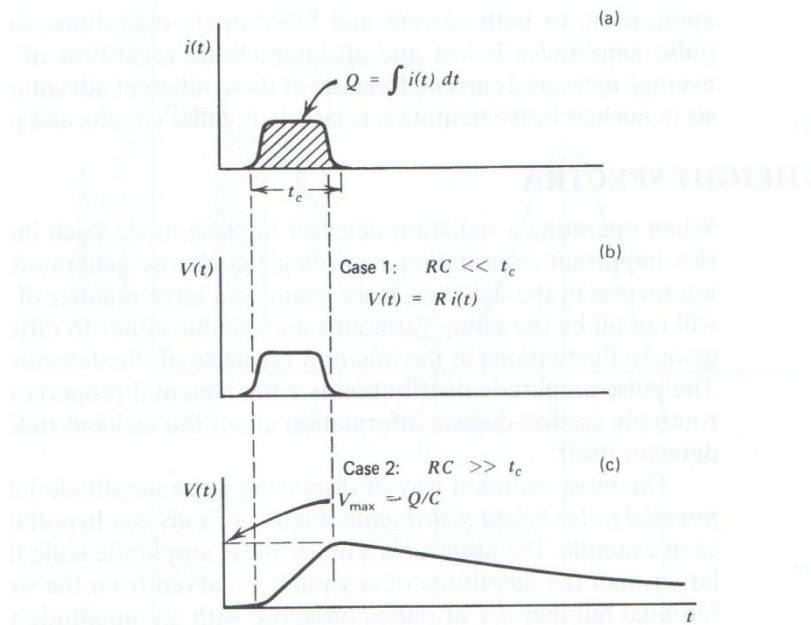


Figura 17. a) Rappresentazione di un output di corrente proveniente da un ipotetico sensore. b) Il segnale di tensione $V(t)$ nel caso di costante di carico piccola. c) Segnale di tensione $V(t)$ nel caso di costante di carico grande.

1.3 Tipologie di sensori di radiazione

Esistono differenti tipologie di sensori di radiazione che coinvolgono tipi diversi di processi fisici adottati per la misura e la rilevazione di fasci energetici .

Essi sono classificati in (1, pp. 103-119):

- Camere di ionizzazione
- Contatori proporzionali
- Contatori Geiger-Müller
- Tubi fotomoltiplicatori e fotodiodi
- Sensori in germanio
- Sensori a stato solido
- Sensori per la rivelazione di neutroni veloci

Ciascuno di essi è stato progettato per garantire la massima efficienza di rivelazione per il particolare tipo di radiazione.

1.3.1 Camere di ionizzazione

Le *camere di ionizzazione* funzionano con il principio che delle particelle cariche passano attraverso un gas determinando ionizzazione ed eccitazione lungo il percorso della carica (1, pp.129-148). L'operazione fondamentale di questo sistema consiste nella raccolta delle cariche create dalla diretta ionizzazione nel gas attraverso l'applicazione di un campo elettrico. Le camere di ionizzazione lavorano in current mode. Quando una carica veloce passa attraverso un gas, si generano sia molecole eccitate sia molecole ionizzate lungo il percorso. Dopo la ionizzazione di una molecola neutra si creano coppie ioniche di ioni positivi ed elettroni liberi.

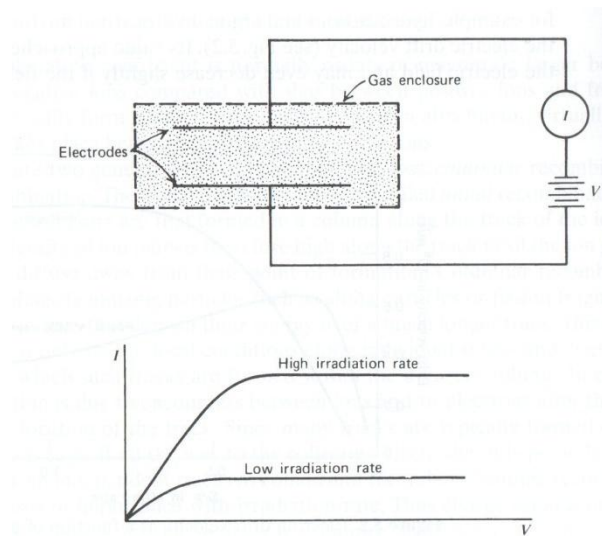


Figura 18. Componenti di base di una camera di ionizzazione e corrispondente caratteristica corrente - tensione.

Un secondo processo di formazione di coppie ioniche si produce ad opera dei raggi delta. Essi sono elettroni nati da ionizzazione che hanno energia cinetica sufficiente da provocare a loro volta ionizzazione secondaria.

In presenza di un campo elettrico, la deriva delle cariche positive e negative rappresentata da ioni ed elettroni è in effetti una corrente elettrica. Sotto irradiazione del volume di gas, il tasso di formazione di coppie di ioni è costante. Questo tasso di formazione è esattamente bilanciato dal tasso al quale le coppie di ioni sono raccolte dagli elettroni a formare una corrente. Se il campo elettrico è sufficientemente elevato non si hanno processi di ricombinazione e tutte le cariche vanno a formare la corrente misurata.

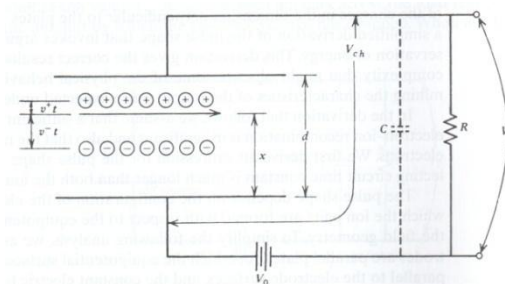


Figura 19. Diagramma per la derivazione della forma dell'impulso $V_R(t)$ per un segnale da una camera di ionizzazione.

In generale si va a misurare la corrente di ionizzazione integrata in un periodo di tempo valutando la caduta di potenziale sulla capacità della camera. Una delle maggiori applicazioni della camera di ionizzazione è la misura dell'esposizione dei raggi gamma.

1.3.2 Contatori proporzionali

I *contatori proporzionali* funzionano secondo il principio per cui aumentando il campo elettrico ad un valore sufficientemente elevato si ha una moltiplicazione del gas ((1) pp.159-188)).

L'energia media degli elettroni che collidono aumenta all'aumentare del campo elettrico e c'è un valore di soglia del campo in cui interviene la ionizzazione secondaria. Il processo di moltiplicazione prende la forma di una cascata ed è noto con il nome di *valanga di Townsend* in cui l'incremento del numero di elettroni n per unità di lunghezza è proporzionale al numero n stesso tramite la relazione seguente:

$$\frac{dn}{dx} = \alpha \times n \quad (\text{eq. 1.7})$$

Il grafico seguente mostra che il coefficiente di Townsend è funzione del campo elettrico per un gas tipico.

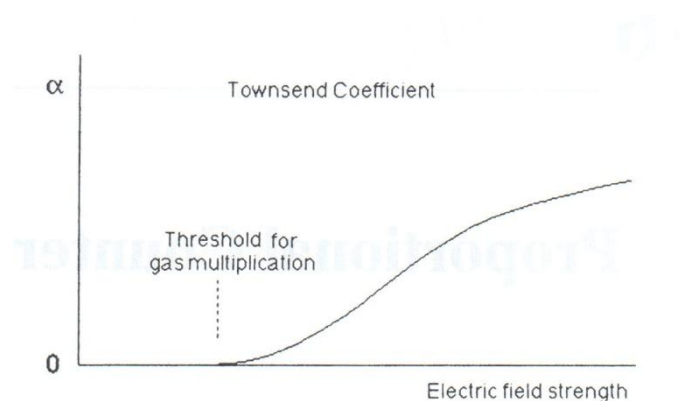


Figura 20. Rappresentazione del primo coefficiente di Townsend in funzione del campo elettrico per un gas tipico.

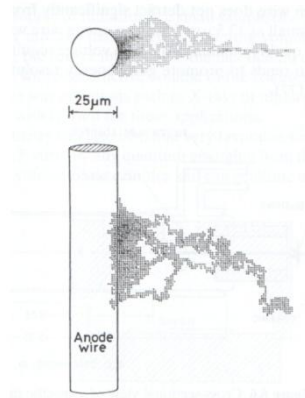


Figura 21. Visione ortogonale di un campionamento a valanga a partire da un singolo elettrone. La densità delle ombre indica la concentrazione degli elettroni formati nella valanga. (Fonte: Matoba et al.)

1.3.3 Tubi fotomoltiplicatori

I *tubi fotomoltiplicatori* convertono segnali energetici che in genere non superano poche centinaia di fotoni in corrente elettrica senza aggiungere notevole rumore casuale ((1) pp. 265-302)).

Gli elementi di un tubo fotomoltiplicatore sono:

- un involucro di vetro usato per mantenere il vuoto al suo interno
- un fotocatodo che converte i fotoni provenienti dallo scintillatore in elettroni
- una struttura moltiplicatrice di elettroni che raccoglie i fotoelettroni provenienti dal catodo e moltiplica il numero iniziale di elettroni di poche centinaia in un numero utilizzabile per generare un impulso (circa 10^7 - 10^{10} elettroni).
- Un anodo che raccoglie la carica ed è l'elemento di uscita del tubo fotomoltiplicatore.

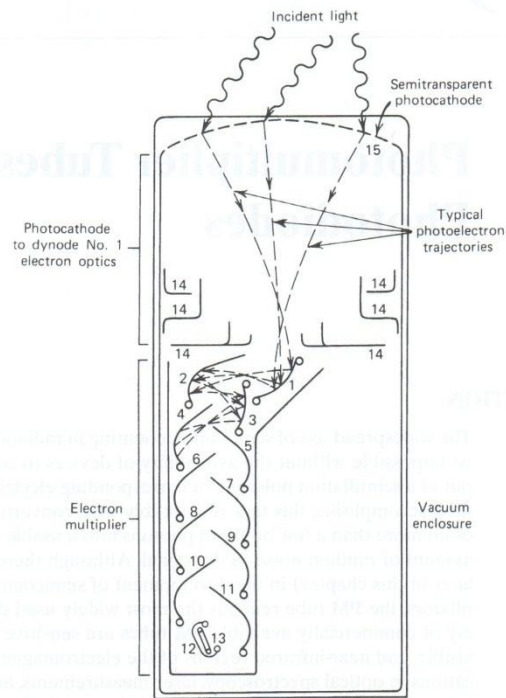


Figura 22. Esempificazione della sezione di un tubo fotomoltiplicatore (PM). Si notino: il fotocatodo semitrasparente e i dinodi moltiplicatori inseriti in un volume nel quale è stato creato il vuoto.

Il fotocatodo impiega tre fasi per convertire i fotoni di luce incidente in elettroni:

1. Assorbimento del fotone e trasferimento dell'energia all'elettrone per effetto fotoelettrico. In tal caso l'energia iniziale dell'elettrone coincide con quella del fotone incidente ($E = h\nu$ del valore di circa 3 eV)
2. La migrazione dell'elettrone verso la superficie, in cui parte dell'energia viene persa nelle collisioni subite nel percorso verso la superficie.
3. La fuga dell'elettrone dalla superficie del fotocatodo in cui l'energia residua deve essere sufficiente a superare la barriera di potenziale che c'è alla frontiera con il vuoto, il cosiddetto lavoro di estrazione.

La sensitività del fotocatodo può essere valutata attraverso l'*efficienza quantica*. Essa è definita come il rapporto tra il numero di fotoelettroni emessi e il numero di fotoni incidenti. Infatti:

$$QE = \frac{\text{numero di fotoelettroni emessi}}{\text{numero di fotoni incidenti}}$$

Quest'ultima in genere ha un valore del 20-30%.

I metalli hanno una fotosensibilità (ossia la capacità di produrre elettroni se irradiati da fotoni) più bassa dei semiconduttori ma un più alto tasso di emissione termoionica (è maggiore il rumore termoionico).

Un'importante proprietà dei fotocatodi è l'uniformità del loro spessore, la quale influenza la sensibilità o resa e può essere origine di perdita di risoluzione. La sensibilità spettrale varia a seconda del tipo di materiale usato per il fotocatodo e in genere sono necessari silicio o quarzo per estendere la risposta alla regione ultravioletta.

Una misura alternativa dell'efficienza quantica è il rapporto tra il numero di fotoelettroni prodotti e l'unità di energia persa nello scintillatore.

$$QE = \frac{\text{numero di fotoelettroni prodotti}}{\text{unità di energia persa nello scintillatore}}$$

I materiali usati per il fotocatodo sono multialcalini e bialcalini che possiedono una efficienza quantica maggiore e un minore rumore termoionico.

La parte che si occupa della moltiplicazione è basata sull'utilizzo dei dinodi, il cui materiale è scelto in modo che, a fronte di un elettrone incidente si ha la riemissione di un numero maggiore di elettroni dalla stessa superficie.

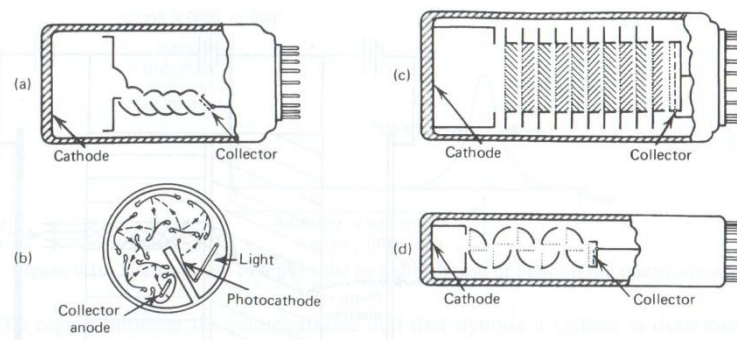


Figura 23. Rappresentazione di differenti strutture di tubi fotomoltiplicatori (PM). a) Struttura lineare focalizzata. b) Griglia corcolare. c) A tenda veneziana. d) Griglia e box. (Fote: cortesia di EMI GENCOM Inc., Plainview, NY.)

Si può definire un coefficiente di moltiplicazione δ che è dato dal rapporto del numero degli elettroni secondari emessi e il numero di elettroni primari incidenti.

Per ottenere un guadagno complessivo di 10^6 si utilizzano circa 10 stadi di moltiplicazione con la stessa resa δ . In questo sistema il numero medio di secondari prodotti è δ e la deviazione standard è $\sigma = \sqrt{\delta}$ poiché la generazione di elettroni secondari segue la statistica di Poisson.

1.3.4 Sensori a semiconduttore

I *sensori a semiconduttore* sfruttano il vantaggio per il quale un mezzo di rivelazione solido offre una densità 1000 volte maggiore di quella del gas ed è pertanto possibile realizzare dispositivi con dimensioni molto minori ((1) pp.353-492).

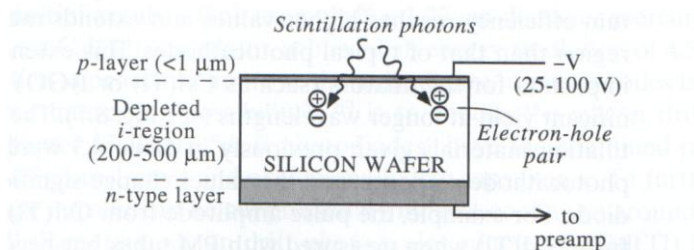


Figura 24. Configurazione di base di un fotodiode convenzionale.

Essi hanno una taglia piccola, una risposta relativamente veloce e uno spessore effettivo variabile. L'unico svantaggio è rappresentato dalla relativamente bassa risoluzione energetica. L'unico modo per ridurre il limite statistico di risoluzione energetica è quello di aumentare il numero di portatori per impulso, risultato raggiunto utilizzando i semiconduttori.

Quando un fascio radiattivo passa attraverso il semiconduttore, si producono coppie elettrone-lacuna. Per creare un campo elettrico sufficientemente grande per avere un buon raggruppamento di portatori dal sensore di radiazione è necessario applicare una tensione di migliaia di volt sul volume attivo. Anche in assenza di radiazione ionizzante, i sensori presentano una conduttività finita e pertanto si origina una corrente di leakage che crea inevitabili fluttuazioni (fondamentalmente sorgenti di rumore).

I *sensori di raggi gamma in germanio* sono utilizzati per la rivelazione di fasci radioattivi penetranti. I più comuni sono gli HPGe (High Purity Germanium) nelle configurazioni planari e coassiali. Due fattori limitano la risoluzione che può essere raggiunta dai sensori in germanio. Il primo è la lentezza del processo di charge collection.

Il secondo è che gli impulsi che vengono creati cambiano sostanzialmente da evento ad evento, in modo dipendente dalla posizione di creazione delle coppie elettrone-lacuna all'interno del reticolo. Si nota infatti che a seconda della posizione di generazione della coppia elettrone-lacuna la forma del segnale è differente.

Per la misura e la rivelazione di raggi gamma dell'ordine di keV ci sono al momento due principali categorie di rivelatori: gli *scintillatori inorganici* e i *sensori a semiconduttore in germanio*.

I *sensori al germanio* invece possiedono una risoluzione dell'ordine dell'1‰, che è un ottimo valore al fine di superare i problemi di bassa efficienza e di discriminare energie anche per sorgenti deboli. Essi sono disponibili in taglie più piccole e hanno bassa densità. L'unico svantaggio è la difficoltà nell'interpretazione di sorgenti radiattive a bassa energia, nel qual caso il picco energetico verrebbe confuso con un fondo di incertezza statistica.

1.3.5 Esempi di rivelatori in commercio

A titolo di esempio si riportano le specifiche di un rivelatore della Hamamatsu, il C10413 in cui si valuta la risoluzione spaziale (pixel size) di 1 mm, l'efficienza pari all'82% e il massimo count rate per canale che si assesta attorno a 2 MHz.

Parameter	Description / Value
Detector element	Direct conversion type semiconductor (Cadmium telluride: CdTe) detector
Number of pixels	64
Pixel size	0.8 mm × 0.5 mm (thickness: 5 mm)
Pixel pitch	1 mm
Energy measurement range (A)	30 keV to 1000 keV
Energy resolution (A)	FWHM $\leq 15\%$ (at 122 keV: ⁵⁷ Co)
Detection efficiency	82 % (at 150 keV)
Number of energy thresholds	5 (Thresholds can be set at any levels within energy)
Maximum Count rate per channel (A)	$2 \times 10^6 \text{ s}^{-1}$
Integration time (1 line)	1 ms to 4000 ms
Counter	15 bit
Interface	USB 2.0
Output (B)	Counter value (15 bits)
Data output format	CSV, Excel®
External start trigger	TTL
Compatible OS	Windows® 2000 or Windows® XP Pro
Input voltage	DC 12 V (AC adapter is supplied. AC 100 V to AC 240 V)
Dimensions (W × H × D)	150 mm × 64 mm × 246 mm
Operating Ambient Temperature / Humidity (C)	+5 °C to +30 °C / below 85 %
Storage Temperature / Humidity (C)	-10 °C to +60 °C / below 85 %
Weight	2300 g

Figura 25. Esempio di un data-sheet di un rivelatore della Hamamatsu in telluriuro di cadmio (CdTe)

Lo schema di base di un sensore della Hamamatsu, che fa uso di un dispositivo a semiconduttore è presentato in figura seguente:

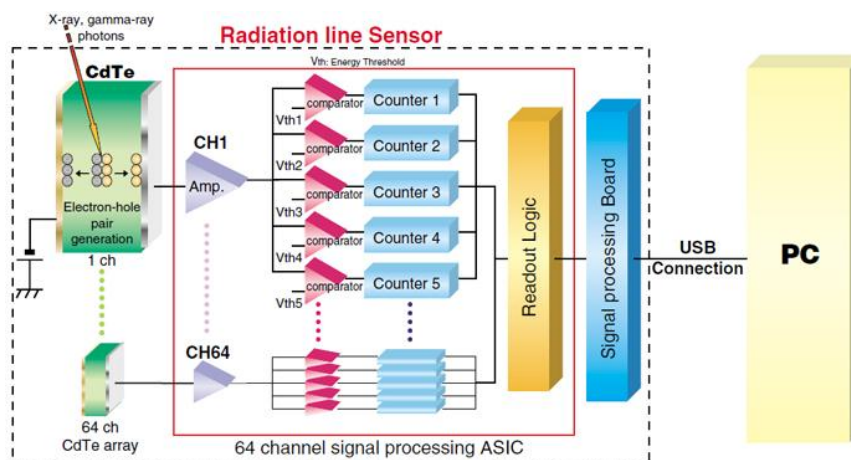


Figura 26. Schema di base di un rivelatore di radiazione in telluriuro di cadmio (CdTe)

1.3.6 Scintillatore

Lo *scintillatore* invece è un dispositivo che converte l'energia del fotone X e γ in un flash di fotoni nel visibile ((1) pp.219-247). Questi, vengono poi convertiti in carica da un fotorivelatore per mezzo della conversione indiretta.

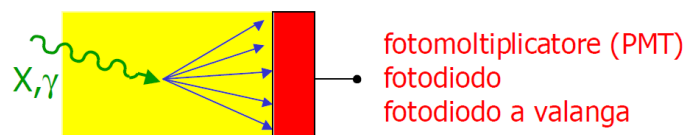


Figura 27. Rappresentazione schematica di uno scintillatore.

Esistono due tipologie di scintillatori:

- Gamma Camera a pixel
- Anger Camera

La Gamma camera a pixel convoglia tutti i fotoni del visibile su un pixel mentre l'Anger camera è sprovvista di elementi per la monodirezionalità dei fotoni.

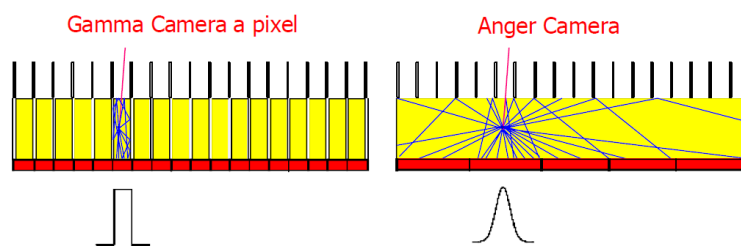


Figura 28. Rappresentazione schematica di una Gamma Camera a pixel e di una Anger Camera. Sotto lo schema è rappresentato il segnale.

Una seconda classificazione può essere fatta in relazione al materiale con il quale sono realizzati i seguenti dispositivi e si parla di:

- Scintillatori organici
- Scintillatori inorganici

Nei primi la fluorescenza è veloce ma l'efficienza di conversione è bassa (ad esempio 10000 ph/MeV in uno scintillatore plastico). L'intensità luminosa che viene prodotta è del tipo:

$$I = I_0 e^{-\frac{t}{\tau}} \quad (\text{eq. 1.8})$$

con τ dell'ordine dei ns.

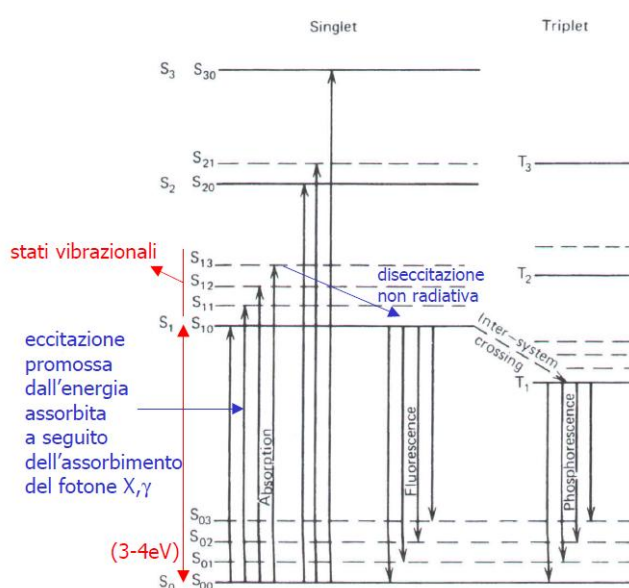


Figura 29. Schema del processo di fluorescenza in cui avviene dapprima l'eccitazione a seguito dell'energia assorbita tramite il fotone X o γ al quale segue una diseccitazione non radiativa.

Nei secondi la scintillazione è permessa grazie alla presenza di attivatori. Esistono scintillatori veloci (circa 20 – 50 ns) e poco efficienti ($10 - 30 \times 10^3$ ph/MeV), mentre quelli più efficienti ($30 - 60 \times 10^3$ ph/MeV) sono generalmente lenti (circa 0.3 – 1 μ sec). Esistono in commercio anche scintillatori veloci con altissima efficienza (circa 50 ph/MeV e 20 nsec) che però sono igroscopici.

Gli scintillatori in ioduro di sodio drogati in tantalio ($NaI(Tl)$) per esempio hanno la caratteristica di essere disponibili in larghe taglie e ciò comporta una maggiore probabilità di interazione dei raggi gamma. Questo si traduce in una alta efficienza. La risoluzione purtroppo è bassa (attorno al 5-10%).

La figura seguente mostra l'andamento dell'efficienza quantica dei più comuni scintillatori.

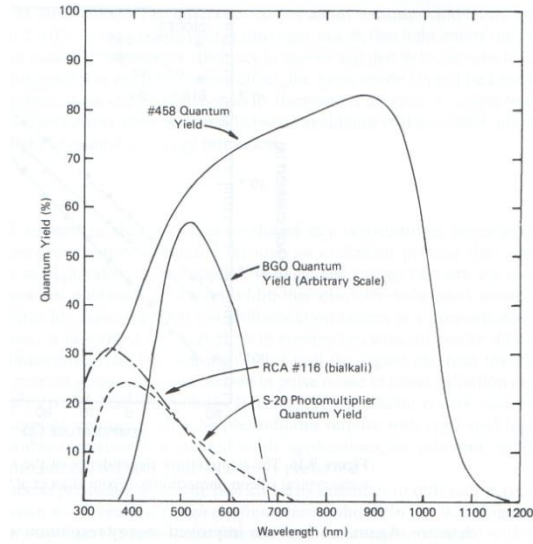


Figura 30. Efficienza quantica delle diverse tipologie di scintillatori.

In commercio sono disponibili tre formati di scintillatori:

- ACS (Amorphous-Carbon plate con scintillatore in CsI)
- ALS (Aluminium Plate con scintillatore in CsI)
- FOS (Fiber Optic Plate con scintillatore in CsI)

Le figure mostrano le tre tipologie:

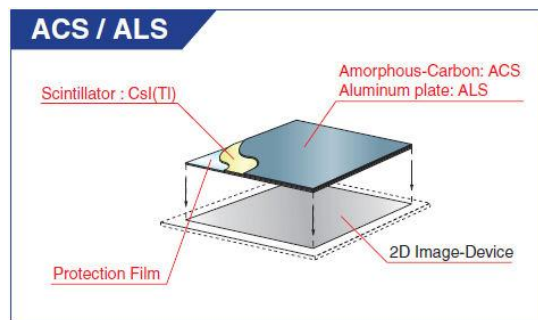


Figura 31. Rappresentazione di uno scintillatore di tipo ACS/ALS

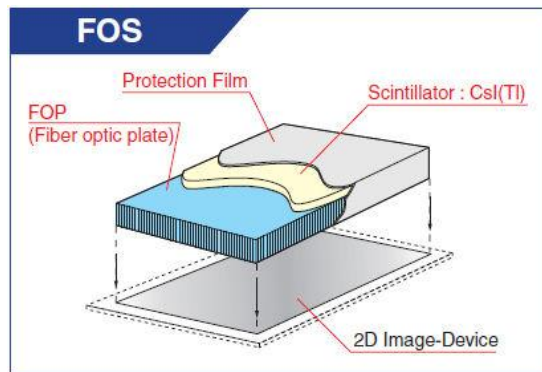


Figura 32. Rappresentazione di uno scintillatore FOS.

Qui di seguito vengono riportate, a titolo di esempio, le caratteristiche di listino dei principali scintillatori della Hamamatsu.

Product name	Structure	Availability in dimension			Scintillator Thickness (μm)	Features	Applications
		Scintillator effective area (mm)		Substrate Thickness (mm)			
		Max.	Min.				
ACS	Amorphous-Carbon Plate with CsI Scintillator	440 × 440 (17" × 17")	14 × 14	0.5 or 2	600 Max.	High resolution, Large format	Dental inter oral, Mammography, Chest examination
ALS	Aluminum Plate with CsI Scintillator	440 × 440 (17" × 17")	14 × 14	1		High light output, Large format	Dental-panoramic, Chest examination
FOS	Fiber Optic Plate with CsI Scintillator	240 × 180 (9" × 7")	10 × 10	1 to 3		X-ray shield, Low energy X-ray detection	Dental inter oral, Dental-panoramic, Mammography

Figura 33. Tabella che indica le principali caratteristiche degli scintillatori della Hamamatsu.

1.4 Esempi comuni di filtraggio

Il simulatore di sensore di radiazione deve poter supportare alcune comuni tipologie di filtraggio a valle dello strumento che sono utili per estrapolare il segnale utile.

Attualmente sono utilizzati alcuni schemi di filtraggio che ricordiamo brevemente:

- Il *boxcar integrator*, adatto per la misura di ampiezza di segnali immersi in un rumore casuale.
- Il *finto boxcar* che garantisce un SNR che cresce al diminuire del duty cycle del segnale.
- Il *filtro RC* che si adatta alla forma di determinati segnali ma effettua una riduzione delle componenti in frequenza.
- Il *filtro CR*.
- Il *gated integrator*, adatto per la misura dell'ampiezza di segnali a onda quadra.
- I *filtri risonanti* che hanno un buon fattore di qualità Q e selezionano con grande precisione la frequenza di interesse.
- Il *filtraggio ottimo*, che produce un buon SNR e garantisce affidabilità di estrapolazione del segnale nel caso in cui gli altri metodi di filtraggio non garantiscono un sufficiente rapporto segnale rumore.

Lo strumento da ideare deve poter erogare in tensione gli impulsi prodotti dalla circuiteria. Questo segnale deve giungere al filtro, ricco del rumore sovrapposto, affinché se ne possa estrarre un'ampiezza corretta.

Capitolo 2

2 Statistica del conteggio

Il decadimento radioattivo è un processo casuale. Ogni misura basata sull'osservazione delle radiazioni emesse nelle reazioni nucleari è soggetta a fluttuazioni statistiche.

Dato un insieme di N misure indipendenti della stessa quantità fisica:

$x_1, x_2, x_3, x_4, \dots, x_N$

si possono individuare due proprietà dell'insieme:

- la *somma*: $\Sigma = \sum_{i=1}^N x_i$
- la *media sperimentale*: $\bar{x}_e = \frac{\Sigma}{N}$, in cui N rappresenta il numero totale di elementi dell'insieme.

Si definisce inoltre la *deviazione standard* che è data dalla differenza del valore puntuale rispetto al valore medio dell'insieme.

La varianza invece viene calcolata nel modo seguente:

$$s^2 = \frac{1}{N-1} \sum_{i=1}^N (x_i - \bar{x}_e)^2 \quad (\text{eq. 2.1})$$

Riferendosi allo stesso insieme possiamo rappresentare le sue proprietà usando la funzione di distribuzione $F(x)$.

$$\text{La media è: } \bar{x}_i = \sum_{x=0}^{\infty} xF(x) \quad (\text{eq. 2.2})$$

$$\text{e la sua varianza invece: } s^2 = \frac{1}{N-1} \sum_{i=1}^N (x_i - \bar{x})^2 F(x) \quad (\text{eq. 2.3})$$

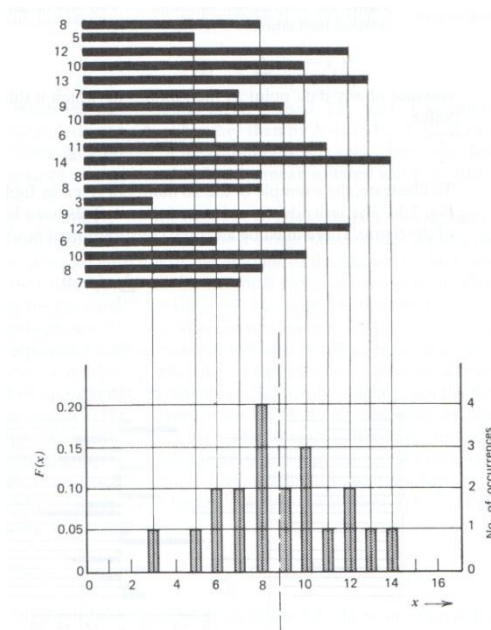


Figura 34. Esempio di una funzione di distribuzione per un insieme di dati.

È possibile infatti predire la funzione di distribuzione che descrive il risultato di numerose ripetizioni della misura. Si definisce la misura come il conteggio dei successi che risultano da un numero di prove.

Ogni prova è pertanto un processo binario in cui p è la probabilità di successo.

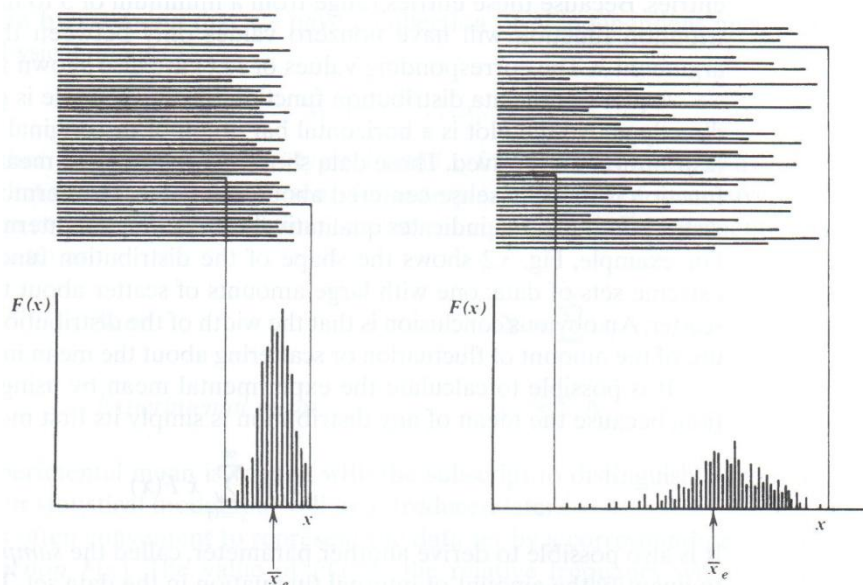


Figura 35. Funzione di distribuzione per due set di dati che hanno differenti valori di fluttuazioni interne.

Si introducono tre modelli statistici ((1) pp. 65-97):

- la *distribuzione binomiale* applicabile ai modelli con p costante.
- La *distribuzione di Poisson* che è approssimabile alla distribuzione binomiale per p piccoli. Si considera infatti un tempo di misura molto più piccolo del tempo di dimezzamento del materiale.
- La *distribuzione Normale* o *Gaussiana*, usata quando il numero dei conteggi è relativamente grande.

Per grandi numeri le tre distribuzioni coincidono.

La *distribuzione binomiale* può essere rappresentata come:

$$P(x) = \frac{n!}{(n-x)!x!} p^x (1-p)^{n-x} \quad (\text{eq. 2.4})$$

in cui $P(x)$ è la probabilità predetta per l'insieme di eventi.

Il valore medio è: $\bar{x} = \sum_{x=0}^n xP(x)$ che pertanto diviene $\bar{x} = pn$.

La deviazione standard in tale configurazione è del tipo: $\sigma = \sqrt{np(1-p)}$

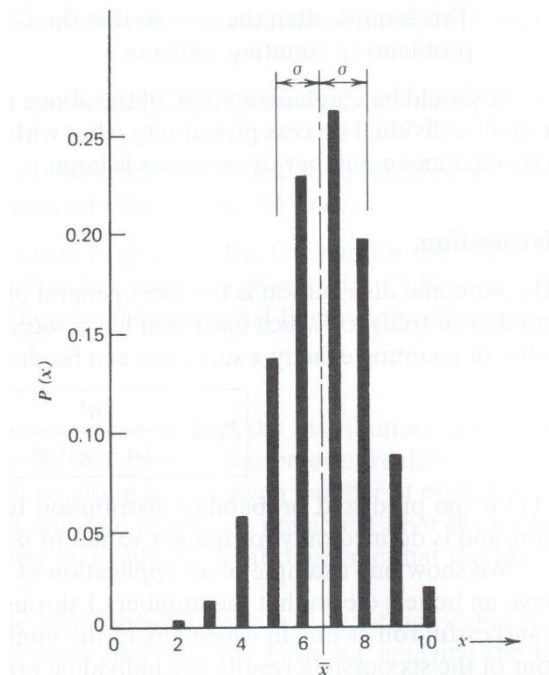


Figura 36. Grafico di una distribuzione binomiale per $p = \frac{2}{3}$ ed $n = 10$.

La *distribuzione di Poisson* è caratterizzata da una probabilità di successo che è costante e piccola. Quando il tempo di osservazione è piccolo rispetto al tempo di dimezzamento delle specie radioattive si ha che la probabilità di successo si riduce alla funzione:

$$P(x) = \frac{(pn)^x e^{-pn}}{x!} \quad (\text{eq. 2.5})$$

che riscritta meglio diviene $P(x) = \frac{(\bar{x})^x e^{-\bar{x}}}{x!}$ (eq. 2.6)

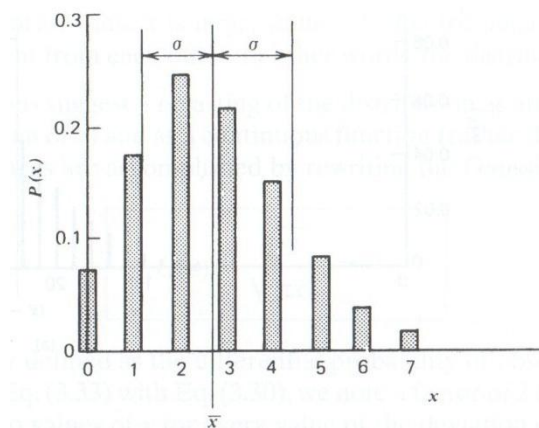


Figura 37. Distribuzione di Poisson per valor medio di $\bar{x} = 2.74$

La *distribuzione normale o gaussiana* è usata quando il numero dei conteggi è grande e la sua funzione è del tipo:

$$P(x) = \frac{1}{\sqrt{2\pi\bar{x}}} \exp\left(-\frac{(x-\bar{x})^2}{2\bar{x}}\right) \quad (\text{eq. 2.7})$$

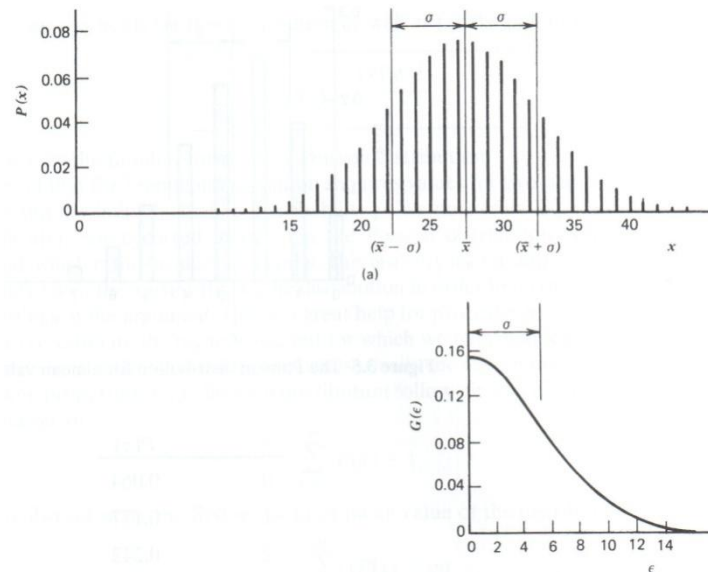


Figura 38. a) Distribuzione gaussiana discreta per valor medio $\bar{x} = 27.4$. b) Grafico della forma continua della Gaussiana.

Gode di alcune proprietà: è normalizzata, ha una media $\bar{x} = np$, ha una varianza uguale al valor medio ($\sigma^2 = \bar{x}$).

Nei processi di decadimento radiativo e di rivelazione di segnali provenienti da sensori di radiazione sono molto importanti gli intervalli di tempo che separano gli eventi. La generazione di impulsi dopo intervalli di tempo distribuiti statisticamente è un processo caratterizzato da una probabilità costante di occorrenze per unità di tempo.

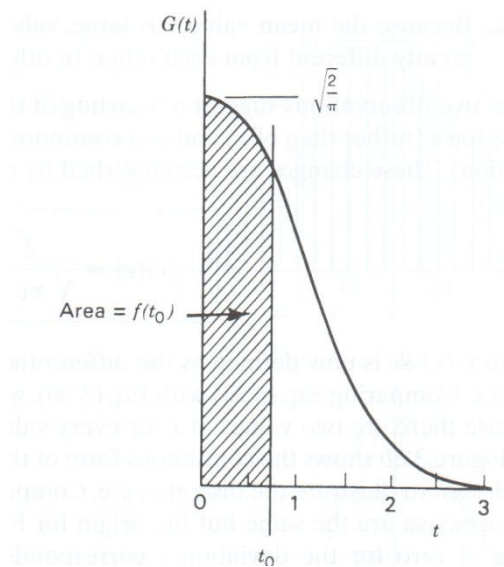


Figura 39. Grafico della curva generale Gaussiana.

Si tratta di un *processo casuale di Poisson*. Questo processo non ha memoria e la probabilità per unità di tempo rimane costante rispetto al comportamento dell'impulso precedente.

Per definizione, la probabilità differenziale dp delle occorrenze di un evento compreso in un intervallo temporale dt è dato da $r dt$, dove r è la media del rate delle occorrenze. Per un intervallo temporale T il valore medio delle occorrenze è dato da rT .

La probabilità che insorga un evento dopo un intervallo temporale è dato dal prodotto della probabilità che non insorga alcun evento nell'intervallo temporale t per la probabilità di insorgenza di un evento in questo periodo temporale.

Matematicamente:

$$I_1(t)dt = P(0) \times rdt \quad (\text{eq. 2.8})$$

in cui $P(0)$ è la probabilità che non insorgano eventi nell'intervallo da 0 a t e rdt è la probabilità di un evento durante dt .

Considerando che $P(0)$ è una distribuzione di Poisson si ottiene la relazione seguente:

$$I_1(t)dt = re^{-rt} dt \quad (\text{eq. 2.9})$$

il cui andamento è rappresentato nella figura sottostante.

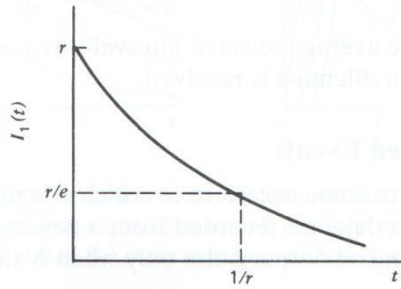


Figura 40. Grafico della funzione esponenziale.

Si nota inoltre che la selezione di un intervallo temporale casuale non coincide con la selezione di un intervallo a partire da una distribuzione probabilistica. La distribuzione che descrive questi intervalli selezionati può essere ottenuta notando che gli intervalli sono scelti con un fattore di peso che è proporzionale alla loro lunghezza data da $\bar{t} = rt$. La distribuzione degli intervalli è data da:

$$I_s(t) = rtI_1(t) = r^2te^{-rt} \quad (\text{eq. 2.10})$$

Il loro valore medio è dato dal primo momento della distribuzione:

$$\bar{t}_s = \frac{\int_0^\infty rt_s(t)dt}{\int_0^\infty I_s(t)dt} = \frac{2}{r} \quad (\text{eq. 2.11})$$

in cui r rimane la densità di probabilità dell'evento.

Ci sono molte situazioni in cui un digital scaler può essere impiegato per ridurre il rate al quale i dati provenienti da un rivelatore sono registrati.

Si usa una funzione di scaling che viene impiegata quando sono accumulati N valori di intervalli temporali.

L'espressione è la seguente ((1) pp 99-100):

$$I_N(t)dt = P(N-1)rdt \quad (\text{eq. 2.12})$$

e nel dettaglio può essere scritta come:

$$I_N(t)dt = \frac{(rt)^{N-1}e^{-rt}}{(N-1)!} rdt \quad (\text{eq. 2.13})$$

la cui rappresentazione è nella figura sottostante. La figura mostra come al cambiare di N (numero di occorrenze), la distribuzione della probabilità di insorgenza di eventi successivi si restringe attorno a valori specifici.

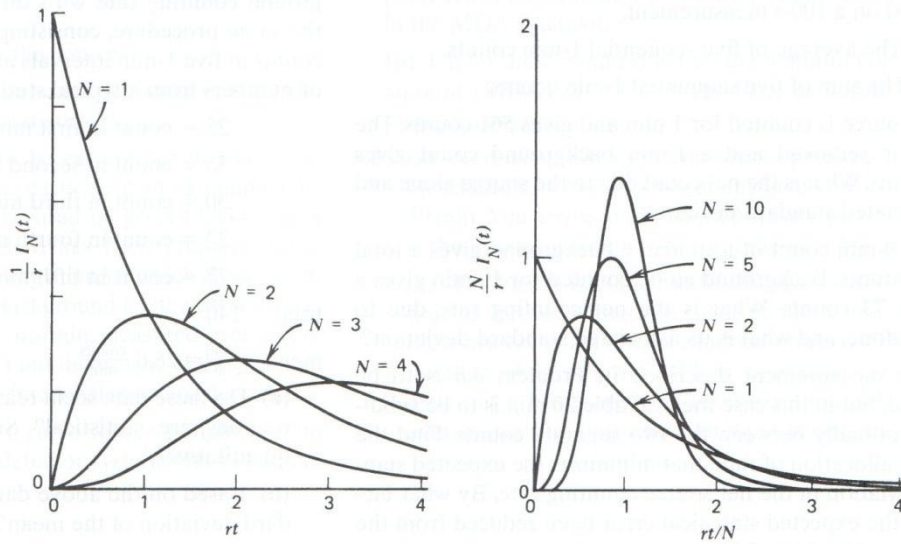


Figura 41. Grafico della funzione di distribuzione $I_N(t)$. a) Quattro distribuzioni per fattori di scaling 1,2,3,4. b) Distribuzione degli intervalli da $N = 1$ a $N = 10$ normalizzati all'intervallo medio N/r .

Capitolo 3

3 Generazione di numeri pseudocasuali, algoritmo LFSR e cellular automata

La generazione di impulsi poissoniani, che è un processo non deterministico, richiede una sorgente di casualità, cioè un generatore di numeri casuali (Random Number Generator, RNG).

Il dispositivo citato produce una sequenza di numeri casuali, indipendenti e distribuiti secondo una certa legge, che per iniziare è uniforme. Siccome la realizzazione è digitale, non sarà possibile generare numeri pienamente casuali ma solo sequenze pseudo-casuali.

In letteratura sono descritti diversi metodi per la progettazione di RNG commerciali:

- I Linear Feedback Shift Registers (LFSR) utilizzato dalla *Motorola* per l'MCRNG (Multiple Clock RNG) e la *MSystems* per il PRNG (Pseudo RNG);
- Generatori la cui architettura è basata sul principio degli automi cellulari (i Cellular Automata), attualmente utilizzati dalla *HP* per la progettazione degli RNG.
- Il metodo Lagged Fibonacci, che però richiede un gran numero di registri ed è particolarmente sconveniente a causa dei vincoli imposti nella presente tesi.

L'algoritmo LFSR permette di generare numeri di 16 bit contro i 64 bit generati dai Cellular Automata.

Per il lavoro di questa tesi si applicheranno entrambe le soluzioni e se ne verificherà l'affidabilità.

I numeri generati dal sistema in oggetto dovrebbero poter soddisfare qualsiasi tipo di test di casualità. Un generatore può essere "veramente casuale" o "pseudo-casuale". Il

primo presenta un periodo di ripetizione della sequenza casuale che è idealmente infinito e pertanto i numeri generati hanno un valore imprevedibile. Questo può essere generato solo fisicamente e deriva dal fenomeno del rumore termico. Il secondo invece ha un periodo di ripetizione lungo ma finito e la sequenza, basata su uno specifico algoritmo, è predicibile.

La bontà di questi algoritmi dipende dal risultato dei test ai quali vengono sottoposti: analisi della distribuzione e dell'autocorrelazione, test di adattamento del χ^2 , test specialistici per RNG di tipo DIEHARD).

Per semplicità si considerano i metodi LFSR e Cellular Automata.

3.1 LFSR – implementazione

È il metodo più semplice ed è utilizzato in ambito digitale. Si analizzano tre varianti:

- Single-bit random number generator
- Multiple-bit random number generator
- Multiple-bit leap-forward LFSR

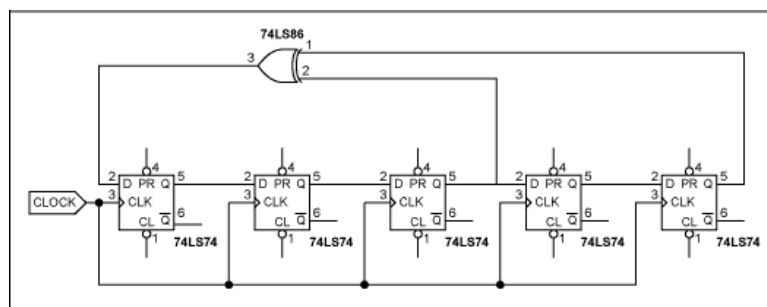


Figura 42. Linear Feedback Shift Register a 5 passi.

SINGLE BIT RANDOM NUMBER GENERATOR

Il generatore a singolo bit produce in uscita un valore che può essere 0 o 1. La formulazione digitale è la semplice equazione di ricorrenza:

$$x_n = a_1 \bullet x_{n-1} \oplus a_2 \bullet x_{n-2} \oplus \dots \oplus a_m \bullet x_{n-m} \quad (\text{eq. 3.1})$$

In cui \bullet e \oplus rappresentano gli operatori AND e XOR. La sequenza si ripete dopo un certo numero di cicli che vanno a determinare il periodo. Il massimo periodo raggiungibile in un LFSR è $2^m - 1$ e questo dipende da come vengono scelti i coefficienti a_i .

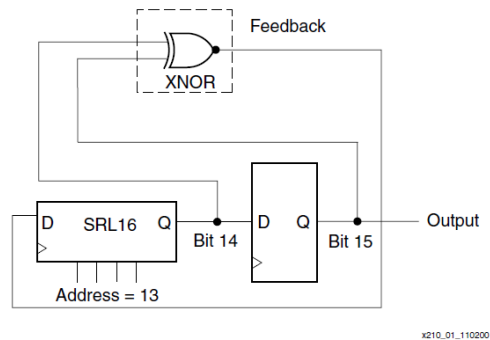


Figura 43. Random Number Generator a singolo bit.

Nel caso in cui $m = 4$ si ottiene che:

$$x_n = x_{n-1} \oplus x_{n-4} \quad (\text{eq. 3.2})$$

Se il dato iniziale è 1000, la sequenza generata è 00011110101100100011110101100... che si ripete ogni 15 numeri ($2^4 - 1$).

Per l'implementazione hardware di una macchina di questo genere servono m registri ad 1-bit che immagazzinano m valori che concorrono alla formazione dell' n -esimo numero. Quando si genera un nuovo valore, questo prende il posto di quello vecchio. Il meccanismo prevede l'uso di uno shift register sugli m registri.

La logica prevede l'utilizzo degli XOR (uno solo per $m = 4$) e il costo in termini di spazio è molto ridotto. Per un generatore a 64 bit, che lavora a 1 GHz, il periodo arriva fino a più di 500 anni.

È necessario fissare un valore numerico che rappresenta la condizione iniziale dei registri. Va bene qualsiasi numero tranne la combinazione di soli zeri (00...00) in quanto essa fisserebbe la sequenza casuale sempre al valore nullo.

Il circuito che verifica le sequenze vietate e le sostituisce è il *De Bruin counter*, il quale presenta una AND ad $m-1$ ingressi ed una porta XOR in più. Il periodo è lungo $2^m - 1$ invece di 2^m . la sequenza generata presenta uno zero in più: 1000011110101100 1000011110101100... . La linearità del sistema è stata distrutta e l'equazione di ricorrenza non è più applicabile per qualsiasi x_i . In tal modo non è più possibile scrivere lo stato n utilizzando la (eq. 3.2) ma richiede termini XOR in cascata.

MULTIPLE BIT RANDOM NUMBER GENERATOR

Per la generazione di numeri casuali in tempi ragionevoli non è più possibile utilizzare un sistema di generazione a singolo bit. Per questo motivo viene introdotto il *multiple bit random number generator* che permette di formare numeri a 16 bit che possono essere messi in parallelo e produrre valori più estesi.

I numeri prodotti da un LFSR a singolo bit sono incorrelati. Se si vogliono ottenere bit multipli si possono accumulare più numeri a singolo bit. Tutto ciò si può fare in diversi modi:

- **Metodo a singolo LFSR.** È necessario un solo LFSR e vengono utilizzati i valori immagazzinati nello shift register per formare un numero a più bit. Nella realtà i numeri formati sono altamente correlati tra loro e i test statistici falliscono. Un nuovo numero generato infatti differisce dal precedente solo per un bit.
- **Metodo a singolo LFSR con un contatore.** Un numero casuale a k bit richiede k operazioni di shift per generare un nuovo valore con tutti i bit sostituiti. È necessario un circuito di conteggio modulo- k . Il contatore genera un segnale di *enable* che è valido ogni k cicli. La sua uscita sarà valida ogni k cicli. Anche in questo caso la generazione di numeri casuali è lenta.

- **Metodo a LFSR parallelo.** Vi sono k copie di generatori a singolo bit per la generazione di k bit alla volta, utilizzando quindi k copie di LFSR messe in parallelo, ciascuna con un seme diverso. Tutta questa operazione può essere fatta in un solo ciclo di clock, anche se ci vuole una grande quantità di hardware.

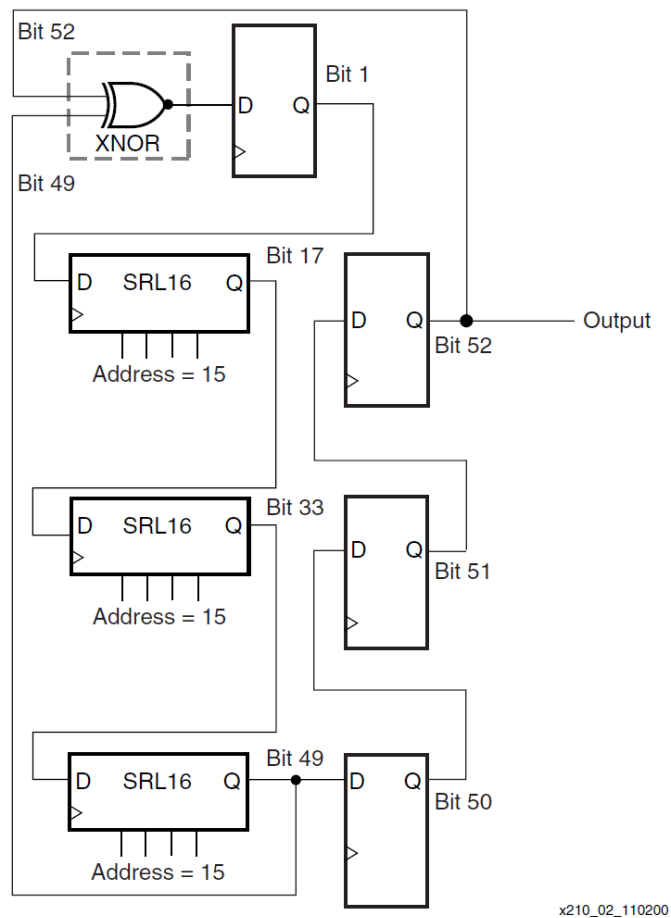


Figura 44. Random Number Generator a bit multipli.

MULTIPLE-BIT LEAP-FORWARD LFSR

Questo metodo risolve il problema dell'occupazione di spazio e del tempo di generazione dei singoli numeri.

Il *multiple-bit leap-forward LFSR* utilizza un solo LFSR ed esegue uno shift di più bit alla volta. Tutti gli shift sono conclusi in un solo colpo di clock: gli *step* multipli sono fatti dall'equazione di ricorrenza. Siccome l'LFSR è un sistema lineare, il registro di stato può essere scritto in forma vettoriale:

$$\mathbf{q}(i+l) = \mathbf{A} \cdot \mathbf{q}(i) \quad (\text{eq. 3.3})$$

In cui $\mathbf{q}(i+l)$ e $\mathbf{q}(i)$ rappresentano il contenuto dello shift register al passo $(i+l)$ -esimo ed al passo i -esimo. \mathbf{A} è la *matrice di transizione*.

Se per esempio si considera un caso di LFSR a k bit, il sistema avanza di k passi e l'equazione diventa:

$$\begin{aligned} \mathbf{q}(i+4) &= \mathbf{A} \cdot \mathbf{q}(i) \\ &= \mathbf{A} \cdot (\mathbf{A} \cdot \mathbf{q}(i+k-2)) \\ &= \mathbf{A}^2 \cdot \mathbf{q}(i+k-2) \\ &= \mathbf{A}^k \cdot \mathbf{q}(i) \end{aligned} \quad (\text{eq. 3.4})$$

Nel caso di LFSR a 4 bit:

$$\mathbf{q} = \begin{bmatrix} q_0 \\ q_1 \\ q_2 \\ q_3 \end{bmatrix}$$

$$\mathbf{A} = \begin{bmatrix} 0 & 1 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \\ 1 & 0 & 0 & 1 \end{bmatrix}$$

Si può scrivere che

$$\mathbf{q}(i+l) = \mathbf{A} \cdot \mathbf{q}(i) \quad (\text{eq. 3.5})$$

Bisogna avanzare di quattro passi alla volta e la nuova matrice di transizione fondamentale sarà \mathbf{A}^4 :

$$\mathbf{A}^4 = \begin{bmatrix} 1 & 0 & 0 & 1 \\ 1 & 1 & 0 & 1 \\ 1 & 1 & 1 & 0 \\ 1 & 1 & 1 & 0 \end{bmatrix}$$

L'equazione circuitale diventa:

$$\mathbf{q}(i + 4) = \mathbf{q}_{next}(i) = \mathbf{A}^4 \cdot \mathbf{q}(i) \quad (\text{eq. 3.6})$$

In cui utilizzo uno XOR negato per evitare che lo stato del sistema possa essere nullo ad un determinato istante.

In Appendice A viene riportato il codice VHDL dell'algoritmo LFSR. Si noti che nella realizzazione definitiva, la stringa numerica che costituisce la serie binaria da processare è l'ora contenuta nel timer del processore in uso, la quale viene convertita in una successione di 0 e 1.

Questo espediente permette di migliorare la casualità delle occorrenze.

3.2 CA – implementazione

Il cellular automata (CA) è un generatore di numeri pseudocasuali, studiato per superare test particolarmente stringenti.

Esso consiste di un'array di celle omogenee distribuite a formare un reticolo regolare di una data dimensione.

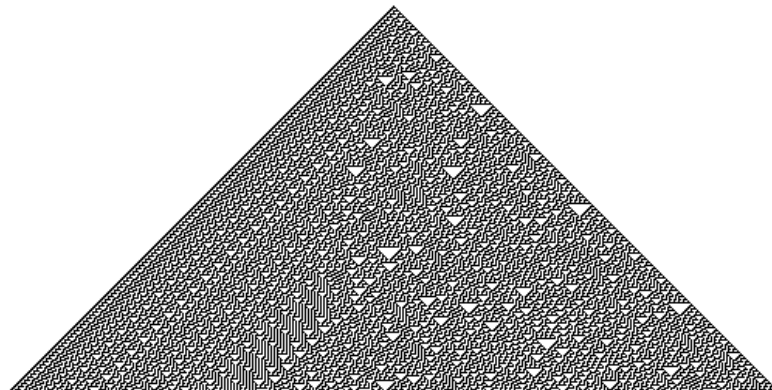


Figura 45. Esempio di un semplice Automa Cellulare unidimensionale in cui gli elementi di base sono delle celle triangolari che possono accedere pertanto ad un minimo di tre celle adiacenti.

ad ogni cella, ha la funzione di memorizzare i valori in uscita dalla LUT: il componente fondamentale è una slice (LUT + flip flop) sfruttata in modo efficiente.

In secondo luogo bisogna definire le connessioni delle celle. Vengono espresse le connessioni della cella i -esima con un insieme di scostamenti del valore ordinale $i(d_1, d_2, d_3, d_4)$. Le condizioni sugli stati delle celle ai bordi non sono fissate ma dipendono da altre celle del reticolo, in modo da conservare la connettività precedentemente imposta: si ipotizza che l'ultima cella del reticolo ha come successiva la cella iniziale.

Unico problema è quello di trovare le connessioni e le tabelle di verità che ottimizzano il generatore, rendendolo il più casuale possibile. Per una data tipologia di interconnessioni, si ottengono CA ad alta entropia a partire dal CA inizializzato ad uno stato che consiste in un singolo 1 nella prima cella, mentre tutte le altre sono poste a 0. Dopo 80 cicli, in cui si fa lavorare il reticolo, i dati vengono considerati validi.

L'entropia che è indice dello stato di casualità (disordine) del reticolo è calcolata come:

$$S_{16} = \sum_{i=0}^{2^{16}-1} p_i \log_2 p_i \quad (\text{eq. 3.7})$$

in cui il valore i a 16 bit rappresenta la sequenza che si sta testando e p_i la probabilità osservata della sua ricorrenza. Il valore $\log_2 0$ è posto per definizione uguale a zero. Per un determinato stato inoltre sono controllate tutte le sottostringhe di ordine 16 prendendo di volta in volta 16 bit dei 64 generati dalla catena partendo dai bit 0-15 per finire con i bit 63-14. Contemporaneamente se ne testano altre 64 costruite prendendo le uscite degli stati della catena in modo seriale ed immagazzinandoli in altrettanti 64 shift register. In pratica è come se si eseguissero 128 test su di un singolo stato del CA. Lo stato viene poi avanzato di un passo e il processo descritto è reiterato per 2^{13} cicli, prima di testare una nuova tabella di verità. Di ogni tabella della verità si calcola l'entropia e si selezionano le 1000 che hanno la maggiore entropia, sottoponendole successivamente al test DIEHARD. Le tabelle che superano questo test sono utilizzabili per la realizzazione del RNG.

3.3 Test statistici

I test statistici che confermano la bontà e la scorrelazione dei valori casuali generati sono l'*analisi della distribuzione* e dell'*autocorrelazione campionarie*, le osservazioni “visive” e, soprattutto, una suite di test specialistici per RNG: i test DIEHARD.

Il primo insieme di osservazioni sperimentali già compiute riguardo agli algoritmi e all'automa presentato riguardano il calcolo della media, della varianza e della funzione di probabilità campionarie sia per 10 M numeri (1 M = 1 milione) di 16 bit, sia per 100 M numeri di 16 bit. Per la media è stato considerato un semplice test statistico e per la distribuzione si è effettuato il test di buon adattamento del χ^2 .

Il test sulla media sfruttano la statistica $\frac{M-\mu_0}{\frac{\sigma}{\sqrt{N}}}$, in cui M è la media campionaria (che è la media aritmetica dei valori delle osservazioni), μ_0 è la media vera, σ è la deviazione standard vera ed N è il numero dei campioni. Asintoticamente il comportamento è quello di una normale standardizzata. Nella tabella che segue sono rappresentate le statistiche relative al CA e all'LFSR su un insieme di 10 M campioni e 100 M campioni e sono state sottoposte ad un test con livello di significatività del 10%, 5%, 1%: l'LFSR e il CA li passano tutti.

Il test del χ^2 ha lo scopo di conoscere se le frequenze osservate differiscono significativamente dalle frequenze teoriche. Esso fa uso della formulazione:

$$\sum_{i=1}^m \frac{(N_i - v_i)^2}{v_i} \quad (\text{eq. 3.8})$$

dove N_i sono le frequenze campionarie, v_i le frequenze teoriche e la sommatoria è calcolata sugli m intervalli campionari. Asintoticamente il comportamento è quello di una χ^2 a $(m-1)$ gradi di libertà. Nella tabella sottostante sono presenti le statistiche per lo stream di 100 M numeri per il CA e di 10 M e 100 M per l'LFSR. Anche in questo caso i dati sono stati sottoposti a test con livelli di significatività del 10%, 5%, 1%. L'LFSR passa solo i test all'1%, il CA li passa tutti. Questo significa che l'LFSR genera numeri che si discostano dalla frequenza teorica per un minimo dell'1% mentre il CA genera numeri che si discostano dalla frequenza teorica di meno dell'1%.

	10 M numeri	100 M numeri
Media campionaria	32764.4	32768.2
Scostamento dal caso ideale	0.00938384%	0.00218974%
Test sulla media	Passato con sign. del 10%, 5%, 1%	Passato con sign. del 10%, 5%, 1%
Varianza campionaria	3.58018×10^8	3.57952×10^8
Scostamento dal caso ideale	0.0321047%	0.0133784%
Scostamento massimo dalla distribuzione ideale	37.6235%	11.8682%
Scostamento medio	8.09082%	2.56796%
Test sulla distribuzione	-	Passato con sign. del 10%, 5%, 1%

	10 M numeri	100 M numeri
Media campionaria	32772.9	32767.6
Scostamento dal caso ideale	0.0164335%	0.000366568%
Test sulla media	Passato con sign. del 10%, 5%, 1%	Passato con sign. del 10%, 5%, 1%
Varianza campionaria	3.57932×10^8	3.57872×10^8
Scostamento dal caso ideale	0.00812302%	0.00861874%
Scostamento massimo dalla distribuzione ideale	37.6235%	10.6886%
Scostamento medio	8.09339%	2.57378%
Test sulla distribuzione	-	Passato con sign. del 10%, 5%, 1%

Il test più importante sull'insieme dei numeri è l'autocorrelazione campionaria normalizzata, calcolata sia per lo stream da 10 M numeri sia per quello di 100 M numeri. In seguito si procede con il test di bianchezza di *Anderson* con un livello di significatività del 10%, 5% e 1%. La tabella mostra l'autocorrelazione campionaria normalizzata.

	10 M numeri	100 M numeri
CA test al 10%	Non passato (1/15)	Non passato (2/15)
LFSR test al 10%	Non passato (0/15)	Non passato (3/15)
CA test al 5%	Non passato (1/15)	Passato (0/15)
LFSR test al 5%	Passato (0/15)	Passato (0/15)
CA test al 5%	Passato (0/15)	Passato (0/15)
LFSR test al 5%	Passato (0/15)	Passato (0/15)

Il test di Anderson stabilisce un intervallo fiduciario all'esterno del quale deve cadere una frazione di campioni dell'autocorrelazione affinché il test abbia esito positivo, il tutto considerando un livello di confidenza fissato a priori. Si ipotizza inoltre che i campioni dell'autocorrelazione sono distribuiti come una normale a media nulla e varianza N. La tabella mostra il test di Anderson valutato su 50 e su 100 numeri.

	50 numeri	100 numeri
CA test al 10%	Non passato (2/15)	Non passato (2/15)
LFSR test al 10%	Non passato (2/15)	Non passato (3/15)
CA test al 5%	Non passato (2/15)	Passato (0/15)
LFSR test al 5%	Non passato (1/15)	Non passato (1/15)
CA test al 5%	Passato (0/15)	Passato (0/15)
LFSR test al 5%	Passato (0/15)	Passato (0/15)

Il test più stringente che conferma la bontà di questi meccanismi di generazione di numeri pseudo-casuali è il test DIEHARD. È stato ideato per confermare la bontà degli algoritmi di generazione pseudocasuale nelle applicazioni Monte Carlo e nella crittografia. Il CA, che è stato ideato appositamente per passare questi test li passa tutti tranne uno mentre l'LFSR passa 7 test su 15 (meno del 50%).

Capitolo 4

4 Caratteristiche hardware e ambiente di sviluppo

In questo capitolo viene presentata la struttura fisica e il funzionamento del dispositivo usato per l'implementazione della parte digitale del sistema di generazione di segnali provenienti da sensori di radiazione.

Si descriveranno i blocchi interni al dispositivo FPGA, alcuni dei quali sono stati utilizzati per la realizzazione del processo. Si comprenderanno le potenzialità di questa innovativa struttura hardware che negli ultimi anni ha riscontrato un sempre maggiore impiego grazie alla sua versatilità e alla comodità di programmazione.

L'architettura è stata implementata nel linguaggio VHDL (Very high speed integrated circuits Hardware Descriptor Language, linguaggio di descrizione hardware per circuiti integrati ad alta velocità). Se ne descriveranno le caratteristiche semantiche più rilevanti nelle applicazioni attuali. Si illustreranno i software usati per tradurre il codice VHDL nel formato necessario a configurare internamente la logica FPGA ed a valutarne funzionalità e prestazioni.

4.1 Caratteristiche del dispositivo FPGA Xilinx

Negli ultimi anni i circuiti integrati hanno rispettato il tasso di crescita previsto dalla *legge di Moore*. Questa legge, che prende il nome dal suo formulatore Gordon E. Moore, fondatore della Intel Corp., prevede che ogni diciotto mesi il numero massimo di transistori integrabili nei circuiti integrati raddoppia senza comportare un aumento dei costi dei chip (3). Il raddoppio periodico di densità si traduce anche in un aumento delle prestazioni a parità di costo.

Per quanto riguarda i microprocessori si verifica che al raddoppio di densità di transistori corrisponde un incremento delle prestazioni di circa il 100%.

L'evoluzione esponenziale delle prestazioni osservata negli anni ha permesso di arrivare a un livello tale che già oggi e anche nel prossimo futuro il rispetto della legge di Moore non è più l'obiettivo primario nello sviluppo dei circuiti integrati. Le conoscenze tecnologiche avanzate sono un bagaglio comune ai costruttori di circuiti integrati e il successo commerciale di un prodotto non dipende dal numero delle porte integrate quanto dalla possibilità di prestazioni elevate dei sistemi che sono progettati anche con l'ausilio di sistemi di progettazione CAD, il quale non rappresenta più un ostacolo sostanziale.

In molte applicazioni è necessario ed importante avere la possibilità di realizzare prodotti che possano essere sviluppati e adattati alle esigenze del mercato con la rapidità con cui si evolvono tutti i settori dell'elettronica, dal *consumer* alle applicazioni specialistiche. Due sono gli obiettivi che bisogna realizzare e che i costruttori sono determinati a soddisfare: *customization* e *time to market* (3). La proprietà di *customization* è la potenzialità di un prodotto ad essere adattato a diverse esigenze applicative con il minimo intervento sulla struttura hardware dello stesso. La proprietà *time to market* è la capacità di ridurre al minimo il tempo che intercorre tra la domanda di un prodotto e la sua disponibilità sul mercato. Le richieste in questi termini sono sempre più esigenti e condizionano l'attività di progettazione e di produzione.

I dispositivi logici programmabili e i microprocessori, nell'ambito dell'elettronica digitale, sono i circuiti che meglio si prestano a soddisfare queste esigenze di mercato. La programmabilità e la riprogrammabilità dei dispositivi logici programmabili è alla base della filosofia della progettazione di questi dispositivi. Si tende infatti a sviluppare rapidamente i sistemi su basi semplici che vengono specializzati per incontrare le esigenze specifiche.

Una stima definisce che il 70% dei nuovi sistemi sono progettati con la presenza di un dispositivo logico programmabile a bordo (4). I dispositivi logici programmabili principali sono le FPGA (Field Programmable Gate Array), che sono a tutti gli effetti elementi primari e insostituibili dei sistemi elettronici digitali.

All'inizio erano impiegati per integrare la logica sparsa di servizio nei sistemi (chiamata *glue logic*), oggi sono divenuti di primaria importanza nel progetto di sistemi digitali e, tra i dispositivi logici programmabili, sono quelli che si prestano, in maniera efficiente,

con i DSP (Digital Signal Processor), a soddisfare le tendenze del mercato verso la *customization* e la *time to market*.

Negli ultimi anni la tecnologia degli FPGA è cresciuta al punto che molte applicazioni hanno avuto il sopravvento sugli ASIC Gate Array¹. Il principale tra i vantaggi è la assenza dei costi di mascheratura, l'abbattimento dei tempi di attesa per i prototipi, la riduzione dei rischi connessi alla tecnologia non riprogrammabile e la versatilità insita nella riprogrammabilità e nell'evoluzione del progetto durante l'uso del sistema (4).

La convenienza tra gli ASIC Gate Array e gli FPGA è fissata da due fattori: innanzitutto il numero di pezzi prodotti e poi la densità di porte logiche impiegate per implementare il progetto (4). Se le porte logiche impiegate e il numero di pezzi da commercializzare è notevole, si rendono convenienti gli ASIC Gate Array. Questi ultimi infatti ottimizzano l'uso delle risorse in silicio mentre le FPGA hanno una struttura fissa tale da mettere in conto all'utente anche le parti di logica e di interconnessione non impiegate.

Il vantaggio degli FPGA rispetto agli ASIC Gate Array è nella progettazione, sintesi e implementazione del circuito integrato. Ciò permette di collocare le FPGA alcuni ordini di grandezza al di sopra delle ASIC Gate Array, sia per costi sia per tempi di sviluppo.

Nel progetto di un sistema elettronico digitale, anche per la fase di sviluppo del prototipo, è attualmente più conveniente utilizzare le FPGA.

Tre sono le società che si sono specializzate nella produzione delle FPGA: la Xilinx, la Altera e Lattice. Per comodità di acquisto e per prestazioni in questo lavoro è stata utilizzata una FPGA della Xilinx. Nel seguito verranno descritte solo le FPGA usate da questa società.

Il concetto è comune (3): tutti questi circuiti sono organizzati internamente in una matrice di piccoli blocchi circuitali elementari programmabili e una rete di connessioni anche esse programmabili che li connettono tra di loro con il mondo esterno (cioè con i piedini del dispositivo). Lo scopo è quello di rendere a disposizione dell'utente un dispositivo estremamente veloce e capiente, totalmente configurabile su cui si possa implementare qualunque architettura hardware digitale. In tal modo si possono avere integrati *general purpose*, non specializzati per una particolare applicazione.

¹ Application Specific Integrated Circuit

² One Time programmable

³ Static Random Access Memory

⁴ Electrically Erasable Programmable Read-Only Memory



Figura 47. Immagine rappresentativa del dispositivo FPGA Virtex 5 XC5VLX330 della Xilinx.

Questa estrema versatilità massimizza il range di applicazioni possibili e il mercato disponibile per questi prodotti, arrivando ad un abbassamento di prezzi. L'utente specializza l'applicazione e permette di differenziare i propri prodotti utilizzando la stessa piattaforma hardware implementando circuiti digitali sempre più complessi nei limiti dello stesso. Le moderne FPGA pertanto offrono di fatto la possibilità di realizzare ASIC veri e propri e di poterli modificare a proprio piacimento. Si può integrare un intero sistema digitale su questi dispositivi, con l'unico limite imposto dalle potenze dissipate. Il progetto può essere aggiornato, modificato e personalizzato molto velocemente attraverso la realizzazione dei cosiddetti *System On Chip*. Le FPGA sono l'hardware ottimale per qualunque progetto digitale che comporta l'elaborazione parallela pesante dell'informazione, come l'elaborazione delle immagini, la simulazione di reti neurali e, ricordando il presente lavoro di tesi, la generazione di impulsi pseudocasuali. All'interno del dispositivo si possono configurare sottocircuiti digitali operanti in parallelo e controllati da un sistema supervisore implementato nello stesso chip.

Una classificazione di questi dispositivi si può fare analizzando una delle principali proprietà dell'FPGA che è la riconfigurabilità (3). Si hanno FPGA programmabili una sola volta OTP² ed FPGA riprogrammabili.

La struttura di programmazione OTP ha una tolleranza elevata all'esposizione a radiazioni ionizzanti senza compromissione delle funzionalità. Le FPGA OTP sono impiegate in campo aerospaziale e militare. Il prezzo pagato dall'utente è la possibilità di programmare il sistema una sola volta: si tratta di un prezzo alto. Gli elementi bistabili da programmare per stabilire la configurazione sono di tipo *antifuse*. Gli *antifuse* sono dei fusibili integrati il cui stato di conduzione viene modificato mediante il passaggio di una opportuna intensità. A differenza dei normali fusibili, questi ultimi sono normalmente aperti e stabiliscono un collegamento tra i terminali solo dopo il passaggio di corrente. In fase di prototipazione questi dispositivi sono inutilizzabili tutte le volte che si richiede di riprogrammare on board il sistema (*In System Programming, ISP*).



Figura 48. Dispositivo OTP a 64 MB della SanDisk.

Le FPGA riprogrammabili invece hanno due tipi di elementi bistabili di configurazione: la SRAM³ e la EEPROM⁴. Entrambi forniscono la possibilità di modificare nel tempo la configurazione del dispositivo (il tipo SRAM consente di essere configurato un numero illimitato di volte). La tipologia SRAM non mantiene la configurazione al momento dello spegnimento del dispositivo che deve pertanto essere riconfigurato ad ogni accensione. Il tipo EEPROM invece, consente una configurazione non volatile del dispositivo stabile anche in assenza di alimentazione. Entrambe le soluzioni sono

² One Time programmable

³ Static Random Access Memory

⁴ Electrically Erasable Programmable Read-Only Memory

vulnerabili alla esposizione di radiazioni ionizzanti che possono alterare l'informazione immagazzinata.

L'FPGA SRAM memorizza l'informazione in una cella di memoria SRAM che controlla un particolare tipo di risorsa programmabile disponibile nell'FPGA (ad esempio un *pass transistor*).



Figura 49. Rappresentazione di un dispositivo FPGA con package QFP della Altera.

Sono due i principali vantaggi delle FPGA:

- Sono riconfigurabili (l'FPGA infatti si può riprogrammare completamente, fino alla singola connessione tra un blocco logico e l'altro). Questo comporta la presenza di connessioni sul chip con molti transistor di diramazione. Le connessioni riprogrammabili sono realizzate con matrici di connessioni in metallo alle cui intersezioni sono presenti i pass-transistor. A seconda dello stato che assumono infatti, essi modificano il percorso del segnale. I dispositivi ASIC non hanno un problema principale: dispongono connessioni in puro metallo che offrono una resistenza parassita estremamente bassa. Il grande numero di transistor nelle FPGA, invece, aumenta la resistenza equivalente della connessione e limita la velocità di propagazione del segnale digitale su di essi. Se però si parallelizzano le operazioni si può sopperire a questo limite.

- Il processo di generazione del progetto su FPGA si basa su sistemi di sintesi circuitale molto automatizzati che necessitano di elaboratori molto potenti per funzionare in maniera efficiente e rapida. Prima di caricare il firmware, il progetto deve essere totalmente simulato per verificare la robustezza e il comportamento. Sono necessari simulatori potenti poiché la simulazione è computazionalmente molto complessa.

Il dispositivi che abbiamo supposto di utilizzare appartengono a due famiglie di FPGA: la Spartan 3 e la Virtex 5, uno dei più validi, performanti e approvati prodotti definiti dalla Xilinx. Questi ultimi sono definiti e disponibili su tre diverse piattaforme: LX, LXT, SXT. Le Virtex 5 LXT hanno un'ampia varietà di risorse hardware per connessioni con il mondo esterno ad alta velocità e a basso consumo. Le Virtex 5 SXT, infine, possono essere utilizzate quando è necessario disporre di grande capacità di calcolo per l'elaborazione di segnali digitali e di un numero evidente di risorse di interconnessione.

All'interno di un dispositivo della famiglia Virtex 5 sono presenti un numero considerevole di risorse. Nei prossimi paragrafi è illustrata la struttura interna di questi dispositivi, fornendo una panoramica generale dell'organizzazione delle risorse su silicio, e dei singoli blocchi logici. Ogni singola struttura del dispositivo viene riportata con le sue caratteristiche nel corrispondente data-sheet.

Device	Configurable Logic Blocks (CLBs)			DSP48E Slices ⁽²⁾	Block RAM Blocks			CMTs ⁽⁴⁾	PowerPC Processor Blocks	Endpoint Blocks for PCI Express	Ethernet MACs ⁽⁵⁾	Max RocketIO Transceivers ⁽⁶⁾		Total I/O Banks ⁽⁸⁾	Max User I/O ⁽⁷⁾
	Array (Row x Col)	Virtex-5 Slices ⁽¹⁾	Max Distributed RAM (Kb)		18 Kb ⁽³⁾	36 Kb	Max (Kb)					GTP	GTX		
XC5VLX30	80 x 30	4,800	320	32	64	32	1,152	2	N/A	N/A	N/A	N/A	N/A	13	400
XC5VLX50	120 x 30	7,200	480	48	96	48	1,728	6	N/A	N/A	N/A	N/A	N/A	17	560
XC5VLX85	120 x 54	12,960	840	48	192	96	3,456	6	N/A	N/A	N/A	N/A	N/A	17	560
XC5VLX110	160 x 54	17,280	1,120	64	256	128	4,608	6	N/A	N/A	N/A	N/A	N/A	23	800
XC5VLX155	160 x 76	24,320	1,640	128	384	192	6,912	6	N/A	N/A	N/A	N/A	N/A	23	800
XC5VLX220	160 x 108	34,560	2,280	128	384	192	6,912	6	N/A	N/A	N/A	N/A	N/A	23	800
XC5VLX330	240 x 108	51,840	3,420	192	576	288	10,368	6	N/A	N/A	N/A	N/A	N/A	33	1,200
XC5VLX20T	60 x 26	3,120	210	24	52	26	936	1	N/A	1	2	4	N/A	7	172
XC5VLX30T	80 x 30	4,800	320	32	72	36	1,296	2	N/A	1	4	8	N/A	12	360
XC5VLX50T	120 x 30	7,200	480	48	120	60	2,160	6	N/A	1	4	12	N/A	15	480
XC5VLX85T	120 x 54	12,960	840	48	216	108	3,888	6	N/A	1	4	12	N/A	15	480
XC5VLX110T	160 x 54	17,280	1,120	64	296	148	5,328	6	N/A	1	4	16	N/A	20	680
XC5VLX155T	160 x 76	24,320	1,640	128	424	212	7,632	6	N/A	1	4	16	N/A	20	680
XC5VLX220T	160 x 108	34,560	2,280	128	424	212	7,632	6	N/A	1	4	16	N/A	20	680
XC5VLX330T	240 x 108	51,840	3,420	192	648	324	11,664	6	N/A	1	4	24	N/A	27	960
XC5VSX35T	80 x 34	5,440	520	192	168	84	3,024	2	N/A	1	4	8	N/A	12	360
XC5VSX50T	120 x 34	8,160	780	288	264	132	4,752	6	N/A	1	4	12	N/A	15	480
XC5VSX95T	160 x 46	14,720	1,520	640	488	244	8,784	6	N/A	1	4	16	N/A	19	640
XC5VSX240T	240 x 78	37,440	4,200	1,056	1,032	516	18,576	6	N/A	1	4	24	N/A	27	960
XC5VTX150T	200 x 58	23,200	1,500	80	456	228	8,208	6	N/A	1	4	N/A	40	20	680
XC5VTX240T	240 x 78	37,440	2,400	96	648	324	11,664	6	N/A	1	4	N/A	48	20	680
XC5VFX30T	80 x 38	5,120	380	64	136	68	2,448	2	1	1	4	N/A	8	12	360
XC5VFX70T	160 x 38	11,200	820	128	296	148	5,328	6	1	3	4	N/A	16	19	640
XC5VFX100T	160 x 56	16,000	1,240	256	456	228	8,208	6	2	3	4	N/A	16	20	680
XC5VFX130T	200 x 56	20,480	1,580	320	596	298	10,728	6	2	3	6	N/A	20	24	840
XC5VFX200T	240 x 68	30,720	2,280	384	912	456	16,416	6	2	4	8	N/A	24	27	960

Figura 50. Classificazione ed elementi salienti delle principali tipologie di FPGA della famiglia Virtex 5 messe a disposizione dalla Xilinx.

4.2 La logica riconfigurabile

I *blocchi logici configurabili* (CLB) sono la risorsa fondamentale utilizzata nell'implementazione di circuiti combinatori e sequenziali ((5) pp. 173-174).

Ogni CLB contiene una coppia di *slices* ed è connesso ad una matrice di *switch* per l'accesso della rete di connessione globale. Le due slices sono organizzate in colonne e non dispongono di nessun collegamento diretto tra di loro. L'unica connessione con slices di CLB adiacenti è ottenuta con due linee di riporto in ingresso e uscita. La struttura del dispositivo è organizzata come una matrice di CLB. Ogni slice del blocco viene indicata in uno specifico modo: una 'X' seguita da un numero identifica una colonna di slice mentre una 'Y' identifica una riga di CLB. Ogni slice contiene quattro LUT⁵, quattro elementi di memoria, alcuni multiplexer e della logica di riporto. Elementi di questo tipo sono utilizzati da ogni slice per implementare funzioni logiche, aritmetiche e blocchi di memoria ROM. Alcune slices sono denominate SLICEM e supportano due funzioni aggiuntive: l'immagazzinamento dati attraverso la RAM distribuita e l'implementazione dello shift register ((5) pp 174-175).

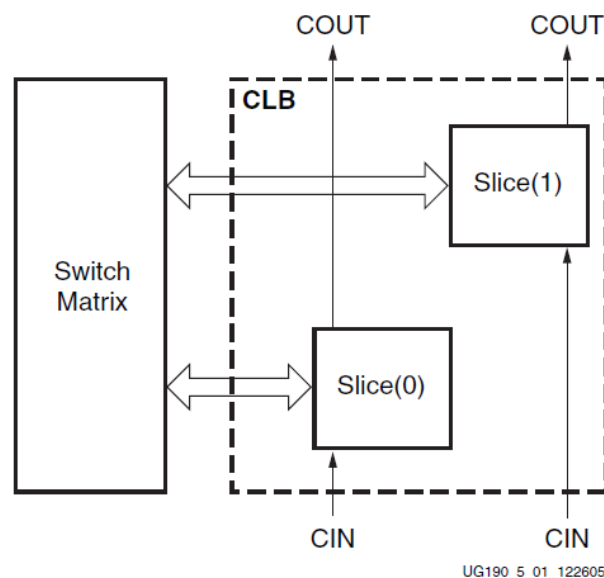


Figura 51. Schema di base di un CLB.

⁵ Look Up Table che è una tabella di riferimento logico in grado di generare qualsiasi funzione di logica combinatoria.

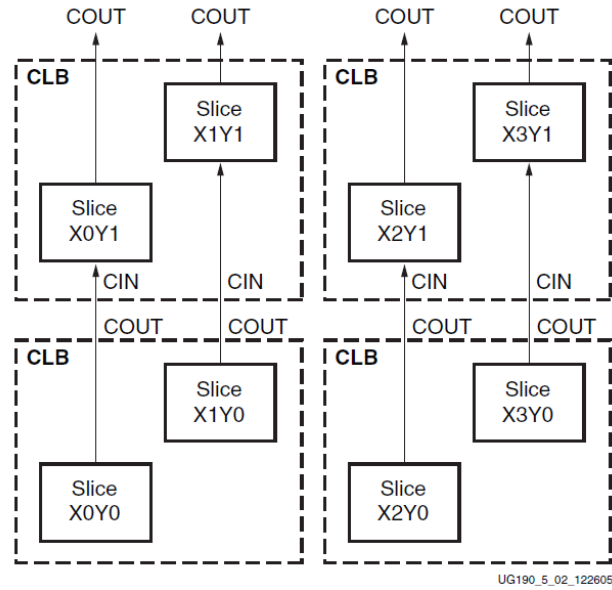


Figura 52. Struttura del dispositivo FPGA organizzato come matrice di CLB.

Device	CLB Array Row x Column	Number of 6-Input LUTs	Maximum Distributed RAM (Kb)	Shift Register (Kb)	Number of Flip-Flops
XC5VLX20T	60 x 26	12,480	210	105	12,480
XC5VLX30	80 x 30	19,200	320	160	19,200
XC5VFX30T	80 x 38	20,480	380	190	20,480
XC5VLX30T	80 x 30	19,200	320	160	19,200
XC5VFX35T	80 x 34	21,760	520	260	21,760
XC5VLX50	120 x 30	28,800	480	240	28,800
XC5VLX50T	120 x 30	28,800	480	240	28,800
XC5VFX50T	120 x 34	32,640	780	390	32,640
XC5VFX70T	160 x 38	44,800	820	410	44,800
XC5VLX85	120 x 54	51,840	840	420	51,840
XC5VLX85T	120 x 54	51,840	840	420	51,840
XC5VFX95T	160 x 46	58,880	1,520	760	58,880
XC5VFX100T	160 x 56	64,000	1,240	620	64,000
XC5VLX110	160 x 54	69,120	1,120	560	69,120
XC5VLX110T	160 x 54	69,120	1,120	560	69,120
XC5VFX130T	200 x 56	81,920	1,580	790	81,920
XC5VTX150T	200 x 58	92,800	1,500	750	92,800
XC5VLX155	160 x 76	97,280	1,640	820	97,280
XC5VLX155T	160 x 76	97,280	1,640	820	97,280
XC5VFX200T	240 x 68	122,880	2,280	1140	122,880
XC5VLX220	160 x 108	138,240	2,280	1140	138,240
XC5VLX220T	160 x 108	138,240	2,280	1140	138,240
XC5VFX240T	240 x 78	149,760	4,200	2100	149,760
XC5VTX240T	240 x 78	149,760	2,400	1200	149,760
XC5VLX330	240 x 108	207,360	3,420	1710	207,360
XC5VLX330T	240 x 108	207,360	3,420	1710	207,360

Figura 53. Caratteristiche ed elementi interni dei dispositivi FPGA della famiglia Virtex 5 della Xilinx.

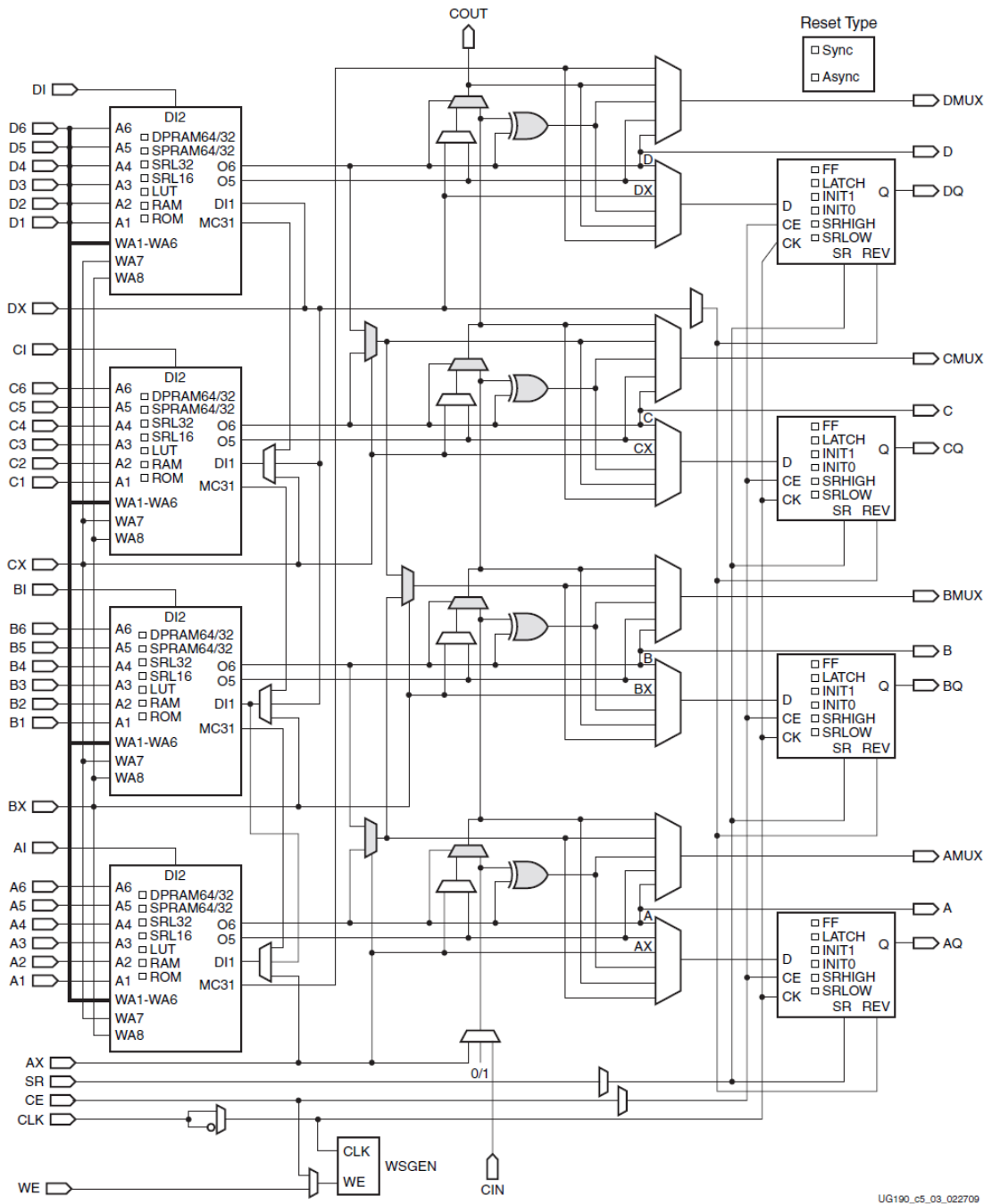


Figura 54. Diagramma di uno SLICEM.

4.3 La Look-Up Table (LUT)

Nelle slices della FPGA si possono implementare le funzioni logiche per mezzo della LUT ((5) pp 178-179). Nelle Virtex 5 si possono implementare LUT a sei ingressi indipendenti e due uscite (rispettivamente A1:A6, O5 e O6). Le LUT permettono di generare qualsiasi funzione booleana a sei ingressi ma, se opportunamente configurati, anche funzioni a cinque ingressi contemporaneamente. Questi elementi introducono un ritardo di propagazione indipendente dal tipo di funzione implementata o dalla configurazione utilizzata. Nelle Virtex 5 sono stati introdotti tre mux che permettono di combinare quattro LUT per ottenere funzioni logiche a sette o a otto ingressi. Il ritardo di propagazione, in questi sistemi, viene alterato significativamente. Se vi è la necessità di realizzare funzioni con un numero di ingressi maggiore, l'unica soluzione è quella di utilizzare più LUT appartenenti a slice differenti, con un notevole peggioramento dei tempi di propagazione.

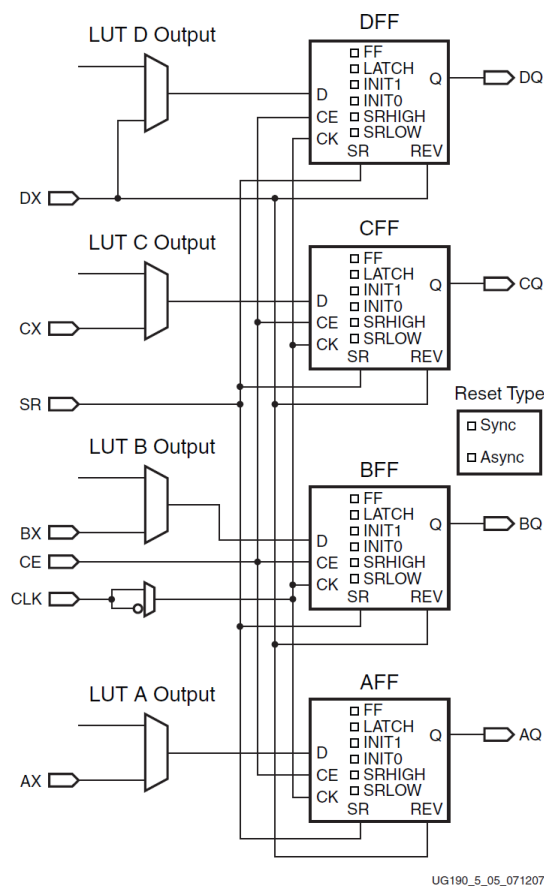


Figura 55. Configurazione di un Latch in una Slice.

4.4 Elementi di memoria

Il più semplice tipo di memoria utilizzato è costituito da Flip-Flop ed ogni slice può essere configurato per comportarsi come una vera e propria memoria RAM distribuita ((5) pp 113-172). Quest'ultima è implementata sfruttando le LUT contenute nelle SLICEM. Le Virtex 5 dispongono di blocchi CLB dedicati all'implementazione di memorie RAM che forniscono una quantità di memoria maggiore preservando l'utilizzo di risorse logiche. Le LUT contenute nelle SLICEM possono essere configurate in modo da implementare differenti tipi di memoria RAM sincrona. Si hanno memorie a singola, doppia o quadrupla porta.

Ogni slice inoltre può anche implementare un banco di memoria ROM. Con memoria ROM si intende una memoria di sola lettura dal lato sistema ma che viene inizializzata e riscritta ogni volta che viene caricato il codice all'avvio. Non si tratta pertanto di una tradizionale memoria ROM in cui la scrittura avviene una sola volta. Nella Virtex 5 sono disponibili solo tre configurazioni di memoria implementabili in un unico CLB.

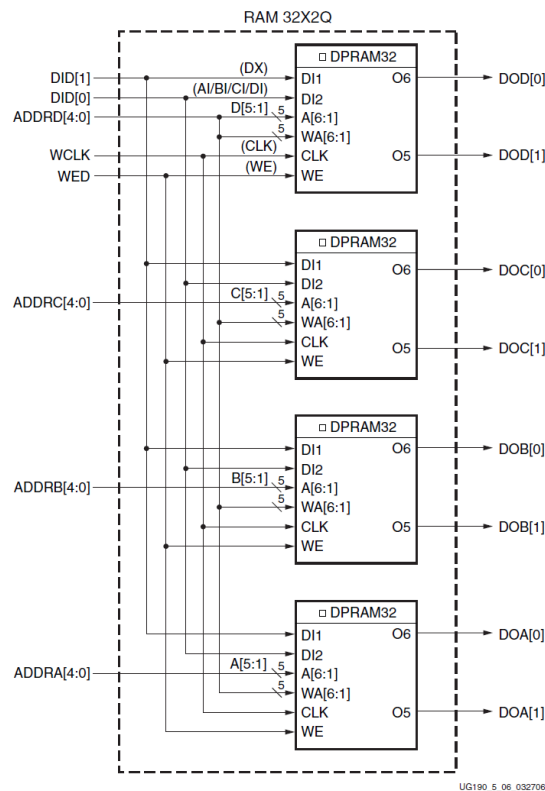


Figura 56. Rappresentazione della RAM distribuita (RAM32X2Q)

4.5 Block RAM

Oltre alla RAM costituita dalle LUT, le FPGA sono dotate di risorse di memoria aggiuntive chiamate Block RAM ((5) pp 113-172). Questa memoria ha la caratteristica di trovarsi in zone dedicate del dispositivo ed è realizzata direttamente su silicio, quindi è più performante di una RAM distribuita, ottenuta tramite configurazione delle LUT. Il progettista sceglie se utilizzare memoria di questo tipo o memoria distribuita. Quando viene inserito nel progetto un nuovo elemento che fa uso di memorie, è possibile scegliere quale memoria utilizzare. Ciascun blocco di RAM può essere configurato come RAM Dual Port caratterizzata dalla presenza di due porte di accesso indipendenti che possono operare contemporaneamente su celle di memoria distinte. Ciascuna porta è dotata di segnali di controllo propri e di un bus dati che può avere un numero variabile di linee a seconda del numero di bit di ciascuna cella di memoria; è possibile altresì sfruttare la possibilità di leggere durante la scrittura.

Ognuno di questi blocchi consta di 18 Kbit configurabile da 16K x 1 bit fino a 512 x 36 bit ed è associato a un blocco moltiplicatore: questo è un moltiplicatore dedicato 18 x 18 bit ed è ottimizzato per operazioni riguardanti il contenuto della RAM. Sia la SRAM che i moltiplicatori sono connessi a quattro *switch matrix* per accedere alle risorse di connessione globali.

RAM	Number of LUTs
32 x 1S	1
32 x 1D	2
32 x 2Q ⁽²⁾	4
32 x 6SDP ⁽²⁾	4
64 x 1S	1
64 x 1D	2
64 x 1Q ⁽³⁾	4
64 x 3SDP ⁽³⁾	4
128 x 1S	2
128 x 1D	4
256 x 1S	4

Figura 57. Tipologie e caratteristiche delle RAM.

4.6 Le matrici di interconnessione

Il dispositivo FPGA è dotato di matrici di interconnessione programmabili, che servono a connettere opportunamente i vari CLB (4). Poiché la massima frequenza di lavoro di ciascun progetto implementato nel dispositivo è limitata pesantemente dai ritardi introdotti a causa dei cammini che il segnale deve percorrere sul silicio, il software di sintesi ha come obiettivo primario durante la fase di “*Place and Route*” la minimizzazione dei percorsi critici del segnale.

Il routing all'interno del dispositivo FPGA è gestito a diversi livelli di gerarchia: un livello prevede l'utilizzo delle GRM (General Routing Matrix) per connettere le linee verticali con le orizzontali in modo opportuno. I CLB si connettono alle linee di *routing* gestendole come *bus tristate*. Anche le GRM sono disposte a matrice per generare un insieme di percorsi molto fitto per poter minimizzare i percorsi critici e garantire la massima versatilità.

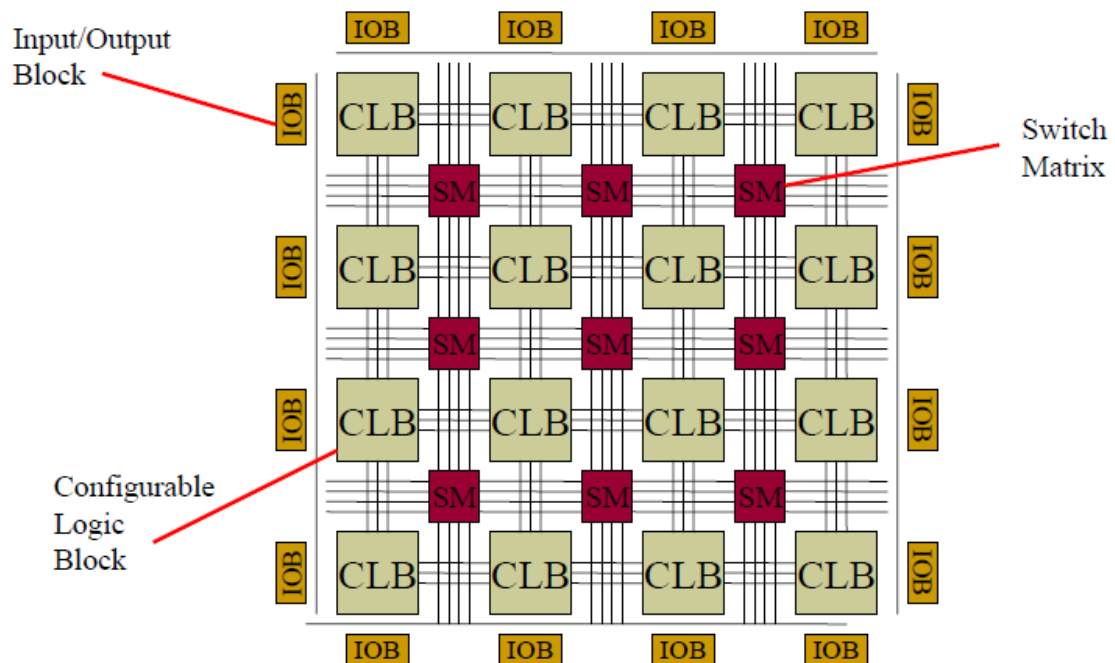


Figura 58. Rappresentazione di una matrice di interconnessione.

Talvolta non vengono utilizzate le GRM per evitare l'ineliminabile ritardo introdotto dalla loro caratteristica di programmabilità. Questo avviene nel caso di *routing* "locale", che si deve utilizzare quando si devono effettuare collegamenti tra CLB adiacenti, oppure per realizzare *feed-back* nella medesima CLB. In tal caso si usano connessioni dirette *point-to-point* esistenti tra CLB contigui.

Altri segnali, specialmente quelli di clock, richiedono un *routing* privilegiato per garantire un minimo skew.

4.7 I blocchi di ingresso/uscita

I blocchi di ingresso/uscita supportano una vasta gamma di standard I/O (LVTTTL, LVCMOS,...) ((5) pp 217-352), (6). Ogni blocco di I/O è caratterizzato dalla presenza di tre flip-flop comandati dallo stesso segnale di clock e aventi ciascuno un segnale di abilitazione del clock. Ciascun pin (esclusi alcuni pin dedicati alla configurazione, al *routing* primario globale o alle connessioni ad alimentazione o a massa) può essere configurato come ingresso, come uscita o come bidirezionale.

In un pin di ingresso, il segnale (opportunamente bufferizzato) va direttamente alla logica interna oppure può essere reso sincrono con il clock tramite un flip-flop. È inoltre inseribile un ritardo programmabile dall'utente.

Un pin configurabile come uscita permette di fornire il segnale mediante un *buffer tristate*, con la possibilità di scegliere se inserire un flip-flop a monte del *buffer* stesso. Il segnale di controllo del buffer tristate può provenire direttamente dalla logica interna al dispositivo oppure può essere interposto un flip-flop.

L'utente può configurare in modo molto versatile l'intero sistema.

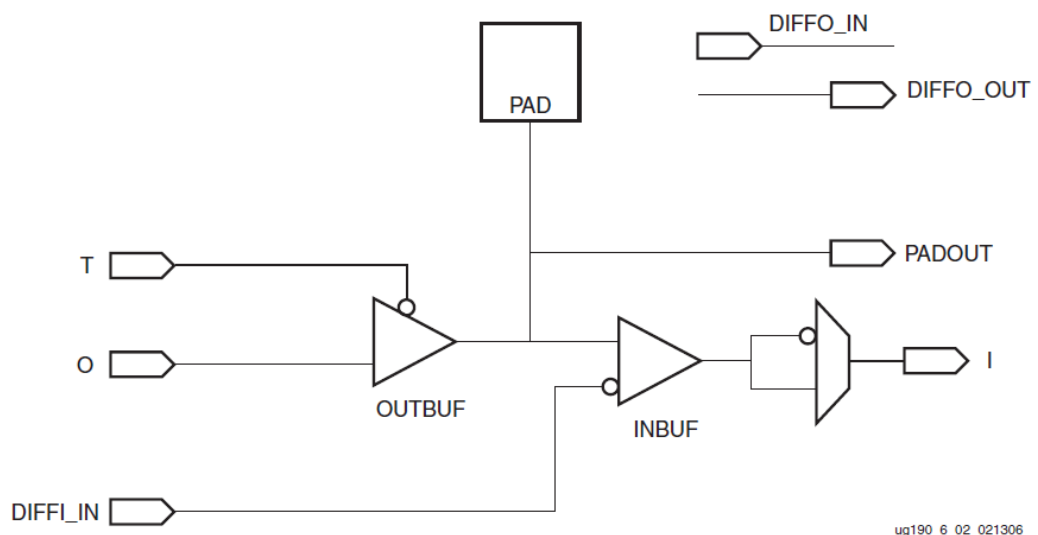


Figura 59. Rappresentazione di un diagramma IOB.

4.8 Il DCM

Nella FPGA utilizzata sono disponibili 12 blocchi DCM, i quali consentono di eliminare i ritardi dovuti alla distribuzione del clock, di creare versioni traslate del clock di 90°, 180° e 270°, permettono un fine adattamento in fase a passi di 1/256 del periodo di clock. Un'altra importante funzione è quella di ottenere clock con frequenza pari a M/D della frequenza iniziale, dove $1 \leq M \leq 4096$ e $1 \leq D \leq 4096$ ((5) pp 48 – 88).

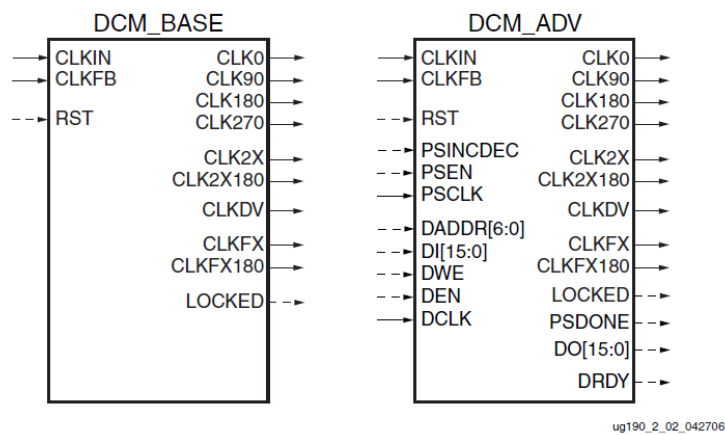


Figura 60. Elementi di base di un DCM.

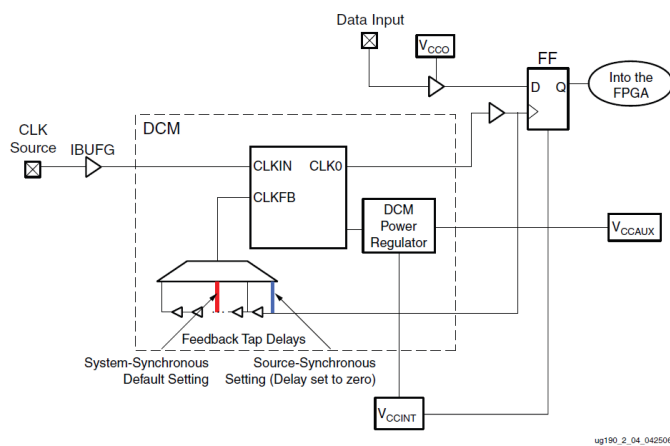


Figura 61. Elementi di un DCM e circuito di sfasamento e ritardo.

Capitolo 5

5 Sviluppo di un sistema elettronico

Gli strumenti di detezione delle radiazioni sono usati oggigiorno con successo riconosciuto in molti campi applicativi. Nella salute pubblica possono essere usati per esaminare e trattare pazienti. Per esempio, nel trattamento del cancro, una larga dose di radiazioni sono usate per distruggere tessuti. Isotopi radioattivi sono usati come traccianti in molti esami biochimici e fisiologici, iniettando nel connettivo circolatorio liquido di contrasto del quale si vuole seguire il percorso per determinare l'attività metabolica patologica di determinati tessuti. Isotopi radioattivi di carbonio e idrogeno possono essere usati per determinare il path di sostanze nutrienti nelle piante.

Anche nell'industria, le radiazioni sono utili nel controllo della qualità di materiali per monitorare la consistenza e lo spessore degli stessi.

Applicazioni pratiche delle radiazioni non ionizzanti sono tra l'altro, laser, forni a microonde, lampade solari, telefoni cellulari, altoforni e dispositivi medici a risonanza magnetica.

I sistemi elettronici che fanno riferimento a queste tipologie di applicazioni hanno la caratteristica che devono essere molto precisi e non devono ammettere errore. Se per esempio un sistema di tomografia computerizzata, che peraltro prevede l'utilizzo di un numero enorme di rivelatori per radiazione, fosse impreciso, ci potrebbero essere conseguenze drammatiche sulla salute del paziente.

A fronte di queste necessità, l'utilizzatore finale e il ricercatore chiedono che lo sviluppo del sistema elettronico sia preciso e volto a realizzare la migliore precisione finale possibile.

Il disegno del prodotto elettronico è composto di vari step: dapprima il design engineer riceve un'identificazione delle necessità da parte dell'utente finale. Da questo sviluppa lo schematico dell'applicazione da cui passare alla realizzazione pratica del progetto e del prototipo.

Il processo può essere pensato come una serie di passi da realizzare:

- **Identificazione delle necessità dell'utente finale.** È l'analisi dei bisogni del cliente finale (che può essere un dottore o un perito militare o un ingegnere industriale)
- **Definizione del progetto.** Dopo aver capito quali sono i bisogni del cliente finale, è possibile iniziare a capire le caratteristiche principali di tale configurazione
- **Programmazione dello sviluppo del progetto.** In questa fase il progetto si iniziano a delineare i materiali e le fasi operative, si allocano risorse umane e temporali per la realizzazione finale.
- **Disegno.** È la fase più creativa che comprende la stesura dello schematico finalizzata alla successiva progettazione del layout da inviare alla produzione del primo esempio.
- **Prototipazione e test.** Quando il progetto è finito, o meglio quando sembra vicina la sua conclusione, è necessario realizzare il prototipo sul quale effettuare tutte le misure e i test necessari alla sua commercializzazione.
- **Produzione.** Se i test sperimentali hanno avuto successo, il prodotto può essere messo in vendita e può raggiungere il cliente finale.

Il diagramma a blocchi che segue rappresenta le fasi di progetto che vengono seguite nella progettazione.

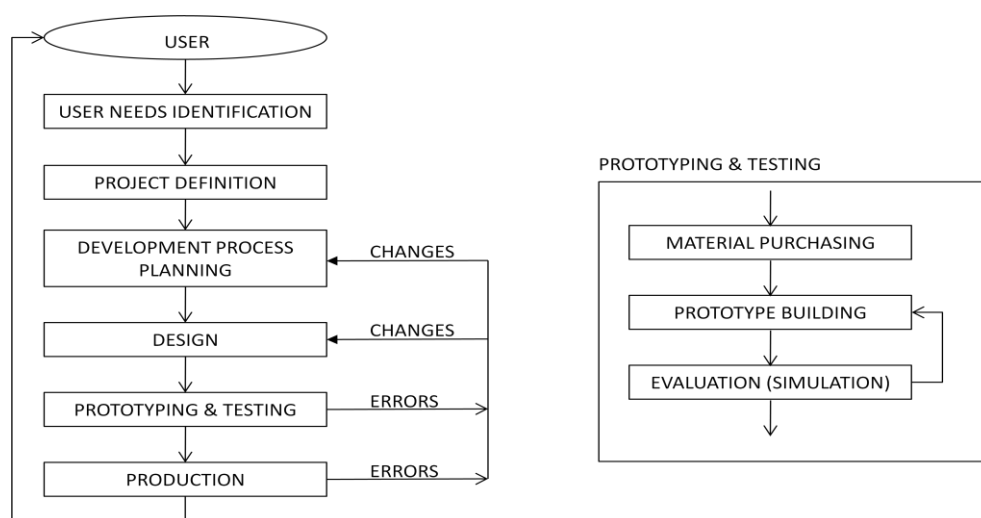


Figura 62. Diagramma di sviluppo di un sistema elettronico. La fase di prototipazione e test viene meglio specificata nel blocco a fianco.

Esiste una semplice relazione tra il tempo impiegato per realizzare un sistema e i gradi di libertà a disposizione del progettista e del responsabile della produzione.

Nella fase di definizione del progetto, l'ingegnere ha a disposizione tutte le idee e le possibilità per determinare l'oggetto finale. Già nella fase di prototipazione, con il modello già prodotto, si possono analizzare le problematiche che insorgono per la mancanza di funzionamento di alcuni blocchi funzionali. Se nella simulazione dell'oggetto tutto funziona, può succedere che, immergendo il circuito finale in un ambiente reale, quindi elettromagneticamente inquinato, qualche cosa non svolge la funzione per cui è stata progettata. Si ritiene necessario pertanto determinare delle modifiche che ora non possono coinvolgere il sistema nella sua organizzazione complessiva ma devono coinvolgere solo alcune parti, per evitare una sostanziale perdita di tempo e per risparmiare sui costi fissi predisposti dal budget.

Raggiunta la fase della produzione non è più possibile apportare modifiche, determinando zero gradi di libertà.

Il diagramma seguente rappresenta le caratteristiche di questa situazione.

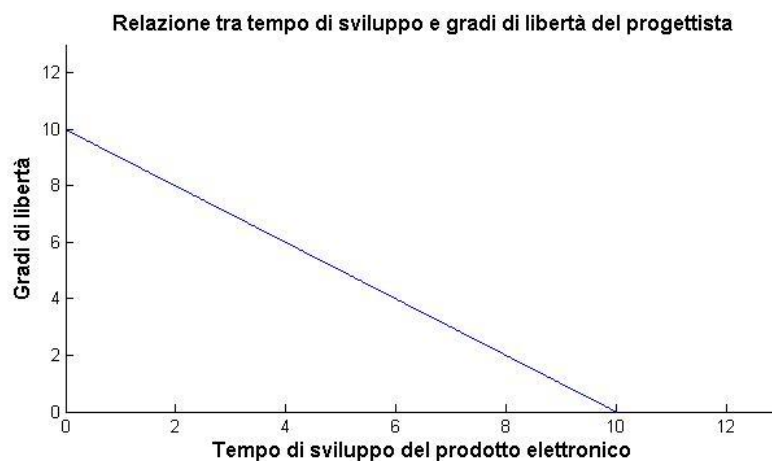


Figura 63. Relazione esistente tra il tempo di sviluppo di un sistema elettronico e i gradi di libertà disponibili al progettista.

Come delineato sopra, visto che i gradi di libertà decrescono con il passare delle fasi, si ritiene opportuno apportare continui cambiamenti nel flusso di realizzazione del circuito

proposto. Se nella fase di prototipazione infatti si dovessero incontrare errori di funzionamento, è necessario apportare dei cambiamenti del disegno e, se proprio necessario, ripensare la programmazione dello sviluppo dell'intero progetto. Ciò comporta un aumento delle spese di ricerca e sviluppo ma è obiettivo funzionale al risultato finale che si vuole ottenere.

Si deve far notare poi che la fase di prototipazione e test comprende tre steps che vengono indicati con il seguente flusso:

- **Acquisto del materiale.** I materiali che servono per la produzione a larga scala devono essere scelti con accuratezza. È risaputo che i componenti discreti ordinabili dalle grandi multinazionali non sempre sono acquistabili in grande numero. È bene valutare le offerte di mercato e adeguare le specifiche del progetto a tale necessità.
- **Costruzione del prototipo.** È una fase che coinvolge tempi non sempre ristretti a causa delle attese che le aziende di prototyping impongono in cambio di favori contrattuali.
- **Simulazione.** È necessario utilizzare strumenti informatici di simulazione circuitale o funzionale per capire se l'oggetto progettato ha un senso e non contiene errori di base. In caso contrario è bene iniziare la fase di debugging che in genere coinvolge il 70% della fase intera di progettazione unita a quella di compilazione.

La realizzazione seria di un oggetto commercializzabile prevede dunque l'utilizzo di strumenti CAD di progettazione dello schematico e del layout, applicazioni per la simulazione circuitale, al fine di capire le risposte in frequenza di determinate configurazioni e software per la simulazione funzionale di eventi per comprendere la risposta e l'andamento dei segnali in esecuzione.

La parte più complessa e più necessaria è la fase di misura. Si devono preparare dei test-bench, ossia dei modelli di verifica del funzionamento del sistema a partire da determinate misure, il cui metodo deve essere scelto con oculatezza per verificare la rispondenza alle necessità proprie dell'utente finale.

Il sistema che viene proposto e la cui realizzazione ha seguito questo flusso di programmazione, si propone pertanto l'obiettivo di risolvere il problema della

disponibilità delle pericolose fonti di radiazioni, utilizzate nella fase di prototipazione e test.

Un emulatore di sensore di radiazione può essere di fondamentale importanza per la riduzione degli investimenti in ricerca e sviluppo di una azienda e la sua configurabilità permette di evitare l'acquisto di un numero consistente di sorgenti pericolose da trasportare e che sono molto costose.

Il prodotto finale utilizza le FPGA quale core dello sviluppo e viene configurato a produrre segnali di rivelazione che provengono da diverse sorgenti di radiazione.

5.1 Realizzazione dello schematico

Lo schematico del circuito della presente tesi viene realizzato facendo uso di un tool di progettazione: Altium Designer Summer 09. Esso permette di creare una PCB a partire dalle specifiche inserite con i componenti discreti di cui si fa uso.

Di fondamentale importanza è la scelta dei singoli dispositivi discreti, il cui funzionamento deve essere simulato, prima di procedere alla reale configurazione e alla stesura delle linee di collegamento. La simulazione infatti serve per capire qual è il contenuto di frequenza che viene realmente comunicato all'uscita dello strumento.

In questa fase bisogna prestare attenzione al formato commerciale, tenendo presente che per alcuni package è difficile procedere alla saldatura manuale. Per il DAC AD9779A, il cui package è di tipo SV-100, con una spaziatura tra piedini di 0.22 mm si è resa necessaria la saldatura con pistola termica, sicuramente meno precisa ma l'unica a disposizione.

Per gli altri componenti si è pensato ad una saldatura semplice manuale.

5.2 Realizzazione della progettazione della PCB

La progettazione della PCB è il punto conclusivo della fase di design che continua con la fabbricazione vera e propria del circuito stampato. Anche in questo caso si utilizza il tool Altium Designer Summer 09. La creazione della board prevede il rispetto delle regole di layout, affinché non insorga il fenomeno della diafonia che interviene tra linee vicine a compromettere la qualità dei segnali trasmessi.

In particolar modo bisogna fare attenzione a due problemi notevoli.

Il primo problema consiste nel fatto che fronti del segnale trasmessi nelle linee singole di un bus devono percorrere tratti di uguale misura.

Il secondo problema invece riguarda il fenomeno della riflessione: quando un fronte di segnale trasmesso in una linea di impedenza caratteristica arriva ad un dispositivo la cui impedenza di ingresso è molto più piccola di quella della linea precedente, si ha il fenomeno di un parziale rimbalzo del fronte.

Per il primo caso si adotta la soluzione di adeguare le linee più corte alla linea più lunga, creando brevi serpentine con uno strumento disponibile in Altium.

Nella seconda situazione invece si tende a trascurare la differenza che è presente tra i 50 Ω caratteristici della linea e gli 80 Ω per esempio presenti all'ingresso del dispositivo che accoglie i segnali.

Nel caso in cui la differenza tra impedenze è abbastanza grande da pensare che si possano creare riflessioni non trascurabili, allora si applica uno dei tanti metodi di terminazione che si conoscono. Un esempio potrebbe essere quello di inserire delle resistenze in linea di un valore intermedio tra l'impedenza caratteristica della linea e quella di ingresso del dispositivo, con il compromesso di una dissipazione di potenza.

5.3 Fabbricazione della PCB

Ci sono tre tipi di circuiti stampati (PCB) (7):

- *singola faccia*, i circuiti sono stampati solo su di un lato della bassetta
- *doppia faccia*, i circuiti sono stampati su di entrambi i lati
- *basette multistrato*, dove ci sono tre o più strati.

Fare un PCB significa fissare una lamina di materiale conduttore (in genere rame) su un supporto di materiale isolante (la bassetta). Le basette sono in genere di resina epossidica pressata, fibra di vetro (FR4 Flame Radiant 4) o Teflon (8). I processi aggiuntivi o sottrattivi sono usati per creare la parte conduttrice. Viene normalmente utilizzata la cosiddetta tecnica sottrattiva: partendo da una superficie completamente coperta di rame, viene tolto tutto il materiale che non serve per realizzare il circuito, lasciando invece quello necessario per creare i collegamenti elettrici.

I processi aggiuntivi o sottrattivi possono avere alti costi e alti impatti ambientali, tra cui:

- l'uso di solventi fotoresistenti piuttosto di fotoresistenti a base d'acqua, e
- la necessità di ricorrere a bagni di processo, con conseguente trattamento dei reflui.

Generalmente, il processo di fabbricazione della bassetta prevede sei step (7):

1. pulizia delle superfici della bassetta.
2. preparazione della base.
3. placcatura in rame di tipo non elettrico.
4. stampaggio della maschera.
5. placcatura elettrolitica.
6. incisione chimica.

Ci sono diversi tipi di bagni chimici usati nei processi, con operazioni di lavaggio tra un bagno e l'altro. Le fasi di lavaggio sono previste per porre termine alle reazioni chimiche e per impedire che i successivi bagni vengano inquinati. Per tali motivi

durante la fabbricazione dei PCB sono usate grandi quantità d'acqua (1.5m³ per m² di basetta, *Envirowise*), con conseguenti significativi impatti ambientali.

L'incisione è l'operazione che permette di togliere chimicamente il rame in eccesso. Per fare ciò si utilizza un liquido corrosivo, spesso impropriamente chiamato acido.

L'incisione chimica, nella maggior parte dei casi, si fa con ammoniaca e cloruro d'ammonio o ammoniaca e solfuro d'ammonio.

La saldatura col piombo è ampiamente usata nei processi d'assemblaggio ed i ritardanti della fiamma bromurati sono comunemente applicati sulle superfici dei PCB.

Capitolo 6

6 Hardware e firmware design

6.1 Introduzione

L'evoluzione dell'elettronica digitale e la possibilità di sviluppare sistemi complessi a discreti ha permesso la concreta realizzazione di simulatori di sensori di radiazione. Il sensore di radiazione continua ad avere una sempre maggiore diffusione a causa dell'uso sempre più marcato in sistemi di diagnostica medica e nell'ambito militare. Nel campo medico la ricerca si sta orientando verso un miglioramento della precisione dei metodi di investigazione di malattie molto importanti quali tumori o scompensi cardiocircolatori, al fine di proporre con prontezza la prognosi, tentando la minore invasività nel corpo del paziente.

Nel campo militare la ricerca è volta alla scoperta di efficienti sistemi di misura del campo di radiazioni, dalle basse energie verso valori sempre maggiori. Tutto ciò al fine di monitorare condizioni ambientali all'interno di centrali o in siti sottoposti a tutela strategica.

La misura delle radiazioni impiega sofisticati sistemi di rilevazione e di filtraggio di segnali ad alto potenziale energetico, nei quali occorrono alte frequenze del segnale e in cui l'elettronica gioca un ruolo importante nella determinazione del rapporto segnale rumore.

Lo sviluppo così accentuato dei sistemi digitali ha messo in evidenza la convenienza di produrre dispositivi per l'emulazione di rivelatori. Nel mondo dell'industria e della ricerca, il collaudo di strumenti di detezione di radiazione è fondamentale per testare la funzionalità degli stessi. È necessario fare uso di sorgenti di radiazione, pericolose per gli operatori e per coloro che ne sono a contatto. La legislazione e il buon senso prevedono che le aziende si attrezzino di importanti sistemi di schermatura per i fasci radiattivi, al fine di proteggere coloro che effettuano esperimenti e metodi di collaudo. È

infatti risaputo che l'eccessiva esposizione alle radiazioni è causa di tumori radioindotti e irritazione epidermica.

Le aziende e le multinazionali sono obbligate ad attrezzarsi di questi strumenti di protezione con un consistente aggravio dei costi e degli investimenti che servono per questa tipologia di ricerca.

Il lavoro svolto in questa tesi è volto allo sviluppo di un simulatore di sensore di radiazione configurabile, utilizzabile per il collaudo e la ricerca di nuovi prodotti per la misura di campi irradiati, evitando l'uso di reali sorgenti radioattive.

Esso è basato sul dispositivo a calcolo spaziale FPGA (Field Programmable Gate Array) che può essere configurato per l'emulazione di differenti tipi di sorgenti e differenti condizioni di detezione.

6.2 Descrizione d'insieme

Il sistema di emulazione di segnali provenienti da sensori di radiazione viene realizzato utilizzando uno schema concettuale che fa riferimento ad un blocco digitale di generazione dei segnali e un blocco analogico di filtraggio degli stessi.

Gli impulsi che devono apparire all'output del sistema sono segnali deltiformi con una costante di rising edge dell'ordine di 10 ns e che si esaurisce con l'andamento di un esponenziale decrescente con costante di tempo almeno dieci volte più grande.

Il segnale che si vuole rappresentare è espresso dal seguente pattern analitico:

$$x(t) = A(t)te^{-\frac{t}{\tau}} \quad (\text{eq. 6.1})$$

in cui l'ampiezza è variabile nel tempo e segue una distribuzione specifica per ogni sorgente considerata, afflitta anche da fattori esterni di deriva, la costante τ è dell'ordine dei 200 ns o più, a seconda del tipo di rivelatore oggetto di simulazione.

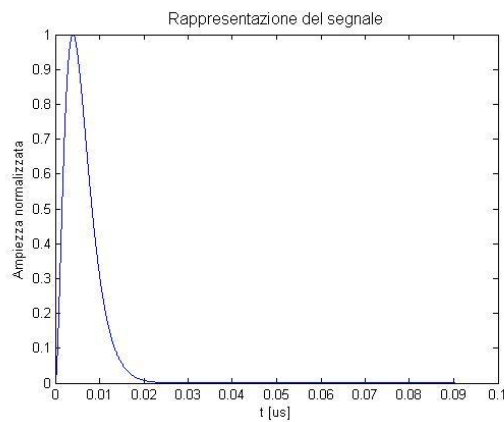


Figura 64. Rappresentazione grafica del segnale secondo la relazione $x(t) = A(t)te^{-\frac{t}{\tau}}$

Con queste specifiche richieste dall'utente finale (che può essere il progettista ingegnere fisico o elettronico), si è valutato positivamente l'utilizzo del core FPGA, la cui massima frequenza di funzionamento arriva a 550 MHz, per implementare il primo blocco.

Il segnale digitale così ottenuto deve poi venire erogato ad un carico (resistivo in unione ad un possibile carico capacitivo). Per questo motivo è stato progettato un circuito analogico che dapprima filtra il segnale digitale (affinchè possa assomigliare ad un reale segnale di sensore) e poi lo adatta a single ended, producendone anche una necessaria correzione di offset.

6.3 Digital block

Vediamo innanzitutto di prendere in considerazione il blocco digitale del sistema di generazione dei pattern di segnale.

6.3.1 FPGA Block: architettura e implementazione in VHDL

La disponibilità delle tecnologie digitali ha permesso di pensare un simulatore di sensore di radiazione realizzato con dispositivi di calcolo computazionale spaziale, quali sono gli FPGA (Field Programmable Gate Array), nucleo centrale della creazione e della elaborazione del segnale di emulazione.



Figura 65. Esempio di un dispositivo FPGA Virtex 5 SX50T della Xilinx.

L'idea di base è quella di realizzare un primo blocco digitale, munito di firmware configurabile, dal quale estrarre la tensione differenziale che rappresenta la successione di pattern di emulazione, i quali si ripetono con un casualità e con una frequenza tipici della determinata sorgente radioattiva.



Per praticità di utilizzo sono state pensate due realizzazioni che fanno riferimento a core FPGA differenti: la prima, la più semplice, possiede un canale, e la parte digitale è

realizzata con tecnologia a gate array di Virtex-5; la seconda, più complessa è una realizzazione a quattro canali e possiede un blocco digitale con core Spartan-3

6.3.2 Implementazione con VIRTEX-5 ML 501 board

Per comodità di progettazione e per risparmiare tempi e costi di progettazione e prototipazione si è pensato di utilizzare una Virtex-5 ML 501 board quale blocco digitale del sistema di generazione dei segnali.

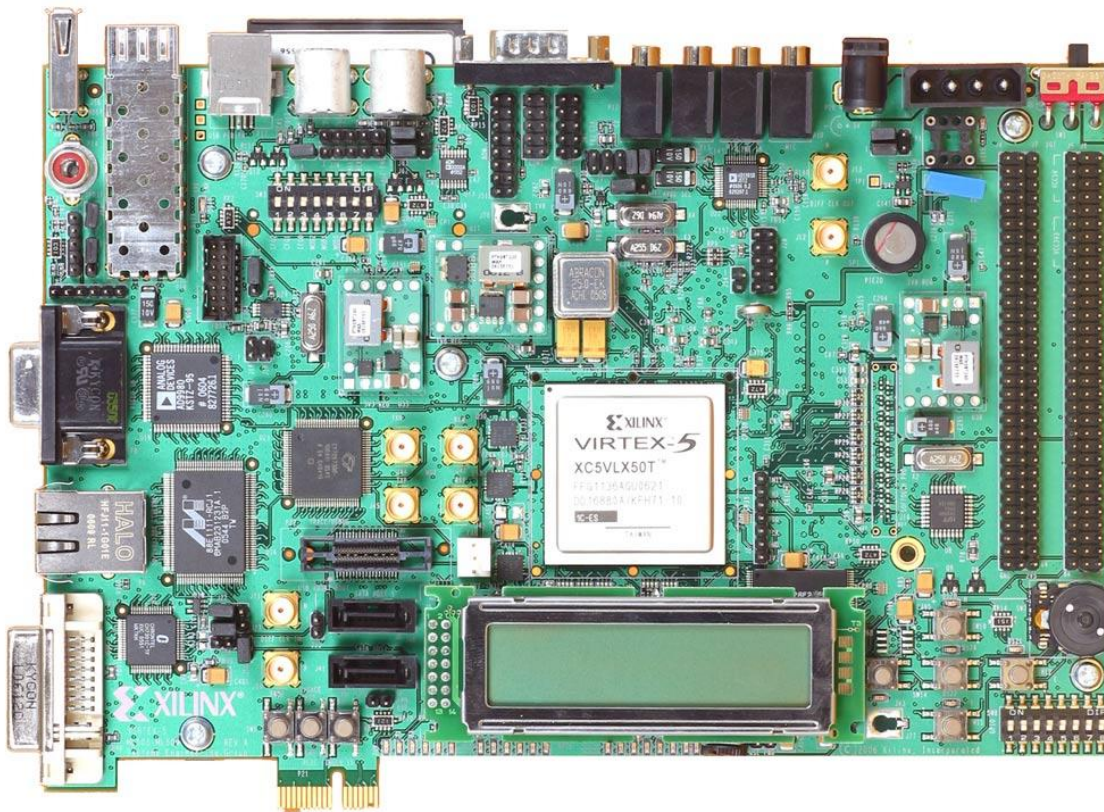


Figura 66. Fotografia della evaluation board ML505 che contiene la FPGA Virtex 5 della Xilinx.

Attraverso la programmazione VHDL (Very High Speed Integrated Circuits Hardware Description Language) è possibile giungere alla compilazione di un firmware che gestisce la temporizzazione e la modulazione dell'ampiezza del pattern degli impulsi.

Lo schema di base è rappresentato nella figura seguente.

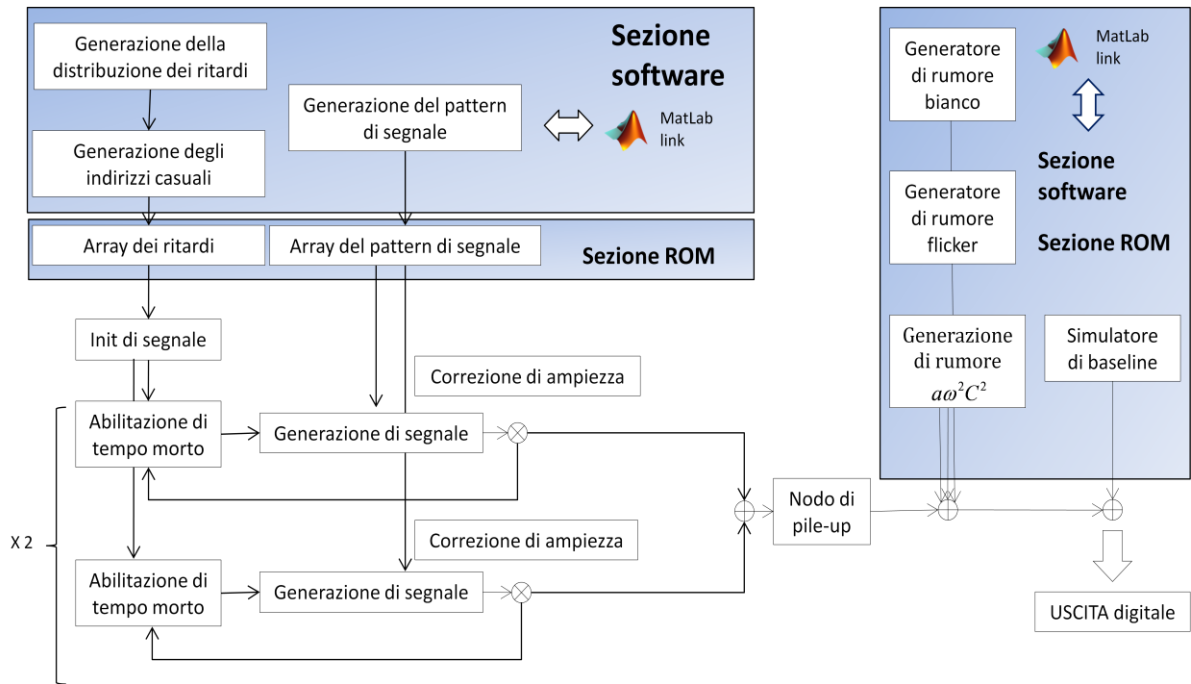


Figura 67. Schema di base del blocco digitale del sistema simulazione di un sensore di radiazione.

In breve si possono riconoscere alcuni blocchi di firmware che verranno esplicitati con precisione nei capitoli successivi, il cui codice di esecuzione verrà compilato e simulato per procedere con l'installazione sulla ML-505 .

Dapprima la generazione del pattern di segnale. Esso possiede la stessa formula analitica precedentemente esposta ed è contenuto in un blocco di memoria FIFO (First in First Out).

Il pattern così prodotto è parte di un treno di impulsi spazati di un intervallo temporale caratterizzato da una certa media di insieme E ed una deviazione standard σ uguali poiché valori di una distribuzione di Poisson; per tale occasione è stato necessario installare un efficace generatore di valori pseudo-aleatori per poter rappresentare con successo la distribuzione utilizzata.

Per meglio avvicinare il sistema alla situazione reale si è pensato di aggiungere uno stadio di abilitazione del tempo morto, tale per cui risulta necessario aspettare che il segnale corrente sia esaurito (e quindi che esso sia decaduto sotto una certa soglia), prima che inizi la generazione del segnale successivo.

Poiché inoltre il segnale generato dal primo blocco è normalizzato in ampiezza, un moltiplicatore virtuale adegua il picco al massimo consentito da fattori che verranno settati dall'utente nell'interfaccia disponibile.

Molto importante infine è la presenza del nodo di pile-up. Due segnali vicini possono anche sommarsi se la natura dell'evento lo consente. Un blocco sommatore è stato inserito per realizzare questo effetto, di norma presente nei sensori comuni.

Un segnale reale inoltre è enormemente inquinato dal rumore dell'elettronica di preamplificazione e pre-filtraggio (comuni ai dispositivi che sono oggetto di emulazione) e dalle caratteristiche fisiche dei dispositivi che anticipano il sensore, direttamente a contatto con il fascio di raggi e con l'ambiente. Il sommatore che segue aggiunge questo contributo.

Infine il drift termico. Ogni dispositivo, se non direttamente stabilizzato con stadi intrinseci di tipo PTAT per il controllo del drift termico, restituisce un segnale che è lentamente divergente e possiede una linea di base lineare. L'ultimo stadio digitale aggiunge anche questo contributo.

6.3.3 Generazione del pattern di segnale

Un classico sensore di raggi X e raggi γ converte l'energia rilasciata da un fotone al materiale del sensore sotto forma di un segnale elettrico.

A tal proposito esistono due tipologie di convertitori: i *sensori a conversione diretta* e i *sensori a conversione indiretta* (1).

I *sensori a conversione diretta* convertono l'energia del fotone in una determinata quantità di carica elettrica direttamente nel materiale del sensore.

I *sensori a conversione indiretta* convertono l'energia del fotone in un'altra unità fisica (per esempio fotoni nello spettro del visibile) ed un altro sensore (per esempio il PMT Fotomoltiplicatore) è necessario per convertire la seconda unità nel segnale elettrico.

Il segnale che esce da quest'ultimo è di tipo impulsivo e fluisce in componenti di tipo attivo e reattivo. Si ipotizza inoltre, nel nostro progetto, che il segnale debba passare attraverso un filtro ottimo. La lettura del segnale pertanto passa attraverso un filtro ottimo. Lo schema che segue rappresenta il modello del sensore di radiazione.

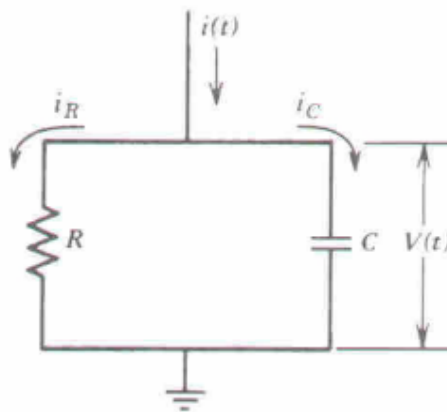


Figura 68. Modello di un sensore di radiazione.

La resistenza R rappresenta il contributo impedenziale dei percorsi metallici e delle giunzioni. La capacità C è invece determinata dagli elettrodi che sono parte del sensore.

La sua formula matematica è la seguente:

$$V(t) = \frac{1}{(\lambda - \theta)} \frac{\lambda Q}{C} (e^{-\theta t} - e^{-\lambda t}) \quad (\text{eq. 6.2})$$

In cui λ è la minima risoluzione del sensore e θ è definita come $\theta = 1/RC$.

Il segnale in uscita si comporta in modo differente a seconda del valore dei termini λ e θ , come in figura.

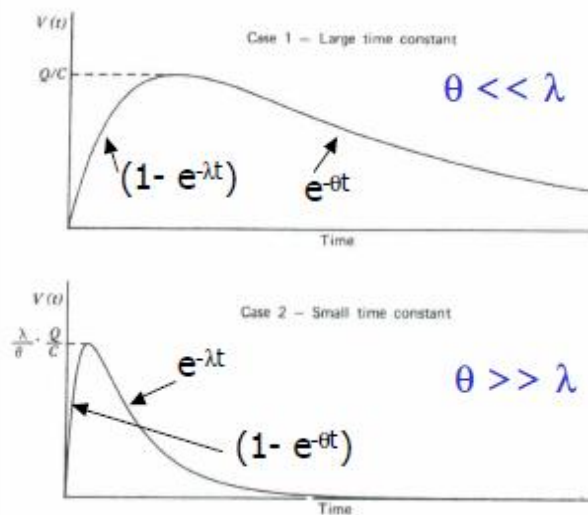


Figura 69. Segnale in uscita da un sensore di radiazione. a) Caso di costante di tempo grande. b) Caso di costante di tempo piccola.

Siccome lo scopo è la simulazione digitale, il segnale prima descritto può essere semplificato nel tempo con la nota formula:

$$V(t) = A(t)te^{-\frac{t}{\tau}} \quad (\text{eq. 6.3})$$

In cui $\tau = RC$.

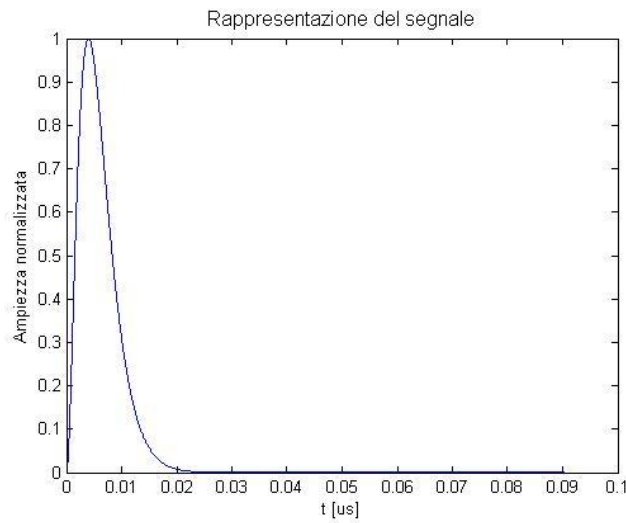


Figura 70. Rappresentazione grafica del segnale proveniente da un sensore di impulso di radiazione.

La funzione $A(t)$ varia con una distribuzione poissoniana che ha una media E e una deviazione standard σ uguali.

Il metodo di estrapolazione del pattern ricercato prevede l'upload di una memoria FIFO (First In First Out), di 2600 byte, che conterrà un'array di valori esadecimali che rappresentano le ampiezze normalizzate della funzione generata tramite applicazione MatLab.

Un flag di abilitazione asserisce l'inizio della riproduzione del pattern, temporizzata da uno specifico codice.

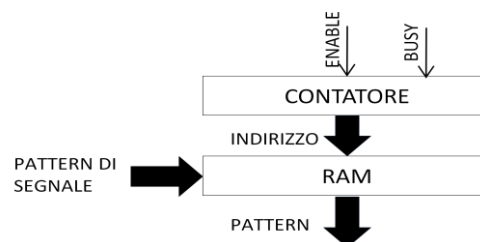


Figura 71. Generatore del pattern di segnale.

Nello schema è presente anche un'altra caratteristica: il *tempo morto* (1).

Ogni sensore di radiazione emette segnali elettrici solo se quello precedente è esaurito sotto una determinata soglia.

Il firmware è in grado di discriminare questa situazione, eventualmente disabilitando la generazione per un tempo prescritto.

È da notare che la board emette un segnale di tipo differenziale, nel formato LVPEC-L (Low Voltage Positive Referenced Emitter Coupled Logic). Per questo motivo è stato necessario adattare le uscite della board con per raggiungere gli ingressi del DAC, in standard LVDS.

6.3.4 Generazione delle distribuzioni statistiche ed algoritmo LFSR

Il meccanismo di generazione delle occorrenze degli impulsi e di modulazione dell'ampiezza è reso possibile dalla disponibilità di una distribuzione statistica poissoniana di valori esadecimali.

Quest'ultima consiste in una matrice di celle contenenti valori che non sono completamente casuali ma il loro conteggio presenta somme che si riferiscono ad una distribuzione di Poisson.

La suddetta matrice di valori esadecimali viene dapprima generata semplicemente dal tool Matlab eseguito dall'utente. In seguito gli indirizzi delle sue celle verranno puntati casualmente con valori generati da un algoritmo per la generazione di numeri pseudo-casuali: l'algoritmo LFSR (Linear Feedback Shift Register).

Il dispositivo Virtex 5 usato nel presente lavoro di tesi è particolarmente adatto all'implementazione di queste iterazioni: ogni slice può essere programmata per realizzare queste funzioni (9). Si è ritenuto più comodo pertanto utilizzare l'algoritmo LFSR invece che i Cellular Automata in quanto era comoda ed efficiente la sua implementazione in una Virtex 5, come vedremo nel seguito.

Questo algoritmo prevede la generazione di numeri non casuali, ma che possono essere considerati tali poiché si ripetono dopo un numero di occorrenze molto elevato, difficilmente osservabile dall'utente che non avrà bisogno di lavorare per tempi indeterminati con la strumentazione proposta. In poche parole il periodo di ripetizione è molto più grande della scala di osservazione temporale.

Le caratteristiche di questo algoritmo sono indipendenza tra gli eventi generati, periodo di ripetizione più lungo possibile e buona statistica degli eventi.

La sua formulazione logica prevede di settare un numero binario iniziale di lunghezza opportuna che viene inserito in uno shift register. Il primo bit in uscita viene combinato con il secondo bit in uscita in una funzione XOR (OR ESCLUSIVO) (9). Il risultato viene riportato nello shift register per alcune iterazioni a determinare un output casuale. L'immagine seguente mostra un esempio di algoritmo LFSR che fa uso di una singola slice.

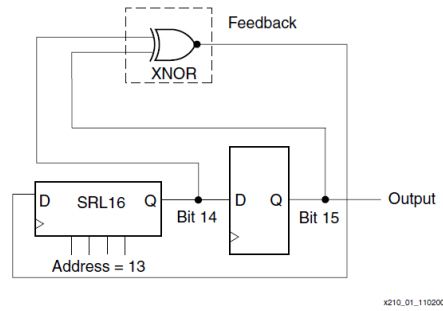


Figura 72. Algoritmo LFSR implementato usando una sola Slice.

Esistono varie realizzazioni di questo tipo di algoritmo. Per comodità è stata considerata la realizzazione di Galois non binaria.

Un algoritmo LFSR ad n elementi è un generatore pseudocasuale di polinomi che restituisce $2^n - 1$ possibili patterns, secondo la relazione:

$$(2^n - 1)T_{\text{clock}} = \text{periodo di ripetizione} \quad (\text{eq. 6.4})$$

In cui T_{clock} è il periodo di clock del segnale LFSR.

6.3.5 Modulazione delle ampiezze e loro distribuzione

Il segnale che viene riprodotto è quindi del tipo:

$$V(t) = A(t)te^{-\frac{t}{\tau}} \quad (\text{eq. 6.5})$$

con $\tau = RC$.

La funzione $A(t)$ varia con una distribuzione poissoniana che ha una media E e una deviazione standard σ uguali. L'ampiezza dei singoli impulsi è determinata dall'energia di incisione dei singoli pacchetti energetici del fascio radioattivo. Essi infatti colpiscono il reticolo in modo indipendente e pertanto determinano valori di tensione che hanno una distribuzione statistica di Poisson. La loro energia è quella conosciuta dello spettro di emissione della sorgente.

Il primo moltiplicatore inserito nel sistema virtuale moltiplica il pattern normalizzato per un valore di ampiezza che proviene dalla matrice di valori esadecimali poissoniani, questi ultimi determinati dall'indirizzamento casuale ad opera del generatore LFSR.

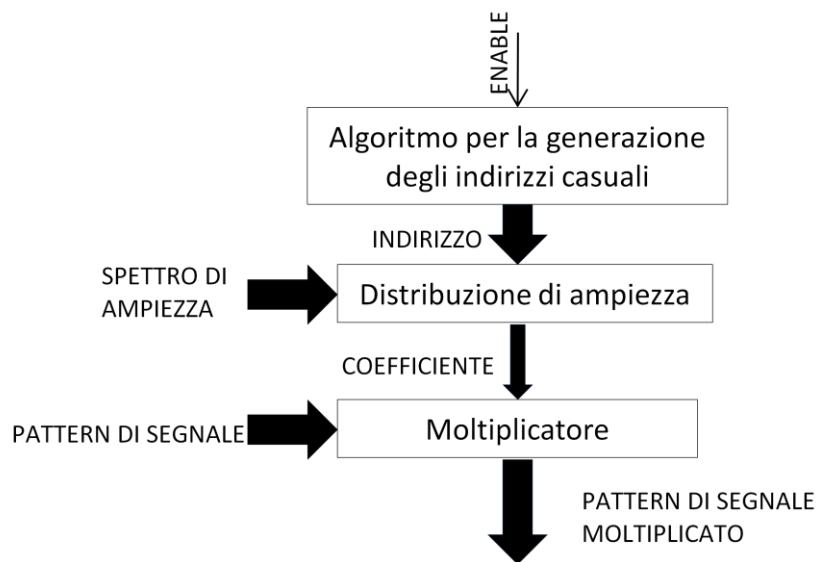


Figura 73. Generatore delle ampiezze casuali e moltiplicatore del pattern di segnale.

L'effetto sarà quello di avere tanti segnali successivi che hanno ampiezze variabili in cui, per i grandi numeri, le occorrenze dei massimi hanno una media rispondente alla distribuzione caricata.

6.3.6 Generazione della timebase

Con *timebase* si indica la distanza temporale che esiste tra un impulso e il successivo. Anch'essa non è costante e, nel sistema elaborato, è generata a partire da una distribuzione poissoniana introdotta dall'utente.

Una matrice di celle a 16 bit viene caricata con valori sparsi esadecimali che si attengono ad una distribuzione di Poisson generata dall'utente tramite il tool di MatLab. Questi non sono altro che i colpi di clock che devono essere presenti tra un impulso e il successivo.

Queste celle vengono puntate da indirizzi polinomiali prodotti dall'algorithm LFSR. Un meccanismo virtuale successivo prevede il conteggio del valore indicato che rappresenterà la distanza temporale pseudocasuale.

Fino all'esaurimento del conteggio non inizierà nessuna nuova riproduzione del pattern.

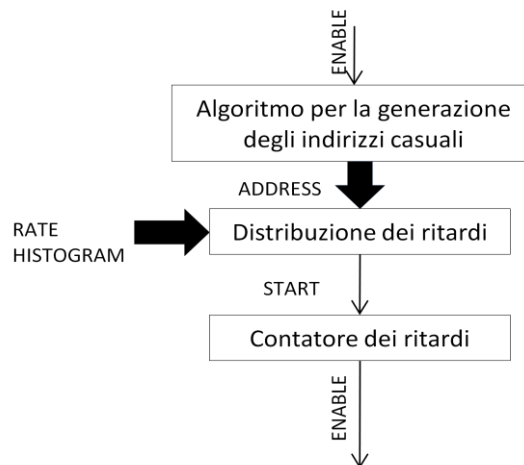


Figura 74. Generatore degli intervalli statistici tra i pattern di segnale generati.

6.3.7 Generazione del rumore

La catena della cascata dei dispositivi che sono parte del sistema di rivelazione aggiungono al segnale finale molti contributi di rumore.

Il primo punto che va preso in considerazione è la generazione di fotoni nello scintillatore, processo che segue la statistica di Poisson.

Il sensore è una giunzione e aggiunge un contributo lorentziano che delinea un profilo di rumore flicker (proporzionale all'inverso della frequenza).

Il secondo passo realizza la conversione dei fotoni in primari: negli APD (Avalanche Photo Diode), la moltiplicazione introduce un peggioramento della statistica dei primari e l'ampiezza del segnale interpretabile è divisa per una costante di peggioramento F .

Il terzo stato moltiplica i primari e genera la fluttuazione nel processo di moltiplicazione.

Il quarto passo, costituito dal sistema di amplificazione del segnale, aggiunge rumore elettronico.

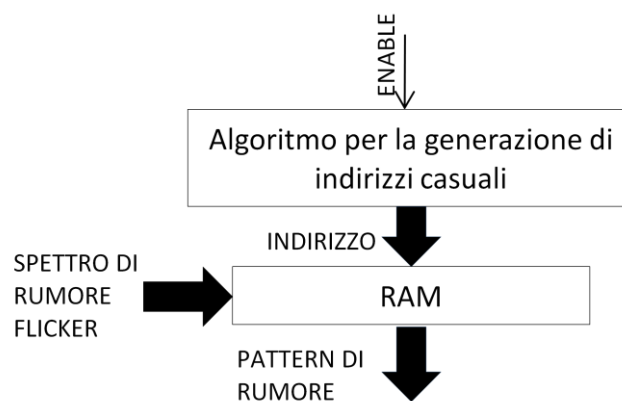


Figura 75. Rappresentazione grafica del sistema digitale di generazione di rumore flicker.

Il blocco di generazione di singole componenti di rumore è organizzato in due parti: la generazione di indirizzi pseudo-casuali e la memoria RAM che viene indirizzata dal valore generato.

La memoria RAM contiene una distribuzione di piccole ampiezze normalizzate ed aleatorie caricate dall'utente. Queste vengono indirizzate da valori casuali e vanno a costituire il profilo di rumore bianco desiderato.

Per maggior precisione è stato sviluppato un sistema che sovrappone differenti contributi di rumore, statisticamente indipendenti.

Si parla di rumore bianco, dovuto all'elettronica, rumore flicker, inversamente proporzionale alla frequenza e un'ulteriore potenza sovrapposta che è proporzionale al quadrato della pulsazione e della capacità $a\omega^2C^2$.

Tre stadi che operano allo stesso modo contengono una memoria RAM, caricata con ampiezze provenienti dallo spettro bianco, dallo spettro flicker e da quello di $a\omega^2C^2$.

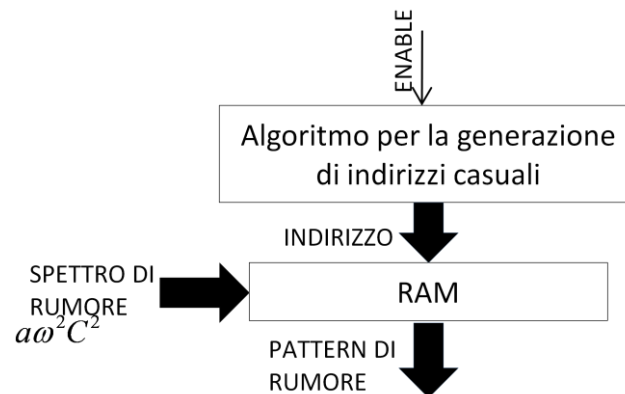


Figura 76. Rappresentazione del generatore digitale di rumore capacitivo.

Uno stadio sommatore sovrappone i tre pattern e restituisce il basello che costituisce un rumore evidente.

6.3.8 Generazione della baseline

Ogni sensore di radiazione possiede una elettronica di amplificazione e filtraggio dei segnali uscenti. Il singolo sensore possiede inoltre un dispositivo di amplificazione. Esso è rudimentale ed è creato con il minor numero possibile di componenti attivi per evitare inutile sovrapposizione di rumore shot e di generazione-ricombinazione. Per questo motivo la prima parte dell'elettronica del sensore di radiazione è priva di controllo e stabilizzazione della temperatura. Si utilizzano in genere degli stadi PTAT che presentano un guadagno che rimane costante anche a fronte di isoterme che lambiscono con differenti gradienti il circuito in esame. La linea di base che si presenta ai morsetti non è dunque costante ma lineare.

Per rappresentare bene questo effetto si è pensato di introdurre una sovrapposizione di un segnale lineare di tensione che mostra il prodotto del gradiente termico di cui sopra.

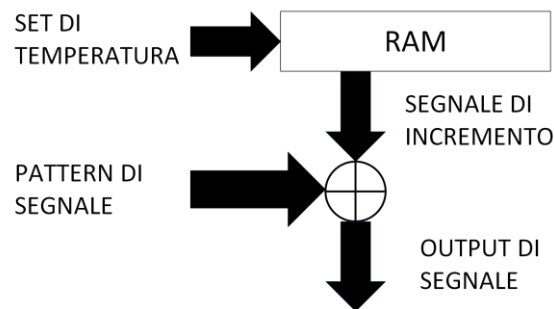


Figura 77. Generazione della baseline.

Il segnale lineare (dapprima normalizzato) ha un coefficiente angolare pari al drift termico (espresso in $\text{mV}/^\circ\text{C}$) che è tanto maggiore quanto più grande è il gradiente che lambisce il layout del dispositivo di cui si vuole emulare la problematica.

L'utente può regolare il coefficiente di drift termico tramite il tool a sua disposizione. In genere esso si attesta attorno a $10 \text{ mV}/^\circ\text{C}$.

Il grafico sotto mostra che la corrente di polarizzazione dei BJT di un amplificatore cresce con l'aumentare della temperatura, a fronte di un guadagno possibilmente costante mantenuto dallo stadio.

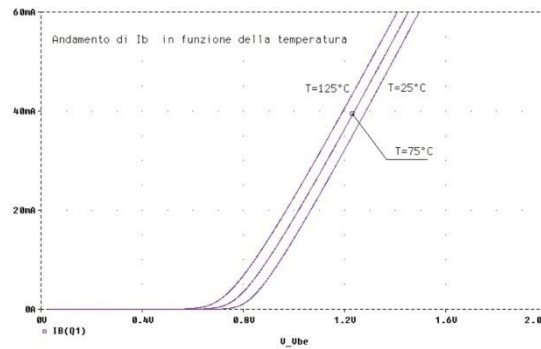


Figura 78. Andamento della I_{bias} in funzione della temperatura.

È buona norma, nei dispositivi elettronici, azzerare l'offset ogniqualvolta la linea di base fa giungere al livello di saturazione le tensioni e le correnti di segnale. Il sistema digitale presenta infatti questo meccanismo: la linea di base cresce fino ad un livello di saturazione e poi viene automaticamente azzerata.

6.4 Blocco analogico

Il blocco analogico del sistema di emulazione di segnali provenienti da sensore di radiazione è creato con l'obiettivo di convertire il segnale differenziale digitale emesso dal core FPGA, trasformarlo in informazione erogata in single ended e filtrarlo affinché possa presentarsi al carico esterno con una forma priva di granularità dovuta alla quantizzazione praticata dal generatore Virtex-5.

Esso consiste in un convertitore analogico digitale, un amplificatore di adattamento del segnale, un DVGA (Digital Voltage Gain Amplifier) per fornire un guadagno in tensione controllato dalla parte digitale, un filtro che taglia le alte frequenze per evitare di generare segnali con spettro troppo grande, un convertitore digitale/analogico e un sommatore che restituisce all'output la correzione dell'offset.

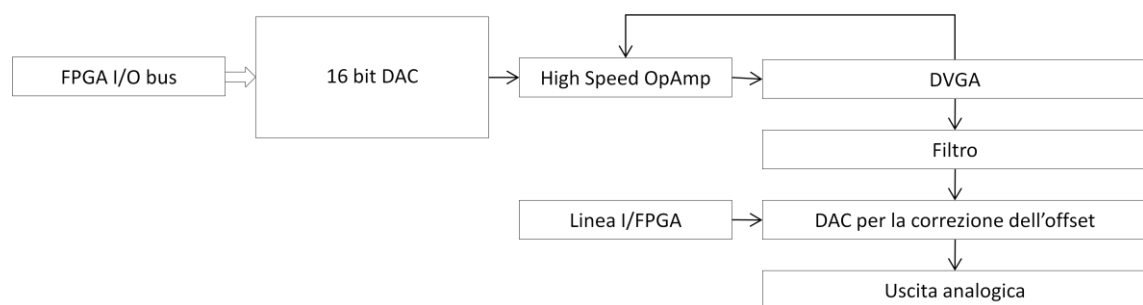


Figura 79. Rappresentazione schematica a blocchi della parte analogica del sistema di simulazione di segnali provenienti da sensore di radiazione.

6.4.1 Conversione D/A

Il primo elemento dello stadio analogico del simulatore è il convertitore digitale/analogico. Si tratta di un AD9779A della Analog Devices a 16 bit. Riceve un massimo di 1 GSPS ($1 \cdot 10^9$ campioni al secondo), ha un alto range dinamico e possiede caratteristiche per determinare conversione diretta e modulazione digitale complessa, con compensazione intrinseca di guadagno e offset (10).

Una periferica SPI (Serial Peripheral Interface) dà la possibilità di programmare i parametri interni.

La corrente di uscita può raggiungere il massimo di 10 mA fino a 30 mA. Il dispositivo è realizzato in tecnologia CMOS a $0.18 \mu\text{m}$ e opera alla tensione di 1.8 V e 3.3 V consumando un totale di 1W.

È stato scelto questo dispositivo anche per il bassissimo rumore e la quasi nulla distorsione di intermodulazione (IMD) che lo rende adatto per la sintesi anche di segnali a larga banda. La sua dinamica di uscita è adatta alla nostra applicazione e il suo ingresso può essere di tipo differenziale, risultando adatto alla conversione D/A del segnale proveniente dalla board digitale.

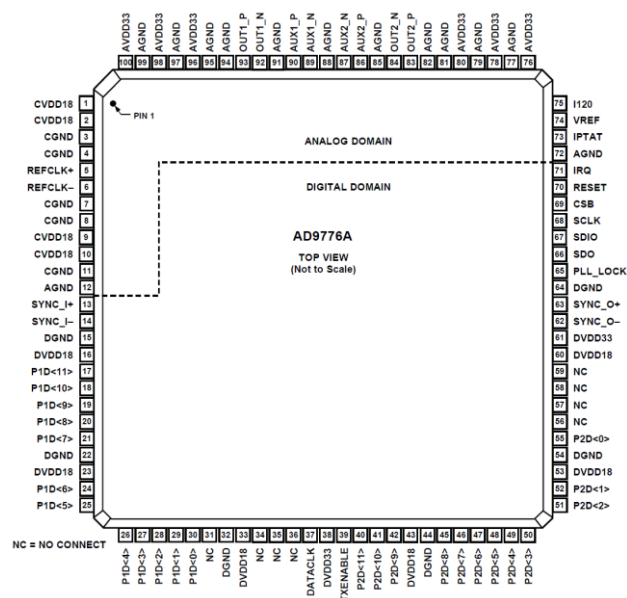


Figura 80. Vista dall'alto e piedinatura del DAC (Digital to Analog Converter) AD9779A.

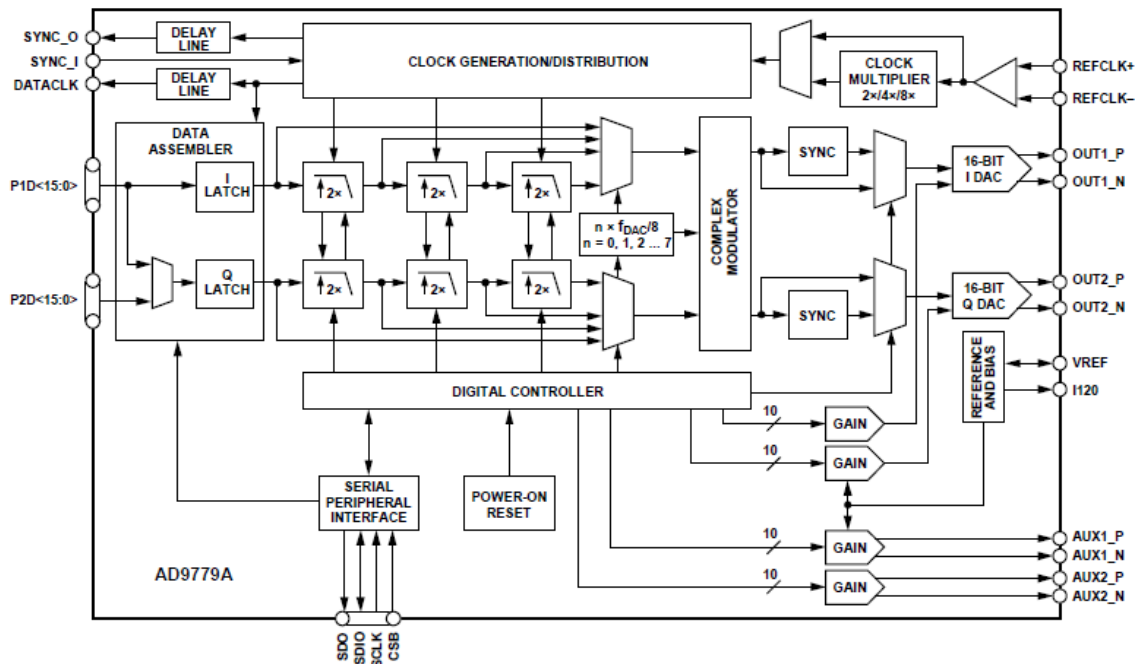


Figura 81. Schema e architettura interna del DAC AD9779A della Analog Devices.

Unico problema riscontrato è la presenza di una piccola *distorsione di cross-over*. Esso è dovuto alla presenza, tra gli stadi complementari interni, dello stadio CMOS in classe AB che si occupa di generare il segnale finale convertito. Questa non linearità, non eliminabile, influisce sulla parte del segnale differenziale che si avvicina alla linea di base. Per questo motivo copre soltanto una piccolissima porzione del tempo impiegato dal pattern fino al suo completo esaurimento. Ciò significa che questa tipologia di non linearità può essere trascurata.

La figura mostra la schematizzazione e la polarizzazione del push-pull in classe AB.

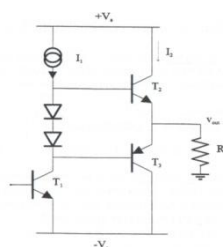


Figura 82. Rappresentazione schematica di uno stadio finale in classe AB.

Lo stadio push-pull è uno stadio di uscita riconfigurabile e a seconda del verso della corrente da erogare opera l'uno o l'altro dei due transistori finali. In assenza di segnale i due transistori finali sono interdetti e in essi non vi è dissipazione.

La corrente erogata da T_2 è simbolicamente la seguente (11):

$$i_2 = A_0 + A_1 \sin(\omega t) + A_2 \sin(2\omega t) + A_3 \sin(3\omega t) + \dots \quad (\text{eq. 6.6})$$

I due transistori sono uguali e la corrente assorbita da T_3 ha lo stesso sviluppo a meno di uno sfasamento di $T/2$. Si può scrivere la seguente:

$$i_3 = A_0 + A_1 \sin(\omega t + \pi) + A_2 \sin(2(\omega t + \pi)) + A_3 \sin(3(\omega t + \pi)) + \dots \quad (\text{eq. 6.7})$$

La corrente erogata al carico è $i_2 - i_3$ e il suo sviluppo è:

$$i_2 - i_3 = 2A_1 \sin(\omega t) + 2A_3 \sin(3\omega t) + \dots \quad (\text{eq. 6.8})$$

Sopravvivono solo le armoniche dispari. Inoltre è presente una distorsione del segnale nel punto in cui siamo vicini all'attraversamento di zero del segnale. Si sa che per diodi e transistori valgono le seguenti relazioni esponenziali:

$$I_1 = I_S e^{\frac{V_{BE}}{V_T}}, \quad I_2 = I_D e^{\frac{V_D}{V_T}}. \quad \text{Se diodi e transistori fossero identici si avrebbe che}$$

$$2V_D = 2V_{BE}.$$

Inoltre si dovrebbe avere che:

$$\frac{I_1}{I_2} = \frac{I_S}{I_D} \quad \text{in cui diodi e transistori dovrebbero avere la stessa corrente per restituire un}$$

rapporto unitario (11). Questo verrebbe garantito da area equivalente di diodi e transistori. Purtroppo, il progettista dello stadio AD9779A ha preferito il compromesso della minimizzazione della dissipazione di potenza e pertanto ha sacrificato l'unitarietà del rapporto di correnti, causando la presenza di un pur minimo effetto di distorsione armonica attorno allo zero.

6.4.2 Filtraggio

La sezione relativa all'adeguamento del segnale alle caratteristiche del possibile carico esterno è costituita un amplificatore di segnale, AD8351ARM della Analog Devices. Questo dispositivo riceve un segnale a 1,8 V e lo restituisce a 3.3 V, quindi amplificato. Un sistema di diodi Schottky agisce per adeguare il segnale alla massima tensione erogata tentando di tenere nulla la linea di base.

Il segnale differenziale viene erogato poi ad un DVGA (Digital Voltage Gain Amplifier), ossia un sistema che regola il guadagno in tensione tramite tre segnali digitali che provengono dalla board sulla quale è inserita la Virtex-5. Essi sono il clock (CLCK) che sincronizza il sistema, il dato (DATA) che contiene la stringa binaria che regola il guadagno e un'onda di latch (LTCH) che abilita la ricezione della stringa del dato.

Il sistema in questione è un AD8370. Opera alla frequenza di 750 MHz (banda a -3 dB), ha un basso rumore equivalente (noise figure 7 dB) ed è fully differential in ingresso ed uscita. Il guadagno può essere regolato dai -11 dB fino ai +34 dB.

Il passo successivo consiste in un filtro che confina la banda del segnale eliminando una possibile linea di base e limitando le alte frequenze dovute alle alte armoniche provenienti dalla quantizzazione del segnale proveniente dalla conversione digitale analogica operata dall'AD9779A. E' un amplificatore ADA4857 reazionato e single ended.

6.4.3 Correzione dell'offset

Lo stadio di correzione dell'offset costituisce l'ultimo stadio. Questo è formato da un sommatore analogico. Esso è un amplificatore di tipo ADA4857 il cui morsetto positivo è collegato all'uscita di un DAC (Digital to Analog Converter).

Anche in questo caso l'amplificatore operazionale è l'ADA4857 ed è connesso al DAC AD5300. Quest'ultimo è comandato dallo stadio digitale tramite un comando seriale in ingresso a 8 bit e opera tra 2.7 V a 5.5 V consumando 115 μ A alla tensione di 3 V.

L'informazione che l'FPGA trasmette tramite l'ingresso seriale (SER_IN) è sincronizzata dal clock in ingresso (CLK) e da un segnale di sincronizzazione che il DAC invia alla parte digitale per ricevere il fronte d'onda corretto (SYNC).

In sostanza la board digitale riconosce, tramite un'ipotesi formulata dall'utente, che la temperatura della parte analogica potrebbe contribuire in misura significativa sulla deriva della tensione della linea di base. Per questo motivo viene realizzata la somma di un contributo costante, generato digitalmente e successivamente convertito dal DAC dello stadio finale.

6.4.4 Rete di alimentazione

L'intero sistema è stato pensato per funzionare con tensioni di alimentazione continua differenziale di $\pm 6V$.

Da essa è necessario estrarre valori di 1.8 V, di 3.3 V e di 5V.

Per la generazione di 1.8 V è stato utilizzato uno regolatore ADP3339A-1-8 dell' Analog Devices, stabile per temperature che vanno da $-40^{\circ}C$ a $+85^{\circ}C$. Può pilotare una corrente fino a 1.5 A. Ottimo per il fatto di non essere sensibile alla resistenza serie della capacità C che esso pilota. A 1.5 A il dropout voltage è di soli 230 mV. La massima dissipazione calcolata per tale regolatore è di 1,2 W.

La temperatura di giunzione che possiamo calcolare sarà del tipo:

$$T_J = T_A + P_D (\theta_{JA}) \quad (\text{eq. 6.9})$$

In questo caso la temperatura di giunzione massima potrebbe arrivare a $100^{\circ}C$ (considerando che la temperatura ambiente è di $30^{\circ}C$), inferiore al limite di $150^{\circ}C$ che rappresenta il limite di rottura del dispositivo.

La generazione di 3.3 V deve avvenire in due blocchi: il primo realizza le alimentazioni delle componenti digitali e il secondo le alimentazioni per le parti analogiche.

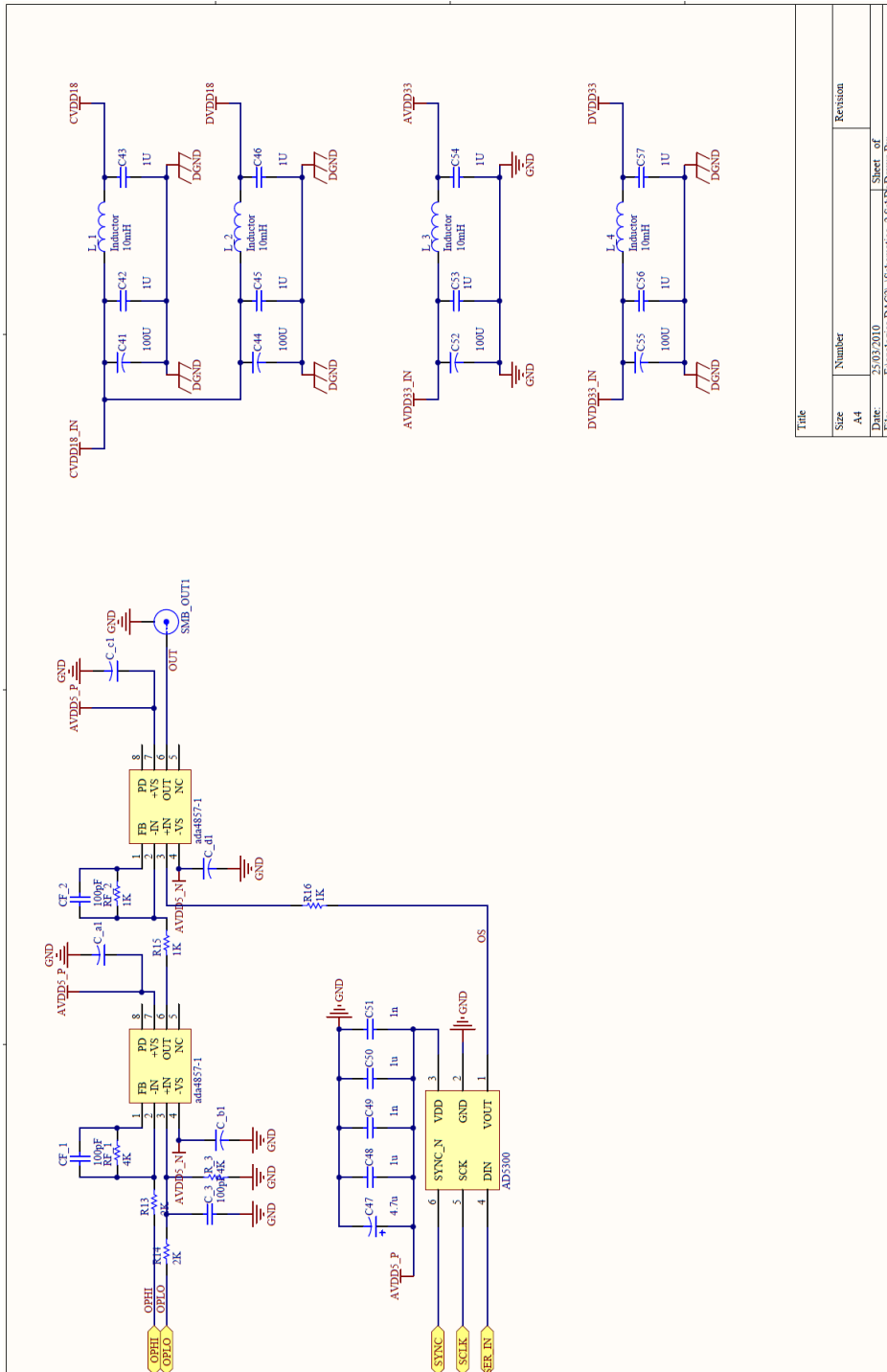
Anche in questi casi si utilizza il regolatore ADP3339AKC-3-3 della Analog Devices.

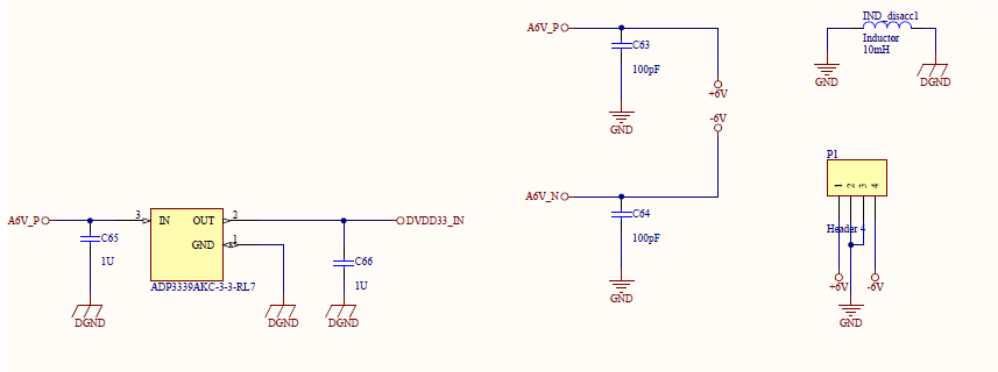
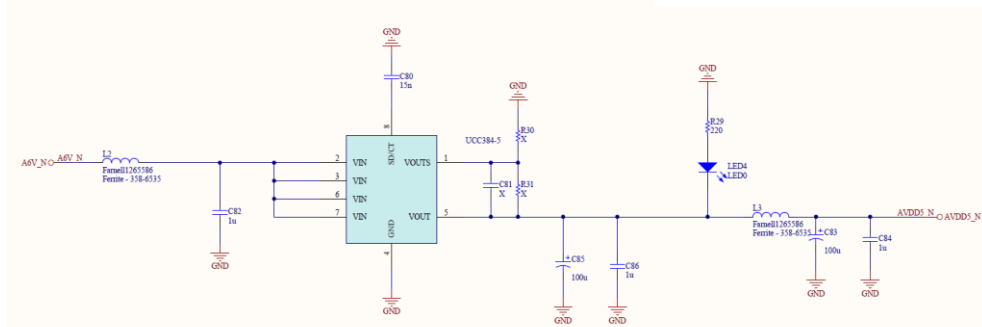
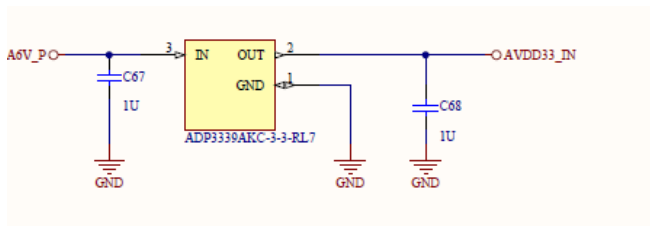
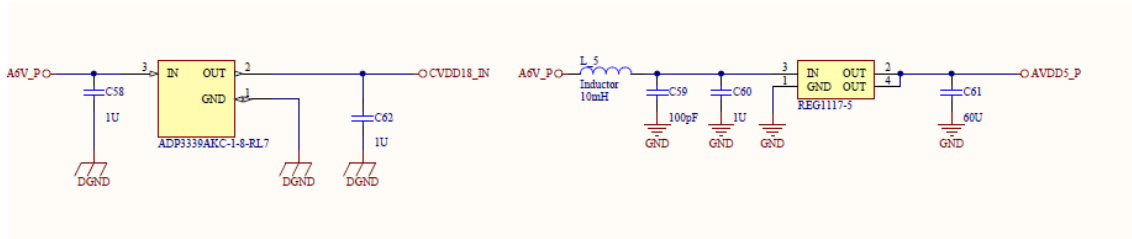
La pratica consiglia di inserire capacità di $1\mu F$ all'ingresso e all'uscita dello stadio per assorbire i picchi di corrente presenti durante l'accensione e lo spegnimento.

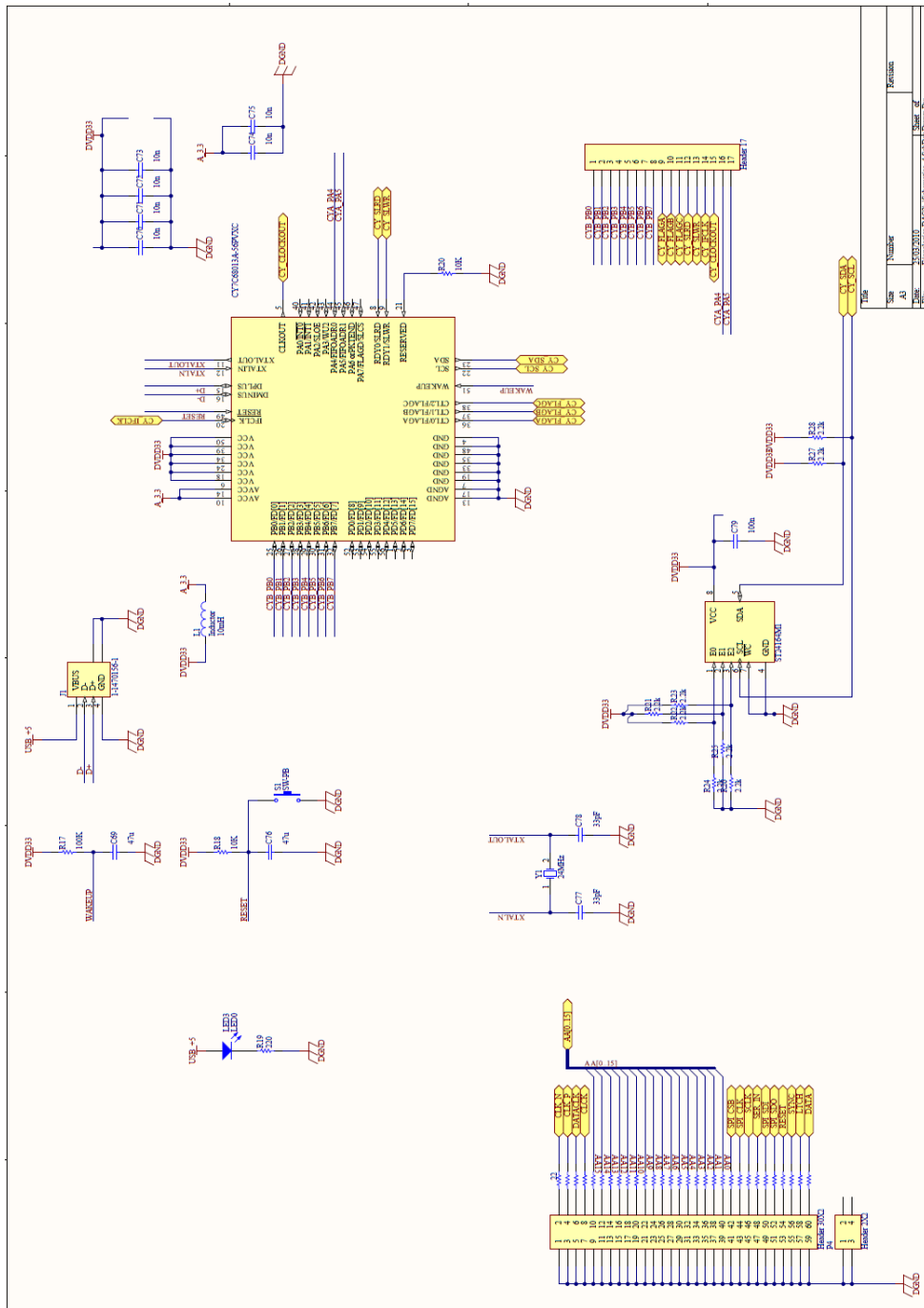
Per la generazione delle alimentazioni a 5 V positivi si deve utilizzare il regolatore REG1117A della Texas Instruments con una corrente di uscita massima di 1 A e una tensione di dropout massima di 1.3 V. La massima potenza dissipata, è dell'ordine di 1 W. Per questo calcolo abbiamo utilizzato la formula per la quale:

$$P_D = (V_{IN} - V_{OUT}) I_{OUT} \quad (\text{eq. 6.10})$$

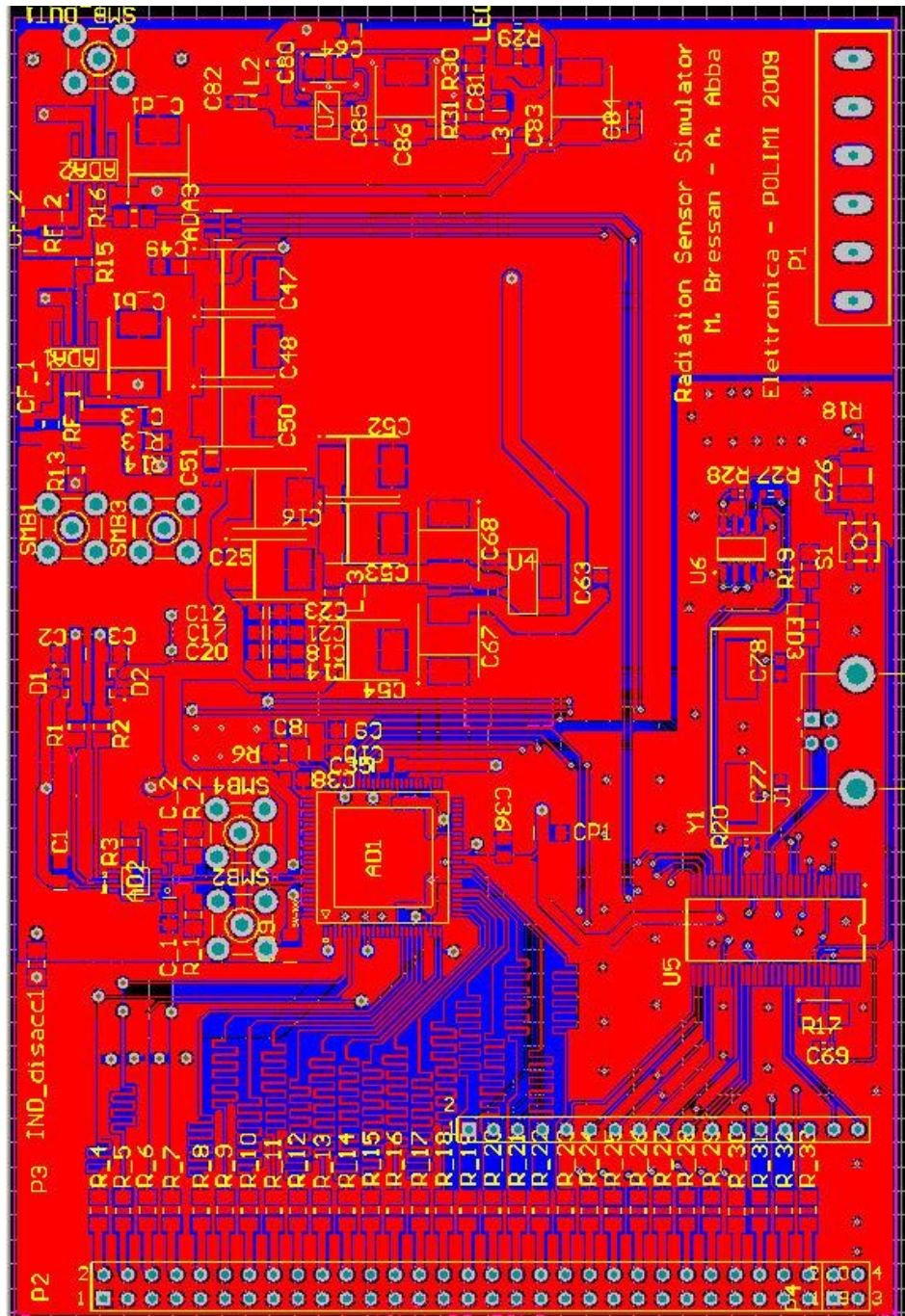
Anche in questo caso la massima temperatura di giunzione raggiunge il valore di $90^{\circ}C$ (considerando la temperatura dell'ambiente a $30^{\circ}C$, per eccesso), notevolmente inferiore ai $150^{\circ}C$, limite della rottura.

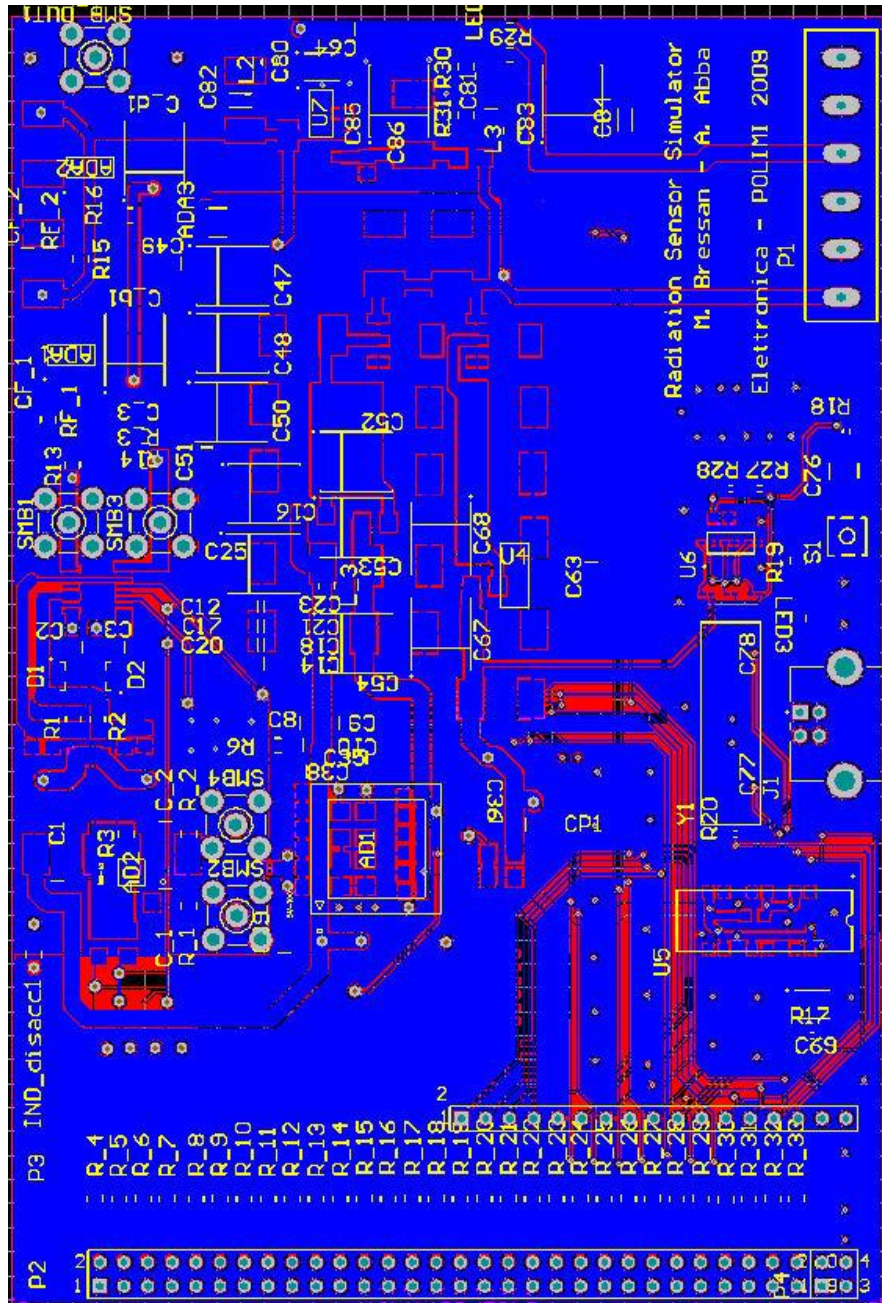


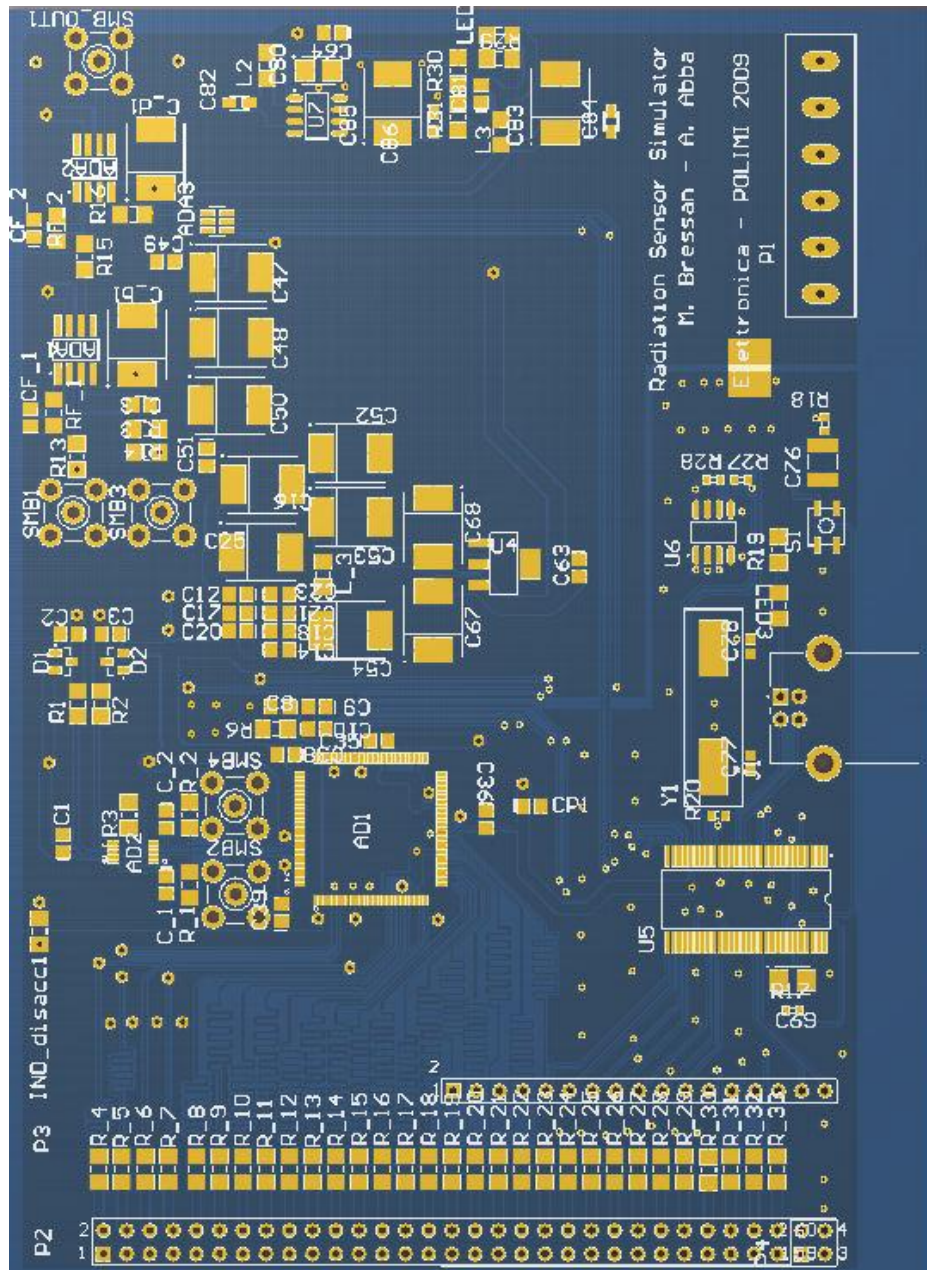


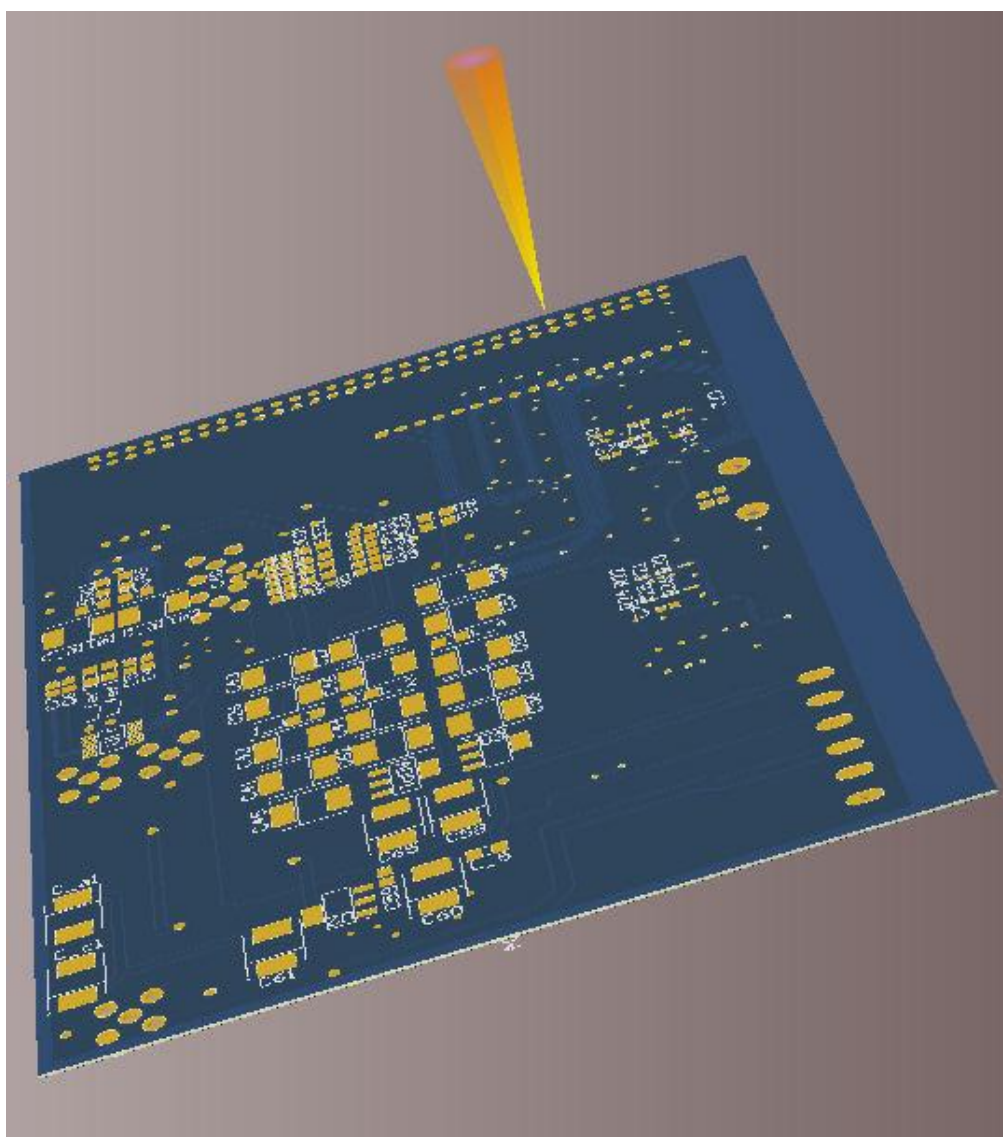


6.5.2 Layout









6.6 Tool per la parametrizzazione della generazione dei segnali

La realizzazione completa del sistema di generazione di segnali provenienti da sensore di radiazione si conclude con la programmazione di un tool grafico che permette all'utente di inserire alcuni parametri fondamentali che riguardano la tipologia di sensore e le caratteristiche di temperatura dell'ambiente.

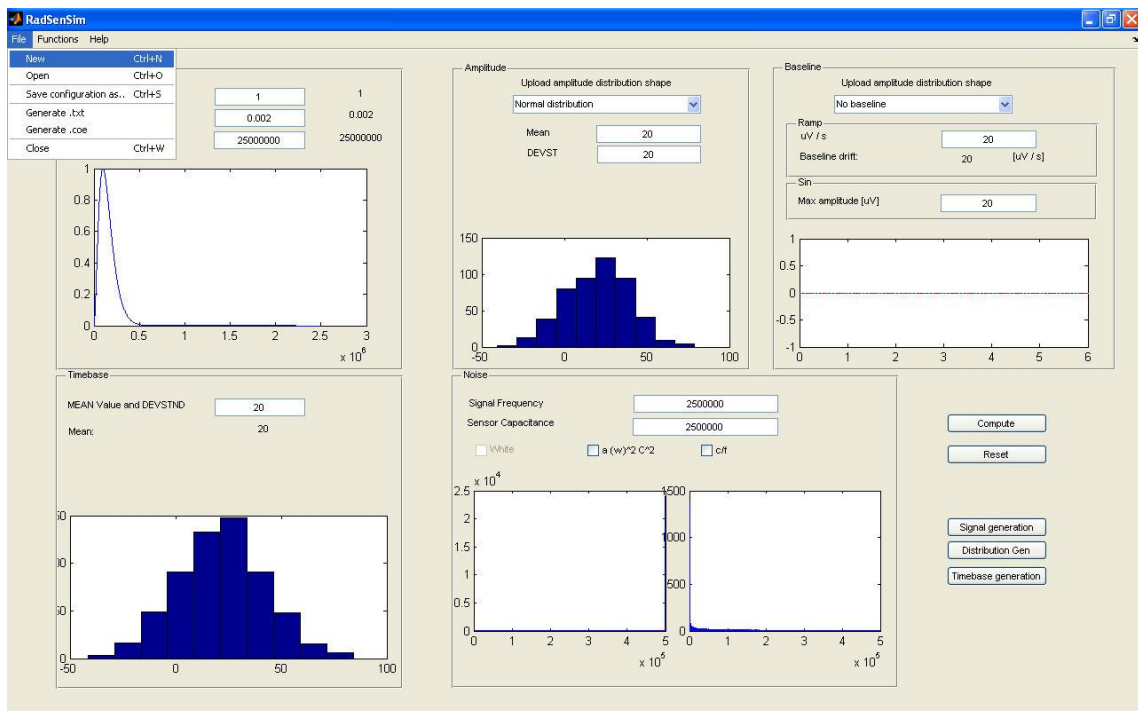


Figura 83. Tool realizzato in MatLab per la parametrizzazione e il download del firmware per la generazione di segnali provenienti da sensori di radiazione. È visibile una distribuzione gaussiana delle ampiezze e una linea di base costante.

Il tool prevede un quadro nominato *Signal* che permette di scegliere i valori di ampiezza massima del segnale, della costante di tempo ‘tau’ e della frequenza di campionamento la quale determina, solo per questo tool, la ‘granularità’ del segnale.

Il secondo quadro è denominato *Amplitude* e permette di introdurre a scelta la tipologia di distribuzione (normale, spettro di emissione di Cobalto, spettro a una riga, spettro a due righe, spettro a tre righe usati in fase di calibrazione). È inoltre possibile introdurre il valore di media e deviazione standard quando è abilitata la distribuzione normale.

Il terzo quadro, chiamato *Timebase*, permette di introdurre i parametri di media e deviazione standard (uguali per la distribuzione considerata) che andranno a definire la distanza temporale e la statistica interimpulso.

Un altro quadro definisce i parametri per il rumore. Si tratta della sezione *Noise*, nella quale possiamo selezionare il tipo di fluttuazione statistica desiderata: rumore bianco, rumore di tipo $a\omega^2C^2$ e di tipo $\frac{c}{f}$. Di questi valori si vuole conoscere la frequenza indicativa del segnale e la capacità di ingresso del sensore.

La quinta sezione, *Baseline*, permette di caricare i valori di deriva nel tempo del segnale a rampa di cui viene proposta la sovrapposizione oppure la massima ampiezza del segnale sinusoidale, indicato come esempio, anch'esso per la calibrazione.

Il tool indicato calcola il segnale, il rumore e la linea di base che verranno passati in formato .coe all'FPGA per l'emulazione dei sensori di radiazione.

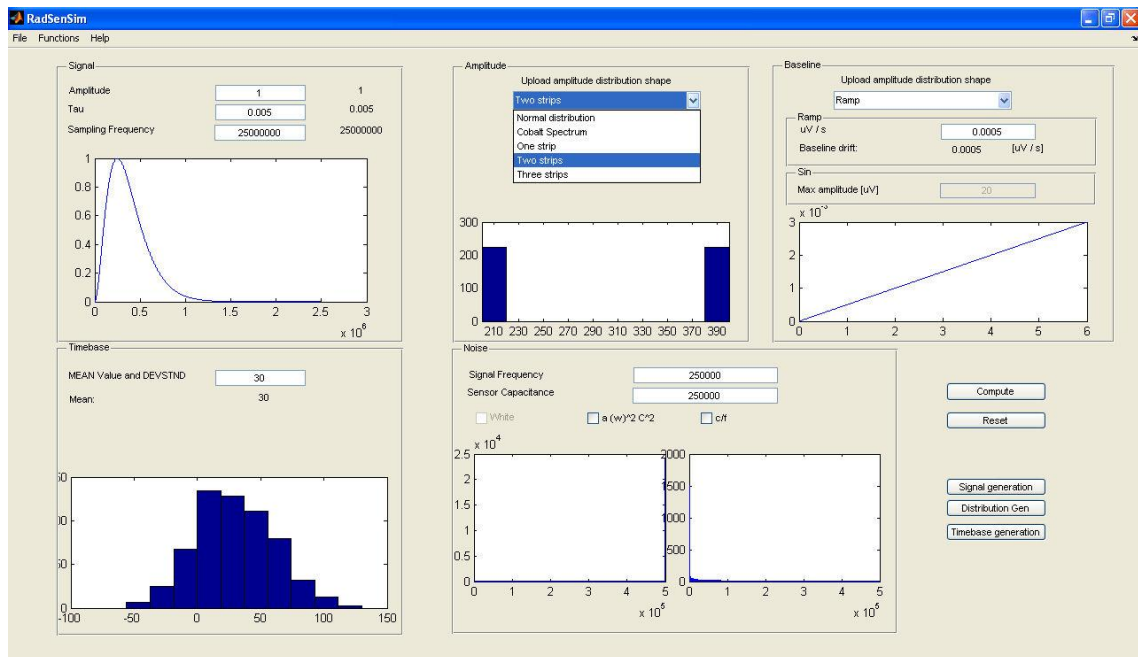


Figura 84. Tool realizzato in MatLab per la parametrizzazione e il download del firmware per la generazione di segnali provenienti da sensori di radiazione. È visibile lo spettro a due righe delle ampiezze e una linea di base costante.

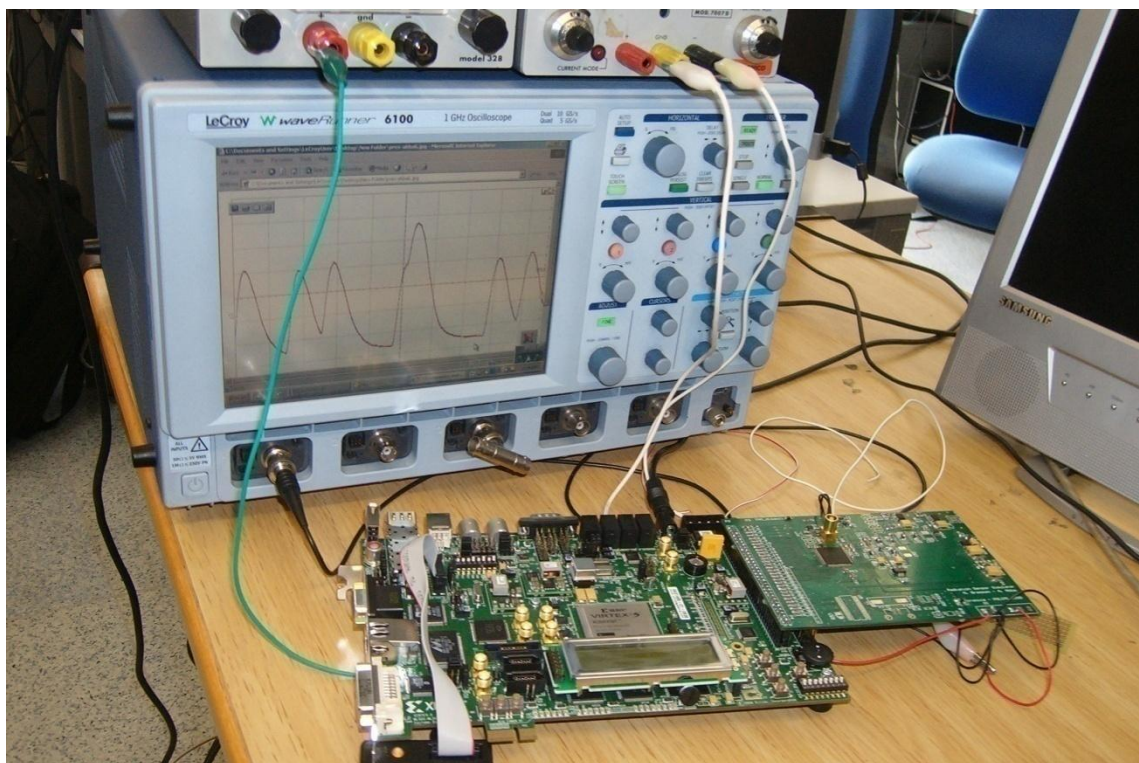


Figura 85. Immagine rappresentativa del sistema di simulazione di sensore di radiazione. Si noti la presenza della board ML506 della Xilinx, la board progettata nel presente lavoro di tesi e l'oscilloscopio che visualizza i segnali provenienti dal circuito analogico.

Capitolo 7

7 Validazione sperimentale

7.1 Introduzione

Lo strumento che è stato progettato e realizzato nel presente lavoro di tesi vuole rendere disponibile un modo efficace per simulare gli strumenti di rivelazione delle radiazioni al fine di produrre e ingegnerizzare nuove tipologie di filtraggio e di estrazione del segnale utile, indice della presenza nell'ambiente di sorgenti energetiche di tipo radioattivo.

Il segnale che è stato ivi riprodotto presenta una serie di caratteristiche che vengono ricordate nel seguito.

Esso viene generato a partire da una distribuzione statistica poissoniana delle singole ampiezze degli impulsi a determinare il tracciato della figura seguente.

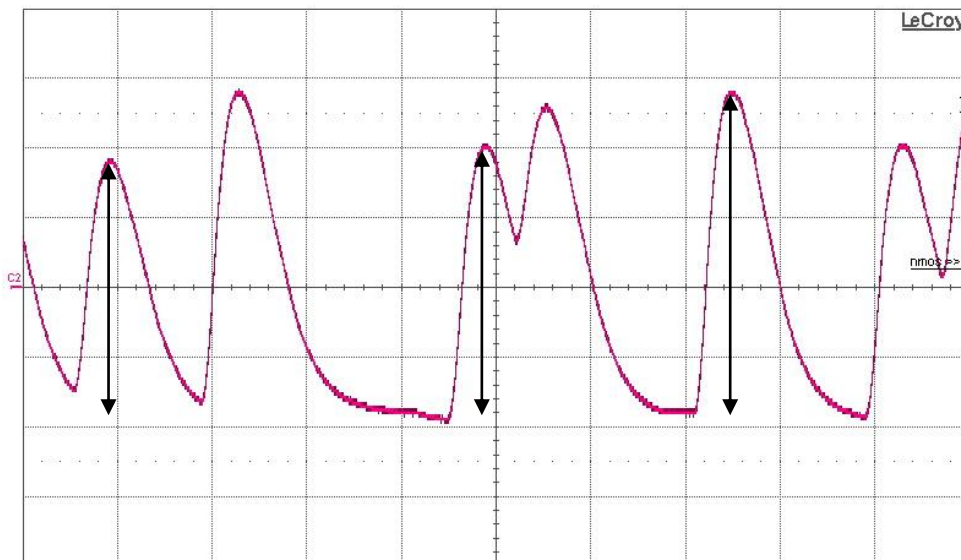


Figura 86. Immagine dei segnali di output ricavata dalle misure effettuate con l'oscilloscopio LeCroy.

Si nota chiaramente che i valori di picco degli impulsi sono differenti nelle generazioni successive e sono propriamente scelti casualmente in una distribuzione di valori generati con una statistica poissoniana.

La seconda caratteristica del segnale è la differente lunghezza temporale che intercorre tra una generazione e la successiva, ossia quella misura che è stata indicata con il termine *timebase*. La *timebase* viene scelta casualmente da un insieme che contiene valori numerici statisticamente disposti in una probabilità poissoniana, con parametri scelti dall'utente.

La figura seguente mostra quanto rappresentato: la distanza temporale tra un picco e il successivo è una variabile aleatoria che segue la distribuzione inserita.

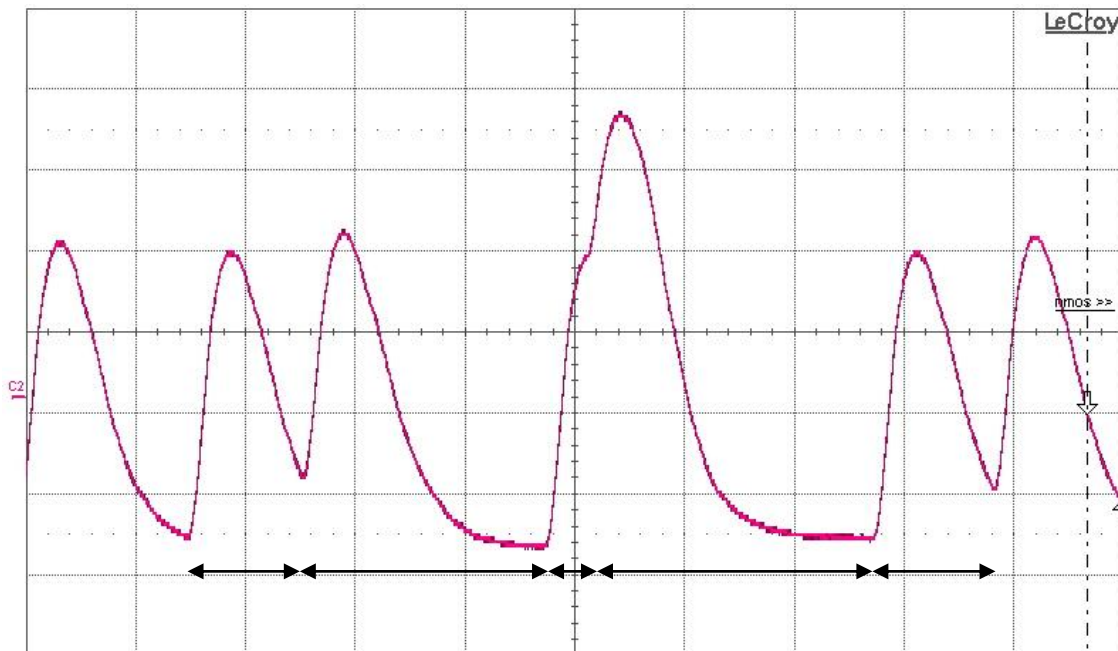


Figura 87. Immagine dei segnali di output ricavata dalle misure effettuate con l'oscilloscopio LeCroy. Si nota in questo shot la presenza del fenomeno simulato del pile-up.

La terza caratteristica che non è possibile non ricordare riguarda la distribuzione del valore del tempo morto. Ogniqualvolta il segnale viene generato, si innesca un processo per il quale non può iniziare alcun impulso successivo prima che sia esaurito il tempo morto, anch'esso variabile aleatoriamente in uno spazio probabilistico.

Sappiamo infatti e notiamo dalle figure precedenti che due segnali successivi sorgono quando è intercorso almeno un tempo minimo indicato, ove nel caso contrario il valore di ampiezza raggiungerebbe la saturazione permessa e il sistema potrebbe arrivare all'instabilità.

Per la commercializzazione del prodotto e per determinarne le specifiche di affidabilità, si devono dapprima effettuare alcune misure sul valore in uscita e poi è bene procedere alla calibrazione dello strumento, affinché i valori introdotti dall'utente possano effettivamente trovarsi all'uscita del sistema.

7.2 Misurazioni

Il primo set di misure che vengono proposte riguardano la valutazione della distribuzione delle ampiezze degli impulsi, il cui valore è sicuramente alterato dalla presenza di svariati contributi di rumore elettronico ed elettromagnetico dell'ambiente circostante.

Il primo procedimento consiste nell'introduzione di un insieme di valori di ampiezza distribuiti a formare uno spettro di tre righe, le cui distanze reciproche sono multiple di un valore fondamentale. La figura seguente rappresenta lo spettro campione.

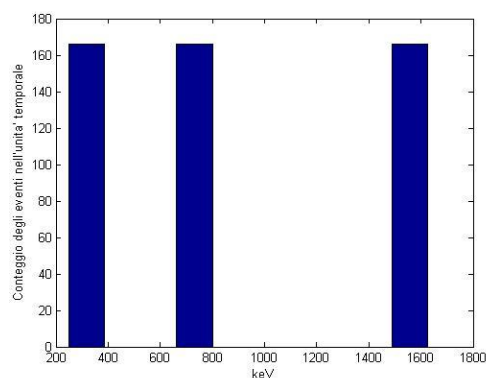


Figura 88. Spettro campione a tre righe.

L'oscilloscopio viene settato affinché possa rilevare, in ogni finestra temporale, nella quale è presente un solo impulso, l'ampiezza del picco massimo del segnale. Il valore

massimo misurato viene cumulato in un istogramma che, dopo circa 58k campioni rivela una forma simile allo spettro introdotto.

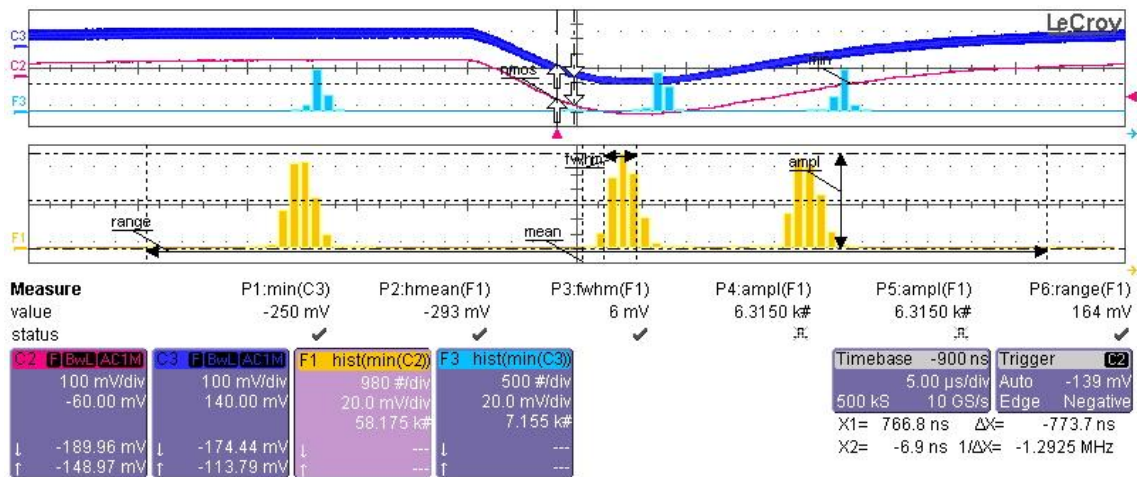


Figura 89. Immagine rappresentativa delle misure effettuate con l'oscilloscopio LeCroy.

A questo proposito si leggono i valori di FWHM (Full Width at Half Maximum), di varianza σ^2 e di media campionaria E .

Si sa inoltre che il valore di FWHM gode di una relazione fondamentale con la varianza del sistema:

$$FWHM = 2.355\sigma \quad (\text{eq. 7.1})$$

In cui σ è la deviazione standard calcolata nell'insieme dei dati collezionati.

Solo per scrupolo di misura è stato proposto un calcolo indicativo del valore atteso confrontato alla media campionaria sullo stesso insieme ed è stato ottenuto:

Campioni	Valore atteso	Media campionaria
58508	295 mV	293 mV

Con il sistema in oggetto sono state effettuate le rilevazioni seguenti:

Campioni	FWHM	Deviazione standard
58508	6 mV	14.13 mV

La deviazione standard corrisponde al 2.3% del piccolo segnale estratto.

Come mostra la figura di prima, le righe dello spettro sono allargate in ragione del rumore elettronico dell'intero circuito analogico, del rumore elettromagnetico captato dalle piste metalliche e dal rumore elettronico e di quantizzazione dell'oscilloscopio. Tutte queste entità sono ineliminabili.

Una seconda tipologia di misure che servono per capire quanto la macchina sia affidabile riguardano l'inserimento di uno spettro di emissione dell'elemento storicamente più utilizzato nell'ambito della radiologia: il cobalto-60 (^{60}Co).

In genere, in natura, il cobalto non è mai utilizzato come elemento ma è legato ad altri elementi che ne sporcano lo spettro di emissione quantizzato.

Il cobalto-60, radioattivo, trova impiego come sorgente di raggi gamma e si usa per la sterilizzazione dei cibi tramite radiazione (pastorizzazione a freddo) e nella radiografia industriale per il rilevamento di anomalie strutturali in manufatti in metallo.

Il suo uso come tracciante radioattivo è molto diffuso perché è facile da produrre; si ottiene infatti esponendo cobalto naturale ai neutroni prodotti da un reattore nucleare.

Il cobalto-60 (Co-60 o ^{60}Co) è un metallo radioattivo usato, in passato, nella radioterapia, e produce raggi gamma con energia di 1.17MeV e 1.33 MeV.

Il suo spettro di emissione è rappresentato nella figura della pagina seguente.

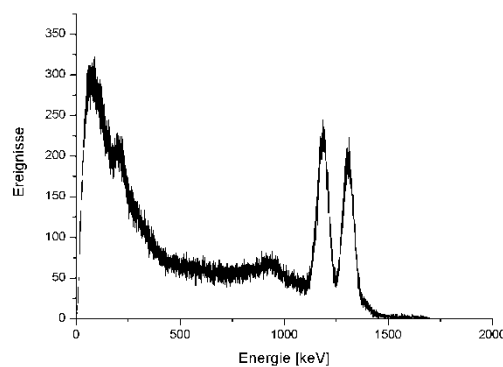


Figura 90. Spettro di emissione del Cobalto (Co-60).

Tramite il tool progettato è stata inserita la distribuzione dei valori di ampiezza corrispondenti a questo spettro di emissione ed è stato notato che la distribuzione di ampiezze in uscita avvalorava lo spettro in ingresso.

Per quanto riguarda la verifica della distribuzione della timebase è stata proposta un'ipotesi ragionevole che evita la realizzazione di inutili procedimenti di misura. Sono state fatte due supposizioni:

- La timebase è generata da un sottosistema digitale e, siccome il rumore elettronico non interviene ad alterare il tempo di distacco tra gli impulsi, non è necessario verificare se la distribuzione delle timebase è cambiata.
- L'unico fattore di alterazione dei valori di timebase è rappresentato dal ritardo che le piste metalliche introducono. Esso però è costante e produce uno sfasamento coerente per tutte le timebase. Possiamo dunque evitare la misura e ritenere che, a causa del ritardo, lo strumento non può essere utilizzato dal primo istante di accensione.

L'unico modo utile per verificare che la generazione delle timebase è veramente casuale consiste nel capire, attraverso una simulazione con MatLab, come essi si distribuiscono statisticamente. Pertanto si crea una macchina virtuale che genera l'insieme di valori "timebase" utilizzando l'algoritmo LFSR. Tramite questi metodi si cercano i valori da un insieme statistico poissoniano e poi, dopo una lunga iterazione, raccolti almeno 100M campioni, si accumulano gli stessi su un istogramma per valutare se la media campionaria coincide con il valore atteso e se la deviazione standard è inferiore al 2%, limite di specifica imposta dal progettista.

L'ultima e la più importante valutazione che deve essere fatta al fine di redigere le specifiche di commercializzazione è la misura dello *slew rate* dei segnali generati.

L'oscilloscopio viene settato in modo da calcolare il tempo che intercorre tra il minimo e il massimo della rilevazione in una finestra temporale. Con facilità si riesce a considerare che una finestra temporale comprende un solo impulso o al massimo l'impulso affetto da pile-up.

La statistica completa mostra che il valore medio della massima pendenza del rising edge del segnale attesta attorno ai 102 mV/ μ sec. Il rising time medio calcolato ha un valore di 4.2 μ sec, che comunque è grande e può essere diminuito.

Questo numero poi può essere diminuito se si considera che il rise time dell'impulso può arrivare fino al limite imposto dal DAC e dall'evaluation board ML 505 della Xilinx. Questo limite si attesta attorno ai 200 MHz di frequenza massima contenuta in un impulso e pertanto possiamo calcolare un rise time che arriva fino ai 5 ns, interessante dal punto di vista del cliente che potrebbe essere un fisico o un elettronico, che lavora con sorgenti radioattive e con sensori che emettono impulsi di queste caratteristiche.

Un'ennesima considerazione riguarda la valutazione del rumore sia in uscita al DAC sia in uscita dall'intero sistema. Infatti si ha che all'inizio della catena di elaborazione non si è accumulata molta potenza di rumore elettronico. Le misure mostrano che all'uscita della catena il segnale è sporcato e, per ampiezze piccole esso è nascosto dal fondo rumoroso.

7.3 Calibrazione

Prima di utilizzare lo strumento è necessario procedere con la *calibrazione*. Si tratta di controllare che ad un valore inserito tramite il tool dall'utente corrisponde effettivamente un impulso con le caratteristiche desiderate di tensione, di timebase e di potenza di rumore sovrapposto. È stato proposto un set di calibrazione che consiste nell'introduzione di spettri monocromatici con probabilità di evento pari a 1. Si introduce un pattern di segnale dapprima costante e si valuta il fattore di moltiplicazione: si vuole un segnale di 1 V e pertanto si determina sperimentalmente (con una serie di tentativi oculati) il coefficiente moltiplicativo.

In secondo luogo, utilizzando lo stesso valore si considera anche un pattern sinusoidale e si ripete il procedimento nel caso in cui il coefficiente sia da regolare.

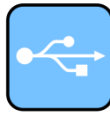
Il terzo set di calibrazione sperimentale deve avvenire introducendo la distribuzione delle ampiezze. Anche in tal caso si prevede la massima ampiezza designata dallo spettro con misure e tentativi. I valori intermedi dello spettro devono essere normalizzati alla massima cifra considerata.

Capitolo 8

8 Sviluppi futuri

8.1 Periferica USB

Confermato il funzionamento e la buona qualità del sistema si è pensato di procedere alla realizzazione di un layout che contempri anche la presenza di un connettore USB al fine di trasmettere con una maggiore efficienza i dati provenienti dal calcolatore, introdotti dall'utente tramite il tool precedentemente creato (12).



Questo tipo di periferica prevede un protocollo in cui le transizioni USB avvengono tramite pacchetti. Ogni transizione è composta da tre fasi:

1. La *Token Phase* in cui l'host inizia il pacchetto indicando il tipo di transizione.
2. La *Data Phase* in cui i dati attuali sono trasmessi tramite pacchetti.
3. La *Handshake Phase* in cui viene inviato un pacchetto che indica il successo o il fallimento della transizione.

USB usa un *polling protocol*: ogni volta che l'host vuole ricevere dati da una periferica le invia un token. Se la periferica ha dati da inviare li invia e l'host risponde con un pacchetto di handshake. Se la periferica non ha dati da inviare, l'host emette un token verso la periferica successiva. Se l'host vuole inviare dati ad una periferica, le invia prima un token appropriato e il successivo pacchetto di dati. La periferica risponde con un pacchetto di handshake.

- *SETUP token*: indica che i dati successivi saranno inviati dall'host al device e contengono comandi di setup usati per la configurazione
- *Data*: descrive il tipo di dato (pari, dispari, ad alta o bassa velocità, isocrono, ...)
- *Handshake*: usato nei pacchetti di handshake prima di indicare il fallimento o la riuscita del trasferimento. Può essere:
 - *ACK*: il ricevitore riceve pacchetti liberi da errore
 - *NAK*: il ricevitore non è in grado di ricevere dati (overflow, ...) o il trasmettitore non è in grado di inviare dati (underflow, ...)
 - *STALL*: lo specifico endpoint si è arrestato o il comando di SETUP non è supportato

8.2 Realizzazione del simulatore di sensore di radiazione a quattro canali

Il circuito realizzato nella presente tesi costituisce in effetti il mattone elementare per la progettazione di un più complesso sistema multicanale di generazione di segnali.

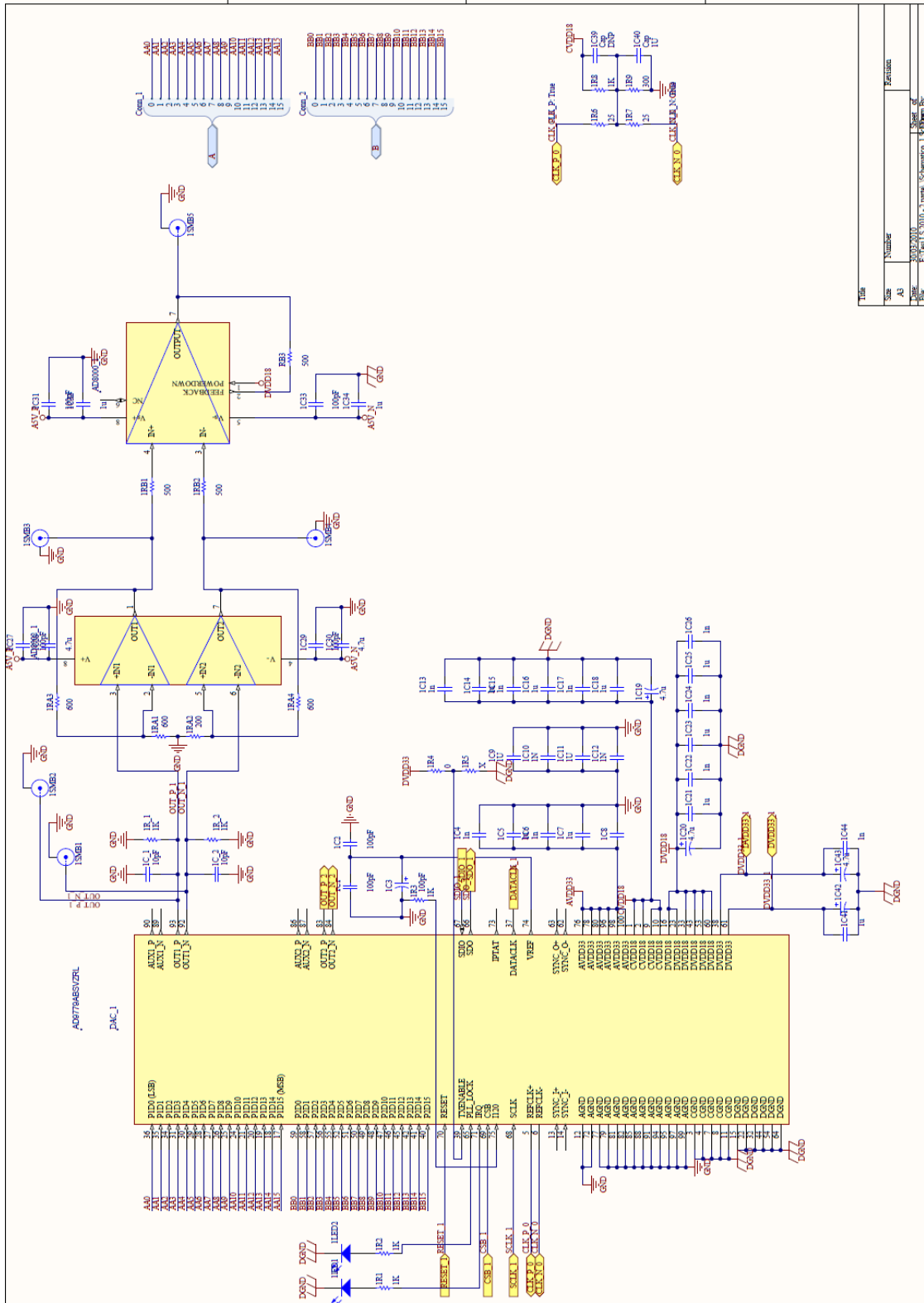
In questo lavoro viene proposta anche una realizzazione del simulatore di sensore di radiazione a quattro canali, nel quale viene semplificata l'elaborazione analogica del segnale.

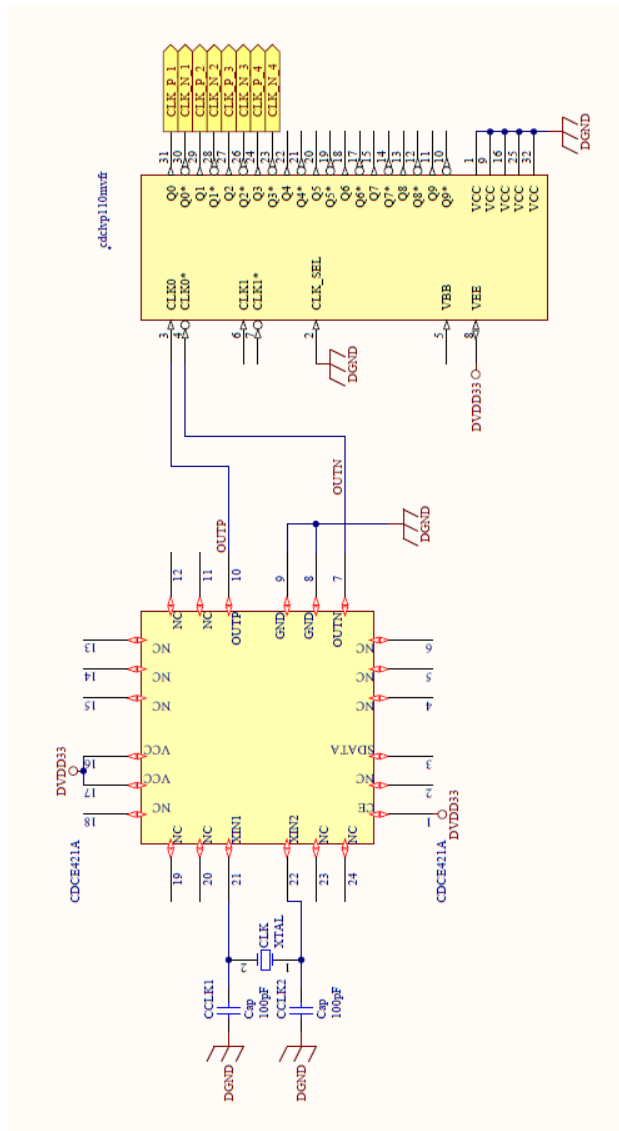
La parte digitale è prodotta utilizzando come riferimento l'evaluation board ML505 della Xilinx, che verrà programmata in modo da realizzare 4 uscite digitali indipendenti. Le componenti virtuali interne sono le stesse descritte nei capitoli precedenti.

La parte analogica invece subisce delle sostanziali modifiche, anche alla luce delle misure effettuate a valle della progettazione e in fase di calibrazione.

Esso si compone dello stesso convertitore analogico digitale: l'AD9779A BSVZRL della Analog Devices seguito semplicemente da un amplificatore AD8002 double ended e un amplificatore AD8000 single ended, i quali riducono parzialmente la banda del segnale ma garantiscono un rumore elettronico relativamente basso. A differenza del precedente sistema, questo possiede un oscillatore interno CDC421A212 fully integrated a basso jitter. A quest'ultimo viene collegato un driver di clock del tipo CDCLVP110 della Texas Instruments. Questo sistema permette di evitare la generazione di clock interna alla evaluation board che viene sostituita dal clock esterno. Le simulazioni effettuate rendono note alcune caratteristiche: la banda massima è data da 150 MHz, dovuta alla presenza dei dispositivi analogici che abbatterebbero il guadagno e introdurrebbero armoniche spurie per frequenze più grandi.

Questo circuito viene realizzato per semplicità su due layer di dimensioni 4900,00 mils x 3700,00 mils. L'affollamento è elevato ma è stato possibile inserire i componenti e le piste senza particolari sacrifici.





Conclusioni

Nel presente lavoro di tesi è stato progettato e realizzato un sistema la cui funzione è quella di simulare segnali provenienti da sensori di radiazione. Le misure finali confermano che il sistema è innovativo e che l'output effettivo è proprio equivalente all'uscita elettrica di un comune sensore reale.

L'idea principale è quella di evitare che i progettisti di sistemi di filtraggio vengano eccessivamente a contatto con i pericolosissimi fasci radiattivi, in particolar modo nelle fasi di misura e sperimentazione.

I segnali che si riescono a produrre con la tecnologia digitale hanno in generale un rising time di 12 ns, anche se questo va a scapito della qualità del pattern, che comunque non comprometterebbe gli obiettivi e le utilità dello strumento proposto.

Si pensa pertanto che un tecnico, un fisico o un ingegnere possano fare uso di questo strumento conoscendo però a priori le caratteristiche del treno di impulsi che un sensore emetterebbe. Il tool grafico dà ad essi la possibilità di controllare i parametri della statistica e della probabilità per avere una corretta imitazione della piattaforma.

Anche l'ampiezza finale può essere controllata e per esempio diminuita fino a confondersi con la base di rumore, al fine di sperimentare reali condizioni ambientali e inventare nuovi sistemi di interpretazione ed estrazione dell'informazione utile.

Viene confermato ancora una volta che il progresso delle tecnologie digitali può garantire la realizzazione di strumenti importanti a costi accettabili. La fase di prototipazione infatti prevede di usare una evaluation board su cui è montata una FPGA ad elevate prestazioni e una basetta stampata, fabbricati a costi ragionevoli e in grado di garantire buoni margini di rendita.

Appendice A

Implementazione in VHDL dell'algoritmo LFSR

Si riporta nel seguito l'algoritmo per la generazione dei numeri casuali. Si tratta dell'implementazione dell'algoritmo LFSR.

```
architecture Behavioral of casual_generator is

    component energy_distr
        port (
            clka: IN std_logic;
            addra: IN std_logic_VECTOR(8 downto 0);
            douta: OUT std_logic_VECTOR(15 downto 0));
        end component;

    type states is (idle, progdelay, waits);
    signal state : states := idle;
    signal next_number : std_logic;
    signal delaycounter : std_logic_VECTOR(15 downto 0) := x"0000";
    signal q: std_logic_vector (0 to 63);
    signal i: integer range 0 to 63;
    signal addr1: std_logic_VECTOR(8 downto 0);
    signal dout1: std_logic_VECTOR(15 downto 0);

begin
    memoria : energy_distr
        port map (
            clka => clk,
            addra => addr1,
            douta => dout1);

    next_number <= '1';
```

Appendice A

```
generatecasual: process (clk)
begin
    if rising_edge(clk) then

        if (reset='1') then
            q(0 to 63) <= "0001011001101100001110010110011100011010111100001111000011101001";
        else
            if next_number = '1' then
                i<=0;

                for i in 0 to 16 loop
                    q(i) <= NOT(q(i+46) XOR q(i+47));
                end loop;

                i<=16;

                for i in 16 to 63 loop
                    q(i)<=q(i-16);
                end loop;

            end if;
            addr1 <= q(0 to 8);
        end if;

    end if;
end process;
```

Bibliografia

1. Knoll, Glenn F. *Radiation Detection and Measurement, Third Edition*. Hoboken, NJ : John Wiley & Sons, Inc., 2000. 978-0-471-07338-3.
2. *ModelSim SE User's Manual*. s.l. : Mentor Graphics, March 2004.
3. Jan M. Rabaey, Anantha Chandrakasan, Bora Nikolic. *Circuiti Integrati Digitali*. s.l. : Pearson Prentice Hall, 2005.
4. Geraci, Angelo. *Principi di Elettronica dei Sistemi Digitali*. s.l. : McGraw Hill, 2002.
5. *Virtex 5 FPGA User Guide*. s.l. : Xilinx, November 2009.
6. Kal Mustafa, Chris Sterzik. *DC-coupling Between Differential LVPECL, LVDS, HSTL, and CM*. s.l. : Texas Instruments.
7. PCB, Corso.
http://www.grix.it/UserFiles/xjchicco/File/corso%20pcb/Corso_PCB.pdf.
<http://www.grix.it>. [Online] Agosto 2009.
8. Scarpa, G. *Tutti i segreti dei pcb*. s.l. : PCB, Settembre 2009.
9. Maria George, Peter Alfke. *Linear Feedback Shift Registers in Virtex Devices*. s.l. : Xilinx, April 30.
10. *Dual 12-/14-/16-Bit, 1 GSPS, Digital-to-Analog Converters Ad9776A/AD9778A/AD9779A*. 2009.
11. Lacaita, Andrea Leonardo. *Lezioni di Elettronica II - Vol. I*. Milano : Edizioni CUSL, 1998.
12. *Universal Serial Bus (USB), Device Class Definition for Human Interface Devices (HID), Version 1.11*. s.l. : USB, June 2001.
13. C.A.Derosa. *Introduzione alle logiche programmabili*. s.l. : Edizioni dell'Ambrosino, 2001.
14. *Virtex-5 FPGA Configuration User Guide*. s.l. : Xilinx, August 2009.
15. *Virtex-5 FPGA PCB Designer's Guide*. s.l. : Xilinx, April 2009.
16. *Virtex-5 FPGA Packaging and Pinout Specification*. s.l. : Xilinx, December 2009.
17. *ChipScope Pro Software 9.1.01i*. s.l. : Xilinx, January 2007.

Bibliografia

18. *ChipScope Pro 10.1 Software and Cores User Guide*. s.l. : Xilinx, March 2008.
19. *ML505/ML506/ML507 User Guide*. s.l. : Xilinx, October 2009.
20. *ML505/ML506/ML507 Reference Design*. s.l. : Xilinx, June 2009.
21. *ML505/ML506/ML507 Getting Started Tutorial (Evaluation Platforms)*. s.l. : Xilinx, June 2009.
22. *ISE In-Depth Tutorial*. s.l. : Xilinx, 2007.
23. S.Brown, Z.Vranesic. *Fundamentals of Digital Logic with VHDL design*. s.l. : McGraw Hill, 2002.

Ringraziamenti

Questa forse è la parte più difficile da scrivere proprio perché non bastano queste righe per far capire quanto io sia grato a tutti coloro che in questi anni mi hanno permesso di giungere alla laurea, mi hanno dato la possibilità di arricchire le mie competenze, frequentare questa università e crescere nel mondo.

Un grazie infinito a mamma e papà, che mi hanno concesso di intraprendere i lunghi anni del corso, mi hanno sostenuto, incoraggiato e non mi hanno mai fatto mancare quello che serviva per realizzare i miei obiettivi. Proprio non bastano queste righe per esprimere la mia sincera gratitudine.

Grazie alla sorella Mary, che ha colorato questi anni con le sue confidenze e le sue attenzioni. Grazie alla zia Franca che, anche lei credendo nelle mie possibilità mi ha incitato quando ne capitava la necessità.

Al professor Angelo Geraci rivolgo un grazie vero per avermi dato modo di portare a termine questo lavoro di tesi, utile, divertente e professionalizzante. Con lui il chiarissimo professor Giancarlo Ripamonti che ha garantito la disponibilità dei laboratori, attrezzati e tali da permettere lo sviluppo reale del prototipo.

All'Ing. Andrea Abba va tutta la mia riconoscenza riguardo alla crescita professionale che senza di lui non sarebbe stata possibile: la sua intelligenza, determinazione e disponibilità hanno reso interessanti e vulcaniche le giornate passate in dipartimento.

A voi gente di Lab: Antonio, Francesco, Alessandro e Andrea Suardi va il mio ringraziamento per lo spirito di collaborazione sempre dimostrato.

Agli amici di sempre: Paolo, Chiara, Paolo, Ben, Marco, Ale, Ila, Madda, Romi, Don, Simo, grazie per aver condiviso con me questi miei migliori anni.