

**POLITECNICO DI MILANO**  
Facoltà di Ingegneria dell'Informazione  
Corso di Laurea Specialistica in Ingegneria Elettronica

**SCALING DI SENSORI A PIXEL ATTIVI  
CON RISPOSTE SPETTRALI ACCORDABILI**

*Relatore:* **Prof. Giacomo Langfelder**

*Correlatore:* **Prof. Antonio Longoni**

*Tesi di Laurea Specialistica di*  
**Domenico GERIA**  
**matr. 751228**

*Anno Accademico 2011/12*

# Indice

<b>1</b>	<b>Introduzione</b>	<b>1</b>
1.1	Sensori Tunable . . . . .	5
1.2	Il Transverse Field Detector . . . . .	9
1.3	Valutazione delle Prestazioni . . . . .	13
1.4	La tunability nel TFD . . . . .	16
1.5	Limiti alla scalabilità del pixel . . . . .	18
<b>2</b>	<b>Simulazioni</b>	<b>21</b>
2.1	Problemi di scaling nei dispositivi TFD . . . . .	21
2.2	Risultati ottenuti su Strutture in 150 nm. . . . .	23
2.2.1	Descrizione dei dispositivi . . . . .	23
2.2.2	Ottimizzazione del set di tensioni e della finestra d'illuminazione. . . . .	24
2.3	Strutture in 90 nm . . . . .	27
2.3.1	Descrizione dei dispositivi . . . . .	29
<b>3</b>	<b>Disegno VLSI</b>	<b>34</b>
3.1	Il Pixel . . . . .	34
3.1.1	Level shifter . . . . .	39
3.1.2	Il Transmission Gate . . . . .	39
3.1.3	Dimensionamento del follower e del column readout . . . . .	41
3.2	La Matrice 8x8 . . . . .	44
3.2.1	Il Funzionamento . . . . .	44
3.2.2	I blocchi costitutivi . . . . .	45
3.2.3	Il decoder 3:8 . . . . .	47
3.3	La Matrice 64x64 . . . . .	48
3.3.1	Il Funzionamento . . . . .	48
3.4	I Blocchi Costitutivi . . . . .	55

---

3.4.1	Il Decoder 6:64 . . . . .	56
3.4.2	Il generatore di colonna . . . . .	57
<b>4</b>	<b>Setup Sperimentale</b>	<b>63</b>
4.1	Lettura Matrice 8x8 . . . . .	65
4.1.1	Il Contatore 12-bit . . . . .	66
4.1.2	Il Multivibratore Monostabile . . . . .	68
4.1.3	Circuito di generazione dei segnali di comando della matrice 8x8 . . . . .	70
4.2	Lettura Matrice 64x64 . . . . .	71
4.2.1	La porta NAND . . . . .	73
4.2.2	L'inverter logico . . . . .	73
4.2.3	Generazione dei segnali di comando della logica per la matrice 64x64 . . . . .	74
	<b>Bibliografia</b>	<b>82</b>

# Elenco delle figure

1.1	Rappresentazione schematica di una tipica catena di acquisizione di immagini digitali. . . . .	2
1.2	Rappresentazione schematica del sensore a CFA (sinistra). Esempi di trasmittanza spettrale di filtri RGB per sensori Sony di ultima generazione, di tipo front-illuminated (FI) con pixel di $1.4 \mu\text{m}$ e back-illuminated (BI) con pixel di $1.12 \mu\text{m}$ (destra) . . . . .	2
1.3	Esempi di pattern RGBW (a sinistra) e CMY (a destra), e relative trasmittanze spettrali. . . . .	3
1.4	Andamento del coefficiente di attenuazione in alcuni semiconduttori(a sinistra) e della lunghezza di assorbimento (a destra) nei confronti della lunghezza d'onda nel Silicio. . . . .	4
1.5	Rappresentazione della sezione di un dispositivo Foveon X3. . . . .	5
1.6	Tipiche risposte ottenute col sensore Foveon X3 senza (a sinistra) e con (a destra) l'utilizzo di un filtro IR. . . . .	5
1.7	Principio di funzionamento della camera a filtri alternabili. <i>a)</i> Situazione iniziale, con spazio colore CMY. <i>b)</i> Uno shift in direzione X, con spazio colore RGB. <i>c)</i> Uno shift in direzione Y con spazio colore RGBCMY. . . . .	6
1.8	Per dimostrare le capacità della camera Multi-Banda, venne fotografata una farfalla le cui ali riflettevano un colore solo per determinati angoli di scatto. Su un tablet a destra viene esibito il risultato ottenuto dall'angolo per cui si vede la situazione sulla sinistra. . . . .	7
1.9	Modalità filtro differenti, in base alla riflettanza della scena. Se la scena presenta componenti prevalenti nella parte blu o rossa dello spettro, il sensore presenterà delle curve spettrali adattate e shiftate da una o dall'altra parte. . . . .	8



1.10	Esempio di struttura di un TFD simmetrico disegnato in tecnologia 90 nm (sinistra). Si distinguono i contatti $n+$ separati da STI e impiantazioni $p+$ , su substrato debolmente drogato $p$ . A destra è mostrato un esempio di struttura asimetrica a 4 colori disegnata in tecnologia 150 nm. . . . .	10
1.11	Simulazioni Dessis del principio di funzionamento di un TFD simmetrico la cui struttura di drogaggi è mostrata a sinistra. La figura centrale mostra come le linee di forza del campo elettrico ottenuto non siano ortogonali alla superficie ma mostrino componenti trasversali che consentono di guidare a contatti diversi le cariche generate a profondità diversa. Il risultato è una diversa sensibilità spettrale dei 3 contatti, come mostrato nella figura di destra. . . . .	11
1.12	Linee di forza del campo elettrico ottenuto con tensioni progressive. Le linee sono tracciate solo per zone con campi elettrici di intensità significativa. . . . .	12
1.13	La figura rappresenta in a) l'acquisizione di una camera in un generico spazio colore $(r_1, r_2)$ , con un certo valor medio (indicato dal punto) e una nuvola di rumore gaussiano attorno. In b) viene raffigurato uno spazio colore device-independent $(\Lambda_1, \Lambda_2)$ al cui interno sono presenti il colore teorico (quadrato) e due ricostruzioni $E_1$ e $E_2$ . L'errore di ricostruzione deterministico di $E_1$ è minore (il valor medio di $E_1$ è più vicino al vero colore) ma il suo rumore è maggiore: questo comporta che l'errore complessivo (deterministico più statistico) sia mediamente minore per la trasformazione $E_2$ . . . . .	15
1.14	In alto: Risultati sperimentali che mostrano lo shift delle risposte spettrali di un TFD; la linea continua si riferisce ad una situazione per cui $V1=1.55$ V, $V2=V3=2.8$ V. Aumentando $V1$ , portandola a $V1=1.65$ V si arriva alla situazione con linea tratteggiata. In basso sono illustrati i notevoli miglioramenti in termini di tunability ottenuti nei run successivi. . . . .	17
1.15	Cross-section di un pixel, al cui interno si individua la struttura del TFD (sulla destra), l'area dedicata allo sviluppo dell'elettronica di lettura (sulla sinistra) e la Pwell che garantisce l'isolamento tra le due. . . . .	19
2.1	TFD simmetrico a 3 colori. Sulla sinistra viene rappresentata la struttura del TFD, con una scala di riferimento per il profilo di drogaggio adoperato. A destra invece, si individuano le linee di forza del campo elettrico e la regione di svuotamento determinati dal set di tensioni scelte. . . . .	24

2.2	TFD asimmetrico a 3 colori. Sulla sinistra viene rappresentata la struttura del TFD, con il profilo di drogaggio adoperato. A destra le bande di conduzione e le linee di campo elettrico. . . . .	25
2.3	Filtri equivalenti determinati dal set ottimo delle tensioni ( $N_0 = 1V$ , $N_1 = 9V$ , $N_2 = 9V$ ) calcolato per un TFD simmetrico. Si possono anche vedere altre curve di trasmittanza, ottenute con altre tensioni. . . . .	26
2.4	Dati ottenuti per con il software ISET, per un TFD simmetrico, illuminando una MCC con un illuminante standard D65 ed errore di ricostruzione rilevato per le singole zone. . . . .	27
2.5	Dati ottenuti per con il software ISET, per un TFD asimmetrico, illuminando una MCC con un illuminante standard D65 ed errore di ricostruzione rilevato per le singole zone. . . . .	27
2.6	Andamento del profilo di drogaggio della Nwell/Pwell in funzione della profondità. Si possono notare i picchi delle due gaussiane costitutive. . . . .	28
2.7	Andamento del profilo di drogaggio delle impiantazioni n+ e p+ in funzione della profondità. La curva blu rappresenta l'andamento complessivo, ottenuto combinando tutte le altre gaussiane illustrate. . . . .	29
2.8	Struttura del TFD simulato con relative dimensioni e concentrazioni di droganti (a sinistra) e linee di campo elettrico ottenute per una certa polarizzazione (a destra). Si osservi come le linee di campo tendano a perdere l'andamento trasversale a favore di uno quasi verticale. . . . .	31
2.9	Struttura del TFD asimmetrico simulato con relative dimensioni e concentrazioni di droganti (a sinistra) e linee di campo elettrico ottenute per una certa polarizzazione (a destra). . . . .	31
2.10	Confronto tra le prestazioni dei dispositivi TFD realizzati nel precedente run in tecnologia a 150 nm e quelli simulati in quella a 90 nm. Si confrontano i risultati ottenuti in termini di $\Delta E_{ab}$ medio e coefficiente negativo a valor assoluto maggiore della CCM. . . . .	32
2.11	Risultati delle simulazioni del TFD simmetrico in tecnologia a 90 nm che danno il miglior risultato in termini di $\Delta E_{ab}$ e coefficienti della CCM. A sinistra sono raffigurate le risposte spettrali dei filtri equivalenti del TFD in questa configurazione elettrica, mentre a sinistra la matrice di correzione CCM e l'errore di ricostruzione generato passando nello spazio colore $L^*a^*b^*$ . . . . .	33

3.1	Sinistra: visione schematica dell'organizzazione e condivisione delle elettroniche dello stesso colore tra pixel adiacenti; in particolare la figura mostra 2 righe e tre colonne, evidenziando l'area corrispondente al pixel $i, j$ . Destra: vista del layout corrispondente, con in evidenza le dimensioni del singolo pixel e di un'area corrispondente a 4 pixel adiacenti. . . . .	35
3.2	Circuito utilizzato per la lettura di pixel attivi nei sensori d'immagine APS. La carica integrata sul sensore si integra sulla capacità totale costituita dalla capacità della regione di svuotamento del diodo e dai parassiti afferenti all'anodo. . . . .	36
3.3	Circuito utilizzato per la lettura di un canale di TFD, qui schematizzato tramite la sua capacità di svuotamento e un generatore di corrente equivalente. La tensione dell'anodo A è mantenuta stabile allo stesso valore $V_{SS} + V_{gs,1}$ dalla retroazione negativa. Si noti che il generatore di corrente è unico per l'intera colonna. . . . .	37
3.4	Specchio di corrente utilizzato per polarizzare il preamplificatore. La corrente erogata è di $1\mu m$ . . . . .	39
3.5	Level Shifter per il segnale di Reset. Il livello di tensione dell'impulso, mandato in ingresso, viene portato tra la $V_{SS}$ e la $V_{DD}$ dell'inverter a valle. . . . .	40
3.6	Realizzazione circuitale del Transmission Gate, con relativo dimensionamento. Utilizzando un solo transistor di selezione, il livello di tensione trasferito verrebbe alterato. . . . .	41
3.7	Rappresentazione dell'integrazione di un pixel attivo di TFD: la rampa in rosso rappresenta la tensione presente sul gate del source follower; in blu è rappresentata la tensione trasferita sul source dello stesso source follower (diminuita della sua $V_{GS}$ ); infine in azzurro è riportata la tensione in uscita dal transmission gate. L'equazione definisce il guadagno di trasmissione $G_{TG}$ tra i due terminali del Transmission Gate. . . . .	42
3.8	Generatore di corrente che polarizza il transistor in configurazione Source Follower del pixel. Viene utilizzato un unico ramo di lettura e tanti di erogazione, per quante sono le colonne. . . . .	43
3.9	Schema a blocchi dell'architettura della matrice 8x8 con lettura sequenziale. . . . .	44
3.10	Grafici dell'andamento delle tensioni sulle colonne. Nell'immagine in alto si vedono le uscite dei preamplificatori di carica di 4 pixel differentemente illuminati, appartenenti a righe consecutive. In quella in basso viene riportata l'uscita di una colonna, data dalla selezione sequenziale delle uscite dei 4 pixel superiori. . . . .	46
3.11	Schematico del circuito di un decoder 2:4. . . . .	48

3.12	Schematico del decoder 3:8 implementato per l'indirizzamento delle righe della matrice 8x8. . . . .	49
3.13	Inverter CMOSx2. . . . .	49
3.14	Porta NAND a tre ingressi CMOSx2. . . . .	50
3.15	Schema a blocchi della matrice 64x64 implementata in questo run. . . . .	51
3.16	Integrazione e lettura su due anodi generici di pixel X e Y. A partire dal momento in cui sono portati al valore $V_{RES}$ , essi vengono letti in un istante diverso, a causa della loro distanza temporale di scansione all'interno della matrice. . . . .	52
3.17	Quando si chiude un interruttore per imporre un valore di tensione su una capacità, si campionano anche le fluttuazioni dovute al rumore termico. Questo implica un valore di $V_{RESET}$ non costante. . . . .	54
3.18	CDS su due pixel che integrano per un differente tempo, la grandezza temporale rilevante in questo modo, diventa $\Delta T_{READ}$ . . . . .	55
3.19	Simulazione Monte Carlo in cui si valutano gli effetti dovuti alle fluttuazioni di processo e ai mismatch dei componenti. E' raffigurato l'andamento della tensione all'uscita dopo la selezione di un pixel (sinistra). A destra è riportato l'istogramma corrispondente, di cui sono indicati valor medio e deviazione standard della tensione d'uscita. . . . .	56
3.20	In alto: frammento del decoder 6:64, formato da una prima logica di preselezione a porte NOR e una finale a porte NAND. E' visibile la presenza del segnale di Chip Enable, che abilita il funzionamento del decoder. Al centro e in basso sono raffigurati lo schematico ed il layout Cadence del decoder implementato. . . . .	58
3.21	Circuito di polarizzazione dei buffer per i pixel, che include anche la logica di selezione delle colonne, permettendone il multiplexing su un'unica uscita. L'indice $i$ si riferisce alle colonne, $j$ alle colonne, CE è il segnale di Chip Enable e con $OUT_X$ si intende una generica tra le tre uscite R, G e B. . . . .	59
3.22	Risultato delle simulazioni della matrice 64x64 con lettura Rolling Shutter e periodo di colonna pari a $10\mu s$ . La capacità di carico simulata è di 1 pF. Si vedono, cerchiati in rosso, i fenomeni di scarica lineare descritti. . . . .	59
3.23	In alto, la differenza tra i valori di tensione sulla colonna (blu) e quelli in uscita al pixel (rosso), mentre in basso è rappresentato l'andamento di questa discrepanza tra i valori. . . . .	62
3.24	Tre uscite tipiche di una matrice con lettura in modalità Rolling Shutter, ognuna relativa a un colore. In basso sono raffigurate anche le uscite di un selettore di colonna. . . . .	62

4.1	Confronto tra i segnali che bisogna fornire in ingresso a una matrice a lettura sequenziale (come nel caso della 8x8 implementata) e quelli da mandare alla logica di una matrice con lettura di tipo Rolling Shutter (equivalente alla 64x64). In basso sono pure visibili i segnali generati in uscita dalle due matrici rispettivamente	63
4.2	Rappresentazione schematica della matrice 8x8 e di tutte le strutture necessarie per la generazione dei segnali e per la lettura di quelli forniti in uscita. . . . .	64
4.3	Rappresentazione schematica della matrice 64x64 e di tutte le strutture necessarie per la generazione dei segnali e per la lettura di quelli forniti in uscita. . . . .	64
4.4	Rappresentazione schematica della matrice 8x8 con lettura sequenziale. Graficamente, viene raffigurato un unico blocchetto per indicare un intero pixel costituito da TFD e circuito di lettura integrato. . . . .	65
4.5	Andamento dei segnali in ingresso (a sinistra) e alcuni in uscita (a destra) dal decoder di riga. Si vede che dando in ingresso segnali con periodo raddoppiato in successione, si ottiene la selezione desiderata. . . . .	66
4.6	Schematico del circuito logico che implementa un contatore. Combinando le uscite Q si ottiene una sequenza incrementale di numeri in codifica binaria. . . . .	67
4.7	Diagramma di timing di un contatore a 6-bit. Il segnale di Toggle deve rimanere alto per far avvenire il conteggio e il periodo del segnale di Clock in ingresso viene raddoppiato, quadruplicato e così via sulle uscite. . . . .	68
4.8	Tavola della funzione logica del multivibratore monostabile. La condizione cerchiata in rosso produce su $\overline{Q}$ un impulso negativo e su Q uno positivo. . . . .	69
4.9	Metodo di collegamento della rete RC che determina la durata dell'impulso, come indicato dalla casa produttrice. Sono indicati in pin dell'integrato e l'equazione caratteristica. . . . .	69
4.10	Schema a blocchi del circuito ausiliario esterno al chip, per la generazione dei segnali utili alla matrice 8x8. . . . .	70
4.11	Sincronismo ottenuto tra il segnale di clock in ingresso e impulso di reset generato grazie al circuito realizzato. Nella finestra di destra, i cui è presente uno zoom del fronte dell'impulso, può notare la distanza temporale tra le due transizioni di circa 50ns. . . . .	71
4.12	Esempio della tabella di verità della porta logica NAND a tre ingressi e relativo simbolo. . . . .	73
4.13	Schematico interno del circuito integrato della serie produttiva 7400. . . . .	73
4.14	Funzione logica dell'Inverter e simbolo. . . . .	74

---

4.15	Schema a blocchi del circuito ausiliario esterno al chip, per la generazione dei segnali utili alla matrice 64x64. . . . .	74
4.16	I due grafici rappresentano la durata dell'impulso misurato in uscita al multivibratore monostabile, cambiando la resistenza del trimmer. In alto è raffigurato un impulso di $973\mu s$ e in basso uno di durata 922 ms (ottenuto con il massimo valore di resistenza impostabile). Si noti che seppur graficamente gli impulsi sembrano avere la stessa durata, tra un grafico e l'altro cambia la scala dei tempi di riferimento. . . . .	77
4.17	Andamento dei segnali misurati ad alcune uscite del secondo contatore. Si può vedere il sincronismo tra i vari segnali a periodo raddoppiato di volta in volta. . .	78
4.18	Sincronizzazione tra segnale di CE (in verde) e impulso di Reset (in giallo). La differenza tra la completa commutazione del CE e l'inizio della commutazione del Reset è dell'ordine dei 100 ns, valore accettabile per l'applicazione. . . . .	78

# Abstract

La presente Tesi di Laurea descrive il lavoro svolto presso il Dipartimento di Elettronica e Informazione del Politecnico di Milano nel periodo da Giugno 2011 ad Aprile 2012.

Il lavoro si inserisce all'interno di un filone di ricerca che mira a sviluppare sensori d'immagine in tecnologia CMOS basati su pixel a Transverse Field Detector (TFD), con risposte spettrali accordabili. Questa caratteristica permetterebbe di aggiungere nuove funzionalità ai sensori di immagine che le tipiche implementazioni non consentono. Da una parte la Tesi si inserisce dunque nel contesto generale di sistemi elettronici *More than Moore*, che non mirano cioè al solo scaling dei componenti elementari dei circuiti e sistemi elettronici, ma anche all'aggiunta di nuove funzionalità e quindi in definitiva allo sviluppo di *Smart Sensors*.

E' tuttavia importante che tali funzionalità aggiunte non comportino una eccessiva occupazione di area, che si traduce inevitabilmente in costi di produzione aggiuntivi. In quest'ottica è dunque sempre importante perseguire anche il *More Moore*, cioè lo scaling delle dimensioni del singolo pixel del sensore, per aumentarne la risoluzione a parità di area.

Detto il contesto in cui si inserisce tale tesi, nello specifico sono stati affrontati i seguenti punti.

- *Analisi mediante software agli elementi finiti degli effetti dello scaling della tecnologia sulle prestazioni colorimetriche di un TFD a dimensioni minime:* riguardo a questo punto, una volta istruito sulle modalità di simulazione ed analisi, mi sono occupato autonomamente di effettuare le simulazioni e valutare i risultati ottenuti. E' stato preso in considerazione il nodo tecnologico più scalato per ciò che concerne i sensori di immagine, cioè un processo a 90 nm.
- *Organizzazione delle elettroniche dei pixel attivi di TFD in maniera da condividere well isolate di pixel adiacenti, al fine di ridurre l'area effettiva occupata,*

*e design di matrici 8x8 e 64x64*: per questo punto ho collaborato al design VLSI dell'elettronica del pixel attivo e dell'elettronica a bordo matrice. In particolare, ho svolto simulazioni *Cadence* della circuiteria detta mentre il mio contributo è stato minore per quanto riguarda l'effettivo layout finale. Il design è stato fatto in una tecnologia CMOS a 150 nm, già utilizzata in un precedente run dal gruppo di ricerca.

- *Prototipazione e realizzazione di schede elettroniche per la generazione dei segnali logici di comando delle matrici diseguate*: mi sono autonomamente occupato di individuare soluzioni possibili per generare i segnali di comando dei decoder di riga e di colonna della matrici. Scelta la soluzione migliore, ho realizzato e testato le schede PCB da interfacciare ai chip.

L'organizzazione dei capitoli successivi ad una prima sezione introduttiva in cui sono riassunti lo stato dell'arte e il principio di funzionamento del sensore TFD, rispecchia gli argomenti qui descritti.



# Capitolo 1

## Introduzione

L'imaging digitale è un settore di notevole importanza per sistemi elettronici e di automazione in ambito industriale, medicale, dei trasporti civili e militari e, nell'ultimo decennio, ha trovato numerose possibilità di applicazione anche nell'elettronica di consumo. Le informazioni prelevate con sensori d'immagine vengono utilizzate ad esempio in fase di controllo di qualità dei sistemi di produzione, per monitorare la sicurezza di ambienti, per la diagnosi di patologie, o più semplicemente e nella maggior parte dei casi, per riprodurre una scena generica.

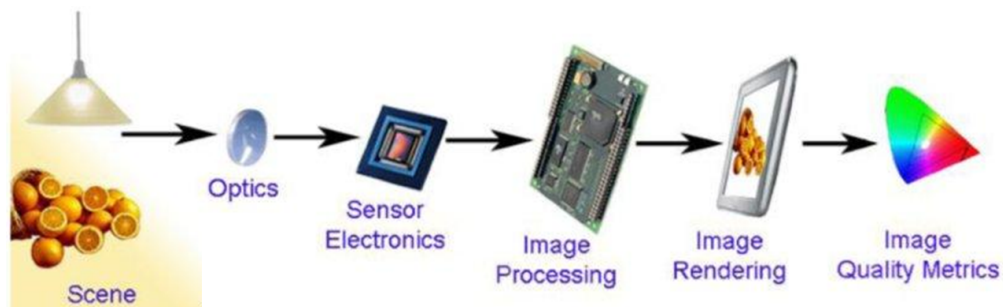
In questo capitolo si fornirà una panoramica riassuntiva sul mondo dei sensori d'immagine a stato solido in Silicio, per poi approfondire quello dei sensori caratterizzati da risposte spettrali accordabili, motivandone la potenziale attività.

Nella storia recente si è assistito all'affermazione dei dispositivi basati su CCD (Charge Coupled Device), ancora presenti su gran parte dei sistemi attuali, cui è seguito l'avvento della realizzazione di sensori in tecnologia CMOS. Questo passaggio ha permesso, da un lato, un guadagno in termini economici per le aziende produttrici, dato che è possibile realizzare sensori e relativa elettronica di lettura in egual tecnologia. Si è andato così affermando il concetto di sensore a pixel attivi (o APS, dall'inglese *Active Pixel Sensors*), la cui cella elementare include della semplice elettronica di pre-amplificazione oltre all'elemento fotosensibile. Contemporaneamente, l'utilizzatore può godere di vantaggi in termini di migliore risoluzione (eventualmente riprogrammabile), minor consumo e maggiore velocità di operazione.

La ricerca in questo campo, in tempi recenti, non è più orientata esclusivamente verso la miniaturizzazione dei sensori. Si stanno ricercando tecniche mirate a rendere il sistema di sensing più *intelligente*, in modo da rendere disponibili più applicazio-

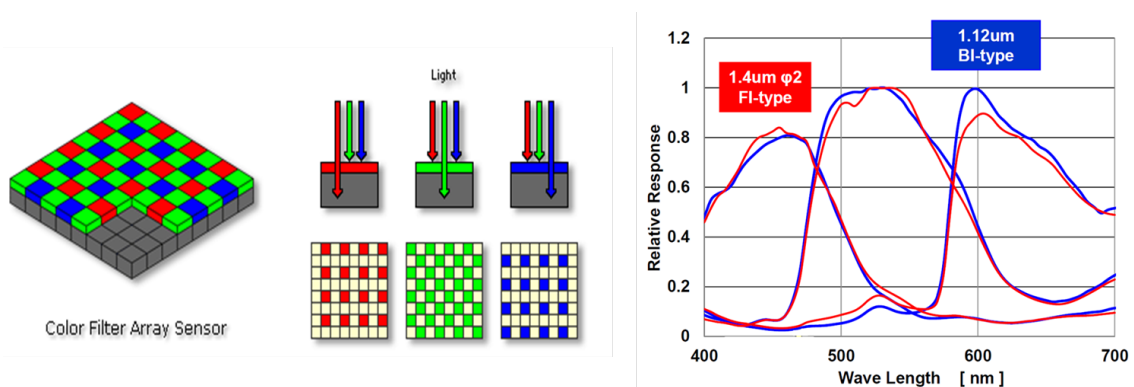
ni, nuove funzionalità e in definitiva migliori prestazioni. Questo filone di ricerca è motivato anche dal fatto che nei settori di applicazione diversi dall'elettronica di consumo sono spesso richieste maggiore affidabilità e accuratezza delle performances del sistema.

Indipendentemente dal sensore utilizzato, sia esso CCD o APS, l'identificazione del colore avviene utilizzando lo stesso principio schematizzato in Fig. 1.1.



**Figura 1.1** Rappresentazione schematica di una tipica catena di acquisizione di immagini digitali.

Il flusso luminoso proveniente dalla scena viene opportunamente focalizzato su una matrice di pixel mediante un sistema ottico. Prima di incontrare l'elemento attivo il flusso attraversa un mosaico di filtri colorati (CFA, Color Filter Array), ad esempio del tipo mostrato in Figura 1.2. L'informazione sul colore viene così dispersa su pixel adiacenti.



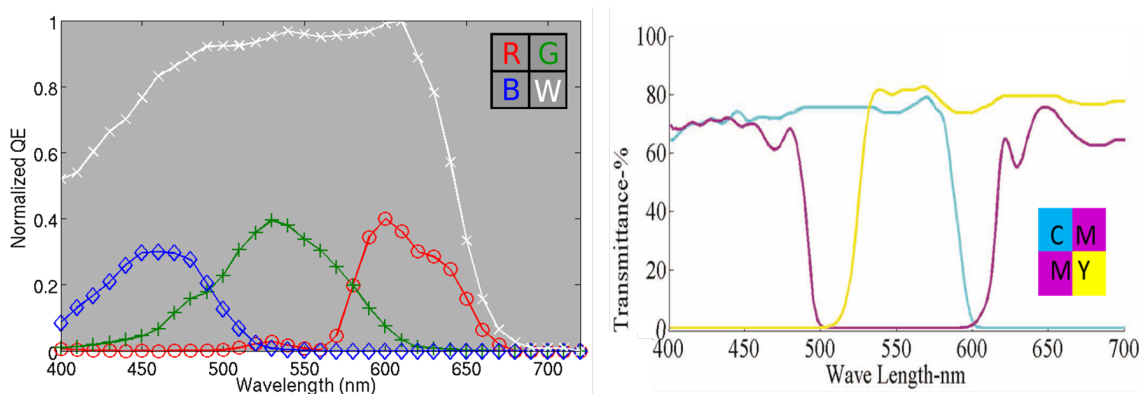
**Figura 1.2** Rappresentazione schematica del sensore a CFA (sinistra). Esempi di trasmittanza spettrale di filtri RGB per sensori Sony di ultima generazione, di tipo front-illuminated (FI) con pixel di  $1.4 \mu\text{m}$  e back-illuminated (BI) con pixel di  $1.12 \mu\text{m}$  (destra)

Ciascun pixel è dunque costituito da un elemento fotosensibile a cui è sovrapposto un elemento ottico con una specifica trasmittanza spettrale. Pixel adiacenti

presentano quindi sensitività spettrali differenti. Il pixel, in questo modo, è considerato come un semplice *contatore* di fotoni per le lunghezze d'onda che vengono trasmesse dal filtro ad esso sovrapposto. L'immagine finale a colori è ricostruita mediante l'interpolazione di questi segnali, secondo algoritmi diversi di demosaicking (si veda ad esempio [1]) e mediante tecniche di conversione del colore successivamente descritte nel paragrafo 1.2.

Il pattern di CFA più comunemente utilizzato è il Bayer GRGB, che prevede l'accostamento di un filtro Blu, uno Rosso e due Verdi. La presenza del doppio filtro verde è motivata dal fatto che (i) la sua risposta spettrale è simile a quella della somma delle risposte spettrali dei fotorecettori dell'occhio umano (detta curva fotopica); (ii) anche nell'occhio umano la distribuzione dei fotorecettori delle medie lunghezze d'onda è percentualmente maggiore che per i fotorecettori nelle regioni blu e rossa dello spettro visibile.

Sono stati proposti patterns alternativi di CFA, con disposizioni particolari dei filtri colorati per i colori primari RGB, in alcuni casi combinati con pixel senza filtri (pattern RGBW); questa configurazione (come in Figura 1.3 sulla sinistra) consente di ricevere specifiche informazioni sulla luminosità della scena sul pixel bianco, ed è quindi particolarmente indicata per scene a bassa luminosità o ad alto range dinamico (per maggiori dettagli si veda ad esempio [2]). Un'altra soluzione, invece,

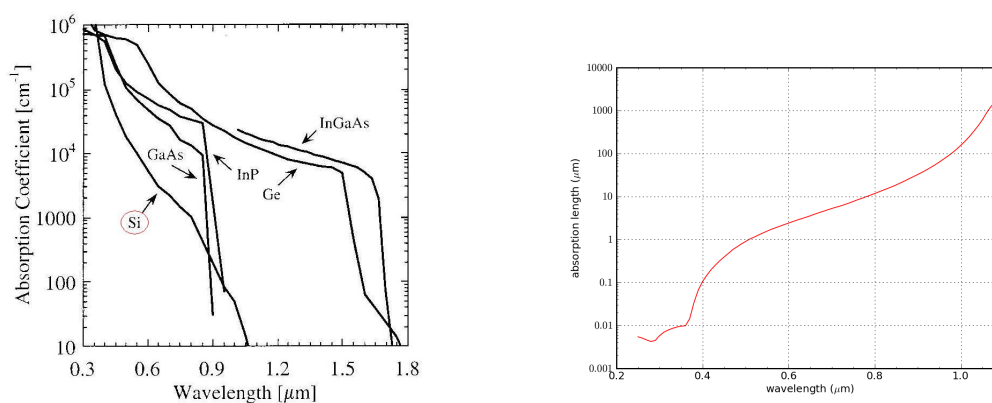


**Figura 1.3** Esempi di pattern RGBW (a sinistra) e CMY (a destra), e relative trasmittanze spettrali.

prevede l'utilizzo di filtri cromatici che trasmettono le informazioni luminose relative non ai colori primari RGB, ma ai loro complementari CMY (Ciano, Magenta, Giallo), come rappresentato in Figura 1.3 sulla destra. Questo consente complessivamente di catturare un maggior segnale (viene filtrato circa 1/3 della luce anzichè

2/3); tuttavia le prestazioni di sistemi basati su filtri CMY sono limitate dal fatto che è comunque tipicamente necessaria una conversione verso spazi colore standard tipo RGB (ad esempio XYZ oppure sRGB o ancora Adobe RGB), operazione che comporta un peggioramento del rapporto segnale rumore (si veda [3]).

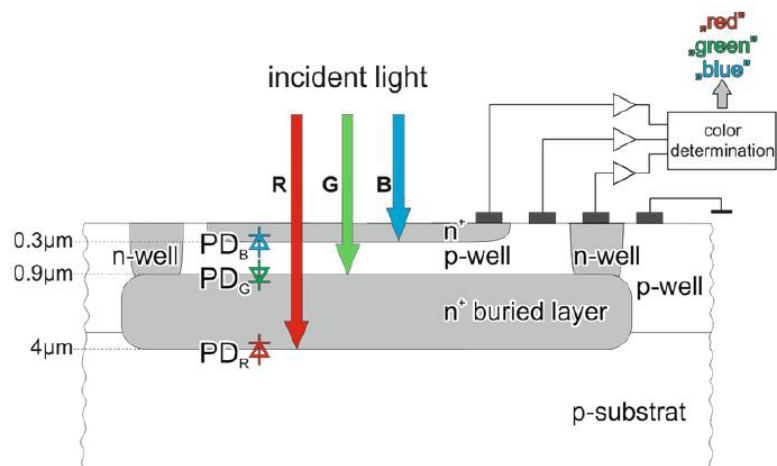
Nel 2002, la ditta Foveon Inc. propose Foveon X3, un nuovo dispositivo sensibile al colore, senza l'impiego di filtri colorati [4]. Il principio di funzionamento del dispositivo sfrutta la dipendenza, nel Silicio, del coefficiente di assorbimento della radiazione incidente dalla sua lunghezza d'onda, come illustrato in figura 1.4.



**Figura 1.4** Andamento del coefficiente di attenuazione in alcuni semiconduttori (a sinistra) e della lunghezza di assorbimento (a destra) nei confronti della lunghezza d'onda nel Silicio.

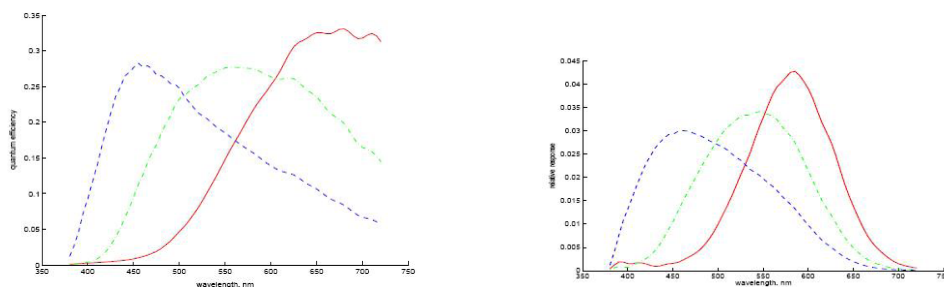
Il grafico della lunghezza di assorbimento rispetto alla lunghezza d'onda della radiazione incidente ha un andamento proporzionale e circa monotono, come si vede, perciò, radiazioni a lunghezza d'onda maggiore (verso il rosso), sono assorbite a profondità maggiore; viceversa, radiazioni a basse lunghezze d'onda (corrispondenti alla regione blu dello spettro), sono assorbite in poche centinaia di nm a ridosso della superficie. Progettando una struttura con tre giunzioni PN impilate (si veda Fig. 1.5), con opportune polarizzazioni agli anodi, Foveon ha così realizzato e messo sul mercato un dispositivo in grado di raccogliere informazioni relative all'assorbimento a profondità diverse, e quindi corrispondenti a tre differenti bande spettrali (indicativamente nel blu, verde e rosso). Al momento della progettazione, è possibile entro certi limiti fissare la forma delle risposte spettrali, operando sulla concentrazione e la profondità delle impiantazioni droganti che formano le tre giunzioni.

Il fatto di non avere un filtro colorato interposto tra scena e sensore consente di evitare la consistente riduzione del segnale luminoso recepito e l'utilizzo successivo



**Figura 1.5** Rappresentazione della sezione di un dispositivo Foveon X3.

di algoritmi di demosaicking, eliminandone gli artefatti legati. Inoltre in fase di realizzazione si evitano tre step successivi di deposizione dei microfiltri organici costituenti i CFA. Di contro, però, con le attuali tecnologie CMOS si può realizzare al massimo un dispositivo in grado di raccogliere informazioni legate a tre colori (massimo numero di impiantazioni consentito dalle tecnologie a triple well) e con risposte spettrali fissate come detto in fase di progetto e non controllabili in alcun modo in fase di utilizzo. Un esempio di tali risposte è mostrato in Figura 1.6.



**Figura 1.6** Tipiche risposte ottenute col sensore Foveon X3 senza (a sinistra) e con (a destra) l'utilizzo di un filtro IR.

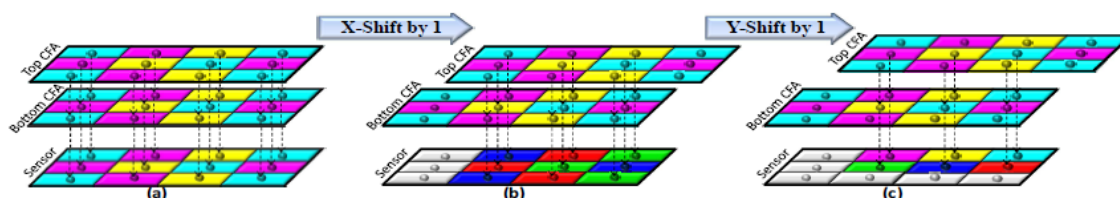
## 1.1 Sensori Tunable

Negli ultimi anni, si va diffondendo un interesse generale nel mondo dell'imaging ad avere sensori con risposte multiple (in numero maggiore a tre) oppure spettralmente accordabili. La motivazione fondamentale di questo orientamento è da ricercare

in una migliore ricostruzione del colore (sensori ad *High Color Accuracy*, HCA), sfruttando le informazioni spettrali aggiuntive. Possibili campi di applicazione sono nella diagnosi medica, nell'analisi di opere d'arte, o nelle procedure di controllo della qualità dei cibi [5, 6].

Può essere necessario avere più informazioni spettrali anche per applicazioni particolari, come ad esempio l'analisi spettrale, in cui si valuta la riflettanza degli oggetti e non solamente il colore, che ne è un'informazione sottocampionata. Si possono citare applicazioni come l'analisi di opere d'arte o, in campo medico, l'analisi istologica della pelle o del fondo oculare. Anche per i motivi menzionati, un trend verso cui ci si sta muovendo è quello di sensori caratterizzati da risposte spettrali accordabili e controllabili elettricamente. In letteratura, sono presenti alcuni articoli riguardanti simulazioni o vere e proprie realizzazioni di questo tipo di sensori, che propongono un principio di accordabilità applicabile ai filtri interposti tra scena e sensore o alla risposta spettrale del sensore stesso. Ne seguono alcuni esempi.

In [7] viene analizzata una struttura con due banchi di CFA sovrapposti, composti da due matrici  $3 \times 2$  di filtri CMY. Un controllo esterno permette di muovere meccanicamente lo strato superiore di filtri, rispetto all'inferiore, sia in direzione orizzontale che verticale. Senza alcuno spostamento, l'immagine che viene ottenuta è quella che si otterrebbe con una normale camera CMY (con risposte spettrali a larga banda, come detto particolarmente indicate per scene poco luminose). Per natura costitutiva dei patterns, ad uno spostamento orizzontale del layer superiore, corrisponde la modalità di acquisizione RGB (caratterizzata da curve spettrali più strette e consigliata per scene più luminose), mentre, ad uno spostamento sia orizzontale che verticale, corrisponde un set di filtri RGBCMY, per una ricostruzione più accurata del colore a più bande spettrali.



**Figura 1.7** Principio di funzionamento della camera a filtri alternabili. a) Situazione iniziale, con spazio colore CMY. b) Uno shift in direzione X, con spazio colore RGB. c) Uno shift in direzione Y con spazio colore RGBCMY.

Tutto ciò, però, a costo di una perdita non indifferente di segnale luminoso, a causa dell'attraversamento del doppio banco di filtri. Date le difficoltà implementative, il sistema descritto è stato finora simulato e sperimentato solamente con filtri esterni.

Un secondo esempio è rappresentato da un brevetto, registrato dalla Fuji, di un dispositivo fotosensibile caratterizzato da un substrato in cui sono disposti i pixel, a cui sono sovrapposti dei layer sensibili alle diverse lunghezze d'onda della luce incidente. La risposta di questi layers può essere controllata elettricamente da un sistema di tensioni a seguito di un preliminare controllo della riflettanza della scena [8].

Più recentemente, nel 2010, Canon ha presentato un sistema considerato essere la prima *Camera multi-banda a singolo scatto* [9]. Il sistema si basa su un sensore CMOS a 50 milioni di pixel e sull'utilizzo di un mosaico di filtri a sei colori. Il risultato di questo approccio è la capacità di catturare un intervallo di colori più ampio e di riprodurre più fedelmente gli oggetti riflettenti, grazie anche a tecniche di scatto a più punti. Ciò viene esemplificato dalla situazione rappresentata in figura 1.8.

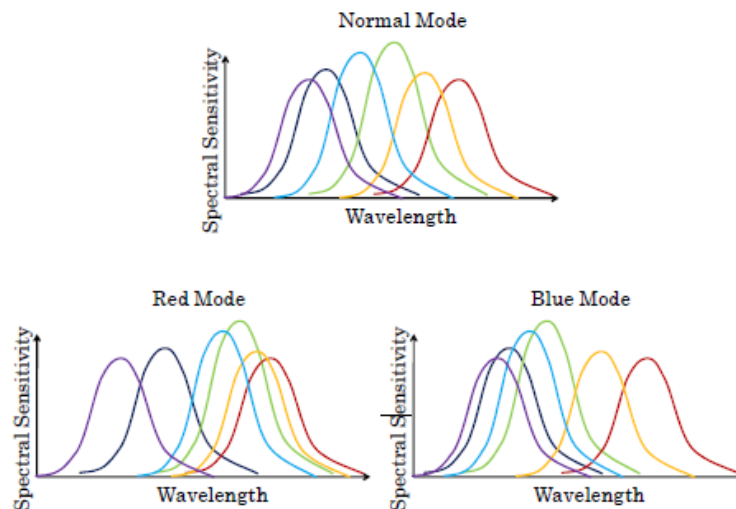


**Figura 1.8** Per dimostrare le capacità della camera Multi-Banda, venne fotografata una farfalla le cui ali riflettevano un colore solo per determinati angoli di scatto. Su un tablet a destra viene esibito il risultato ottenuto dall'angolo per cui si vede la situazione sulla sinistra.

La presenza di segnali acquisiti da più bande spettrali o da bande accordabili, come nei tre esempi descritti, comporta la necessità di sviluppare parallelamente nuovi algoritmi di processing. L'interesse verso questo filone di ricerca è dimostrato da lavori molto recenti. Ad esempio, un algoritmo efficiente di Spectral Imaging viene presentato da Lin in [10]. A partire da un teorico sensore con risposte spet-



trali elettricamente controllabili, viene proposto un flusso di operazioni che vede, innanzitutto, l'identificazione della riflettanza spettrale della scena, tramite un metodo di apprendimento di tipo *Macchina a Vettori di Supporto*. Il passo successivo prevede il tuning delle curve di sensibilità dei canali, opportunamente shiftate lungo lo spettro e pesate per ottenere il miglior risultato in termini di ricostruzione del colore. Se ne può vedere un esempio schematico del funzionamento in Figura 1.9: in una prima acquisizione in modalità standard (risposte spettrali circa equipaziate) il sensore determina le caratteristiche cromatiche della scena; nel caso di netta predominanza di una certa regione dello spazio colore, il sensore adatta le risposte, concentrandole in quella stessa regione (ad esempio nel blu o nel rosso).



**Figura 1.9** Modalità filtro differenti, in base alla riflettanza della scena. Se la scena presenta componenti prevalenti nella parte blu o rossa dello spettro, il sensore presenterà delle curve spettrali adattate e shiftate da una o dall'altra parte.

Anche in [11] viene puntata l'attenzione su un algoritmo che permette una ricostruzione fedele del colore a partire da più risposte spettrali. Esso consente in particolare di svincolarsi dal rumore e da artefatti creati normalmente quando si hanno numerosi canali cromatici. Questi vantaggi sono ottenuti con l'utilizzo della pipeline  $L^3$  (Local, Linear, learned), basata sull'apprendimento preliminare di data sets e sulla suddivisione dell'immagine in *patch*, che vengono trattati differenzialmente dall'algoritmo come zone *flat* o *texture*.



In linea con i trend delle proposte suddette, da un paio d'anni, al Politecnico di Milano, presso il Dipartimento di Elettronica e Informazione, viene condotta una ricerca circa la progettazione e lo sviluppo di un sensore sensibile alla radiazione luminosa, con risposte spettrali accordabili, denominato Transverse Field Detector (TFD). La finalità di questo sensore è quella di rendere disponibili per il mercato dell'imaging una serie di nuove funzionalità che i tipici sensori CMOS, precedentemente descritti nel Paragrafo 1.1, non possono offrire. Si tratta di una tecnologia abilitante, orientata non solo verso l'elettronica di consumo ma anche e anzi maggiormente verso settori di nicchia in cui è richiesta un'accurata conoscenza del colore o addirittura una stima dello spettro dell'immagine.

Negli anni, sono stati mossi passi in avanti nello sviluppo di questo tipo di pixel, dalle simulazioni e studi di fattibilità in tecnologie optoelettroniche [12], alla verifica sperimentale del principio di funzionamento [13], fino all'ottimizzazione su strutture passive e prototipi di strutture attive ottenuta nel precedente run realizzato [14, 15] nel 2011.

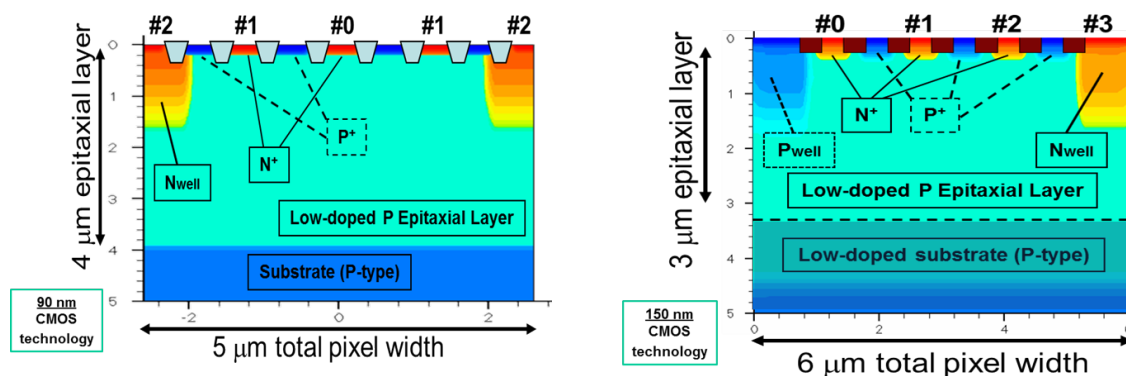
## 1.2 Il Transverse Field Detector

Il Transverse Field Detector (TFD) è un dispositivo fotosensibile in tecnologia CMOS, di tipo filterless e direttamente sensibile al colore, ovvero in grado di fornire, per ogni pixel, informazioni circa tre, o più bande spettrali, senza l'utilizzo di alcun CFA. E' già stato messo in evidenza come l'impiego di filtri colorati attenui il segnale incidente sul sensore e come la realizzazione di questi filtri rappresenti uno step di processo aggiuntivo alla tecnologia CMOS completamente standard. Più pubblicazioni sono state realizzate circa questo innovativo sensore, come [16], [13] e [17].

Fisicamente, osservando ad esempio la sezione di un TFD simmetrico, si può notare uno strato attivo epitassiale di tipo P debolmente drogato (con un drogaggio uniforme di circa  $10^{15} \text{cm}^{-3}$ ), cresciuto su un substrato P altamente drogato. Tale combinazione è comune in molte tecnologie, in particolare in quelle di tipo *CMOS Image Sensors* (CIS) [18, 19]. Come rappresentato nella cross section di Fig. 1.10, tre regioni di tipo n+ (picco attorno a  $10^{20} \text{cm}^{-3}$ ) e due regioni di tipo Nwell, complessivamente disposte in maniera simmetrica, ricoprono il doppio ruolo di anodi di polarizzazione e raccolta delle fotocariche. Polarizzando gli anodi a diverse tensioni,

è possibile ottenere diverse configurazioni di campo elettrico nella regione epitassiale, che costituisce la regione attiva del dispositivo. Per permettere il corretto funzionamento di questo tipo di struttura, costituita dall'accostamento di anodi n+ in un unico substrato (come detto debolmente drogato), va garantito l'isolamento elettrico di ognuna di queste regioni da quelle adiacenti. Questo argomento viene accuratamente approfondito da Langfelder in [12] e viene mostrato come, interponendo tra gli anodi delle impiantazioni fortemente drogate P e delle STI (Shallow Trench Isolation), si evitano problemi di corrente di *punch-through*, pur mantenendo il desiderato profilo di campo elettrico.

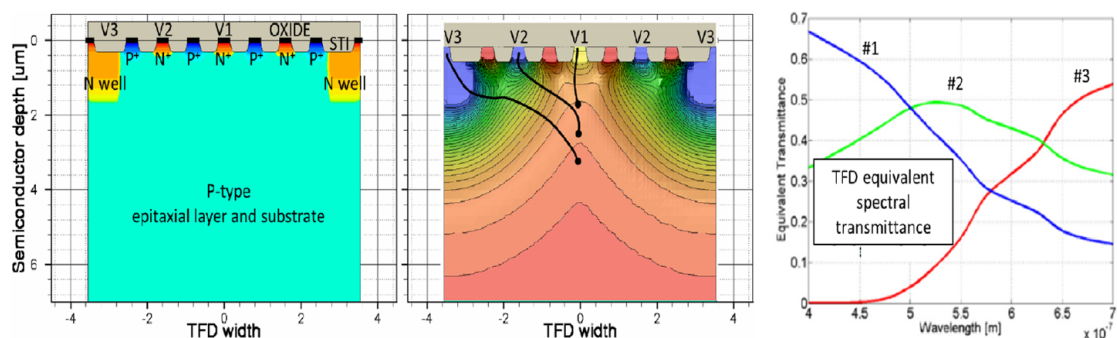
Oltre alla versione simmetrica del TFD, ne sono state implementate anche versioni asimmetriche, ovvero caratterizzate da tre soli elettrodi di raccolta, anzichè cinque. Tale struttura, come si vedrà a breve [20], garantisce un Fill Factor (rapporto tra l'area del pixel sensibile alla luce e quella complessiva occupata dal pixel) complessivamente migliore. Rispetto alla struttura simmetrica, da uno dei due lati, accanto all'anodo centrale, viene inserita una Pwell, che permette l'interruzione del campo elettrico alla fine del pixel (si veda nuovamente la Fig. 1.10).



**Figura 1.10** Esempio di struttura di un TFD simmetrico disegnato in tecnologia 90 nm (sinistra). Si distinguono i contatti n+ separati da STI e impiantazioni p+, su substrato debolmente drogato p. A destra è mostrato un esempio di struttura asimmetrica a 4 colori disegnata in tecnologia 150 nm.

Il Principio di funzionamento del dispositivo sfrutta la dipendenza del coefficiente di assorbimento della luce dalla lunghezza d'onda, nel Silicio (si veda nuovamente la Figura 1.4). Si è visto nella sezione precedente come fotoni appartenenti a radiazioni con una lunghezza d'onda elevata (bassa energia) generino delle coppie elettrone-lacuna - in media - più in profondità, rispetto a radiazioni di lunghezza d'onda inferiore (maggiore energia). Questo è lo stesso principio fisico che è alla base del

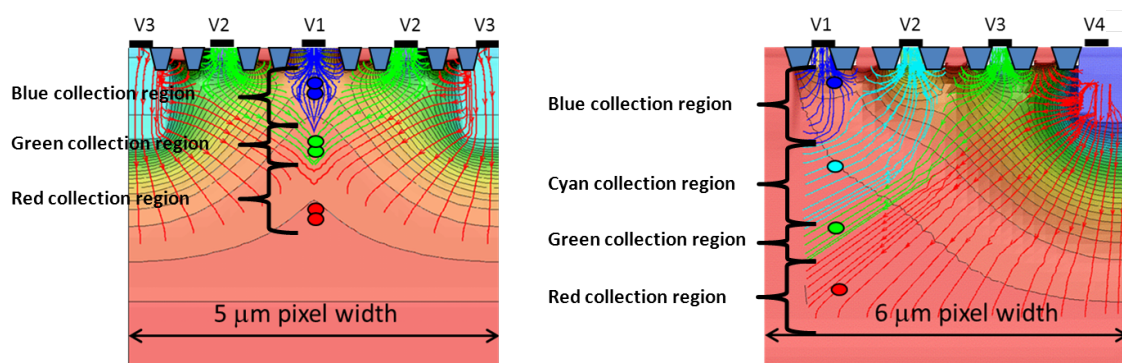
funzionamento del sensore Foveon X3. La principale differenza del TFD rispetto al Foveon X3 risiede tuttavia nella fisica costitutiva dei due sensori e nel principio operativo attraverso il quale la nota dipendenza fisica viene sfruttata. Infatti, mentre il secondo è realizzato impilando tre giunzioni PN polarizzate inversamente, nel TFD viene polarizzata inversamente, e quindi svuotata, un'unica regione utile alla raccolta dei portatori. Un'unica zona fotosensibile viene in questa maniera condivisa dai diversi elettrodi di polarizzazione/raccolta, in una configurazione dipendente dalle tensioni applicate. Il principio è facilmente estendibile all'implementazione di sensori con più di tre differenti sensibilità spettrali (si veda ad esempio il sensore a destra in Fig. 1.10).



**Figura 1.11** Simulazioni Dessis del principio di funzionamento di un TFD simmetrico la cui struttura di drogaggi è mostrata a sinistra. La figura centrale mostra come le linee di forza del campo elettrico ottenuto non siano ortogonali alla superficie ma mostrino componenti trasversali che consentono di guidare a contatti diversi le cariche generate a profondità diversa. Il risultato è una diversa sensibilità spettrale dei 3 contatti, come mostrato nella figura di destra.

Il punto cruciale del funzionamento del dispositivo, che lo differenzia dalla stragrande maggioranza dei pixel per imaging in tecnologia CMOS, sta infatti nell'applicazione di un campo elettrico *non convenzionale*, come rappresentato schematicamente in Figura 1.11. E' noto che la polarizzazione inversa di una giunzione (ad esempio un'impiantazione N su substrato P) avviene tramite due soli contatti, uno positivo e uno negativo, creando un campo elettrico che permette di trascinare le cariche in direzione ortogonale alla superficie. Nel caso in analisi, invece, si applicano delle tensioni progressive ai tre anodi di raccolta (V1, V2 e V3), generando un campo elettrico caratterizzato da linee di forza oblique rispetto alla superficie. Come si può notare nella Figura 1.12, il risultato complessivo della polarizzazione di tutti gli anodi, come ci si aspetta, è la sagomatura della zona svuotata sottostante in maniera tale da ottenere la configurazione di campo elettrico trasversale desiderata.

La tensione  $V_1$  dell'anodo blu, sarà quella di riferimento,  $V_2$ , dell'anodo verde, sarà superiore a  $V_1$  e  $V_3$ , rosso, dovrà essere superiore, uguale o, al limite, leggermente inferiore a  $V_2$ . Si riesce ad attuare una raccolta efficiente anche con  $V_3 < V_2$  perché le cariche legate alla radiazione rossa vengono raccolte da una well, che ha una maggiore capacità di formare il campo elettrico in profondità su un bulk di tipo P, rispetto ad un'impiantazione superficiale.



**Figura 1.12** Linee di forza del campo elettrico ottenuto con tensioni progressive. Le linee sono tracciate solo per zone con campi elettrici di intensità significativa.

Le componenti cromatiche del raggio di luce incidente vengono dunque assorbite a diverse profondità e le corrispondenti fotocariche vengono separate e trascinate dal campo elettrico trasversale ai diversi anodi di raccolta. La radiazione blu (attorno ai 400 nm) ha una lunghezza di assorbimento di qualche centinaio di nm, quindi interagisce subito col layer attivo; quella verde (centrata intorno ai 550 nm) ha circa  $1 \mu\text{m}$  di lunghezza di assorbimento; infine le lunghezze d'onda maggiori (nel rosso, intorno a 650 nm) vengono assorbite con una lunghezza di penetrazione dell'ordine di 3-4  $\mu\text{m}$ .

Con una struttura di TFD profonda almeno 3-4  $\mu\text{m}$  si riesce a realizzare una separazione delle componenti RGB garantendo per ogni canale un picco di assorbimento, in corrispondenza dei tre colori primari. In uscita dal sensore si ottengono delle foto correnti il cui andamento spettrale è fortemente dipendente dalla lunghezza d'onda incidente (si veda la Fig. 1.11 a destra). L'andamento delle risposte spettrali dipende dal campo elettrico creato nell'unica regione di svuotamento, e può essere quindi accordato, come verrà successivamente descritto nel paragrafo 1.4.

### 1.3 Valutazione delle Prestazioni

Per effettuare un confronto tra un sensore filterless e i sensori a CFA, la cui raccolta avviene tramite l'uso di un mosaico di filtri colorati, è utile introdurre il concetto di *filtro equivalente* e relativa *Trasmittanza Spettrale*: essa è definita dal rapporto tra la fotocorrente  $i_n(\lambda)$  ottenuta in uscita da un canale cromatico di un sensore filterless, e la fotocorrente *bianca*  $i_w(\lambda)$  che verrebbe generata in un pixel standard (ad esempio una giunzione PN) di ugual area, costruito nella medesima tecnologia e senza alcun filtro sovrapposto [16]:

$$T_n(\lambda_i) = i_n(\lambda_i)/i_w(\lambda_i). \quad (1.1)$$

Per il TFD, la corrente bianca  $i_w(\lambda_i)$  è corrispondente alla somma delle fotocorrenti  $i_n(\lambda_i)$  relative ai diversi  $n$  colori, ovvero:

$$i_w(\lambda_i) = \sum_{n=1,2,3} i_n(\lambda_i). \quad (1.2)$$

E' importante sottolineare che tre filtri fisici di un CFA, invece, assorbono una notevole quantità di radiazione incidente, quindi sarà sempre verificata per questi pixel, la relazione:

$$i_w(\lambda_i) > \sum_{n=1,2,3} i_n(\lambda_i). \quad (1.3)$$

Ponendo davanti a pixel non sensibili al colore dei CFA con trasmittanza spettrale uguale a quella dei filtri equivalenti sopra definiti, si otterrebbe la stessa dipendenza spettrale dal segnale rivelato che si ottiene col TFD in quella determinata configurazione. Un esempio di trasmittanza spettrale dei filtri equivalenti di un TFD è già stato mostrato in Fig. 1.11.

Dai dati forniti in uscita al sensore (siano essi analogici, ad esempio una corrente o una carica, oppure digitali), si ottiene una misura le cui informazioni relative al colore sono strettamente dipendenti dal dispositivo utilizzato, sia esso un sensore a TFD o CFA. E' necessario in generale convertire questi dati in uno spazio colore indipendente dal dispositivo (come per esempio il CIE 1931 XYZ) per potere operare un confronto oggettivo in termini di prestazioni. Questo passaggio può avvenire secondo diversi algoritmi. Quello più utilizzato per la sua semplicità computazionale prevede una trasformazione lineare dallo spazio colore del dispositivo ad uno spazio

standard, utilizzando una Matrice di Correzione del Colore (CCM). Tale matrice si ottiene tipicamente mediante una minimizzazione dell'errore di ricostruzione del colore su un numero  $q$  di campioni spettrali limitato e di interesse (ad esempio una carta colore di riferimento) [21].

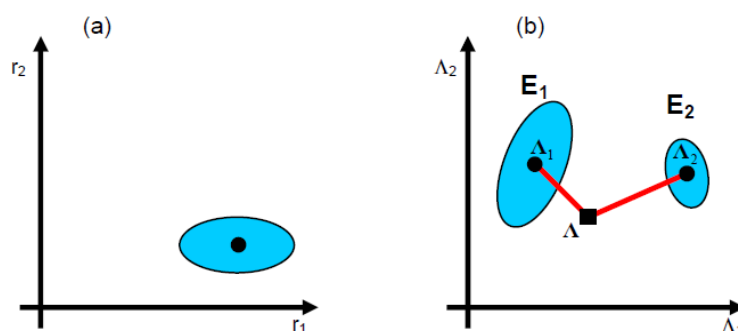
$$CCM = \begin{bmatrix} X_q \\ Y_q \\ Z_q \end{bmatrix} * PINV \left( \begin{bmatrix} R_q \\ G_q \\ B_q \end{bmatrix} \right)$$

Nell'equazione sopra, il pedice  $q$  indica un vettore riga a  $q$  elementi; i valori X, Y e Z sono i valori (teorici) nello spazio XYZ di riferimento dei  $q$  colori presi come target; i valori R, G e B sono invece quelli ottenuti dal sensore preso in considerazione, ad esempio saranno proporzionali tramite un coefficiente di conversione alle fotocorrenti  $i_{n,q}$  ottenute per un TFD a  $n = 3$  bande per i  $q$  colori di riferimento. La notazione PINV indica la matrice pseudo-inversa.

La condizione di Luther [22] stabilisce che, se le risposte spettrali del sensore sono combinazioni lineari delle funzioni di risposta spettrale dei fotorecettori dell'occhio umano (i coni), il sensore è di tipo *colorimetrico*; per un sensore colorimetrico l'operazione di conversione del colore mediante la CCM non introduce errore di ricostruzione, in assenza di rumore.

La condizione di Luther non è rispettata tuttavia nella stragrande maggioranza dei casi (incluso quello in questione); perciò vi è un certo errore deterministico (cioè anche in assenza di rumore) legato al passaggio ad uno spazio colore *device-independent*. Tale errore è accettabile purchè sia mediamente non percepibile dall'osservatore di interesse nell'applicazione (tipicamente l'occhio umano). In [3] viene mostrato come tale metodo di passaggio a uno spazio colore indipendente dalla camera, non debba tuttavia prendere in considerazione solo la minimizzazione dell'errore medio deterministico di ricostruzione descritto, ma debba - per un sensore reale - tenere anche conto dell'amplificazione del rumore dovuta alla moltiplicazione dei segnali (e del rumore)  $R_q$ ,  $G_q$ , e  $B_q$  per i coefficienti della CCM stessa. Tale compromesso nell'algoritmo di minimizzazione del rumore è schematicamente rappresentato nella figura 1.13.

Per ciascuno dei  $q$  colori target, viene definito errore di ricostruzione  $\Delta E$  la distanza tra le sue coordinate di colore teoriche, e quelle ricostruite mediante la trasformazione descritta, a partire dai dati sperimentali. Tale distanza può essere quella geometrica a patto che lo spazio colore sia di tipo percettivamente uniforme



**Figura 1.13** La figura rappresenta in a) l'acquisizione di una camera in un generico spazio colore  $(r_1, r_2)$ , con un certo valor medio (indicato dal punto) e una nuvola di rumore gaussiano attorno. In b) viene raffigurato uno spazio colore device-independent  $(\Lambda_1, \Lambda_2)$  al cui interno sono presenti il colore teorico (quadrato) e due ricostruzioni  $E_1$  e  $E_2$ . L'errore di ricostruzione deterministico di  $E_1$  è minore (il valor medio di  $E_1$  è più vicino al vero colore) ma il suo rumore è maggiore: questo comporta che l'errore complessivo (deterministico più statistico) sia mediamente minore per la trasformazione  $E_2$ .

(ciò significa che una differenza  $\Delta E$  in una regione qualunque dello spazio colore produce sempre un cambio di percezione visiva approssimativamente della stessa entità. Basta, a questo punto, calcolare la distanza euclidea tra i due punti d'interesse per ottenere l'errore di colore). Uno spazio colore che soddisfa tali condizioni è ad esempio lo spazio  $L^*a^*b^*$ .

Nel Capitolo 2 di questa tesi, vengono allora utilizzati come parametri di merito:

1. il valore del  $\Delta E_{ab}$ , ottenuto da simulazioni in assenza di rumore, e rappresentativo dell'errore deterministico dovuto alla trasformazione dallo spazio non colorimetrico del sensore TFD ad uno spazio standard;
2. i coefficienti della matrice di correzione CCM, rappresentativi della propagazione del rumore e quindi dell'amplificazione dell'errore statistico (per semplificare si può osservare come un coefficiente negativo con valore assoluto elevato comporti una notevole riduzione di segnale, dovuta alla sottrazione di due termini, con una contemporanea amplificazione del rumore, i cui contributi si sommano quadraticamente).

E' scopo della progettazione, quindi, individuare il set di filtri con le risposte che permettono di avere dei coefficienti negativi della CCM con valore assoluto più basso possibile, pur mantenendo un accettabile errore deterministico (si può a tal punto osservare che una differenza di colore  $\Delta E_{ab}$  inferiore a 3 risulta difficilmente percepibile dall'occhio umano).

## 1.4 La tunability nel TFD

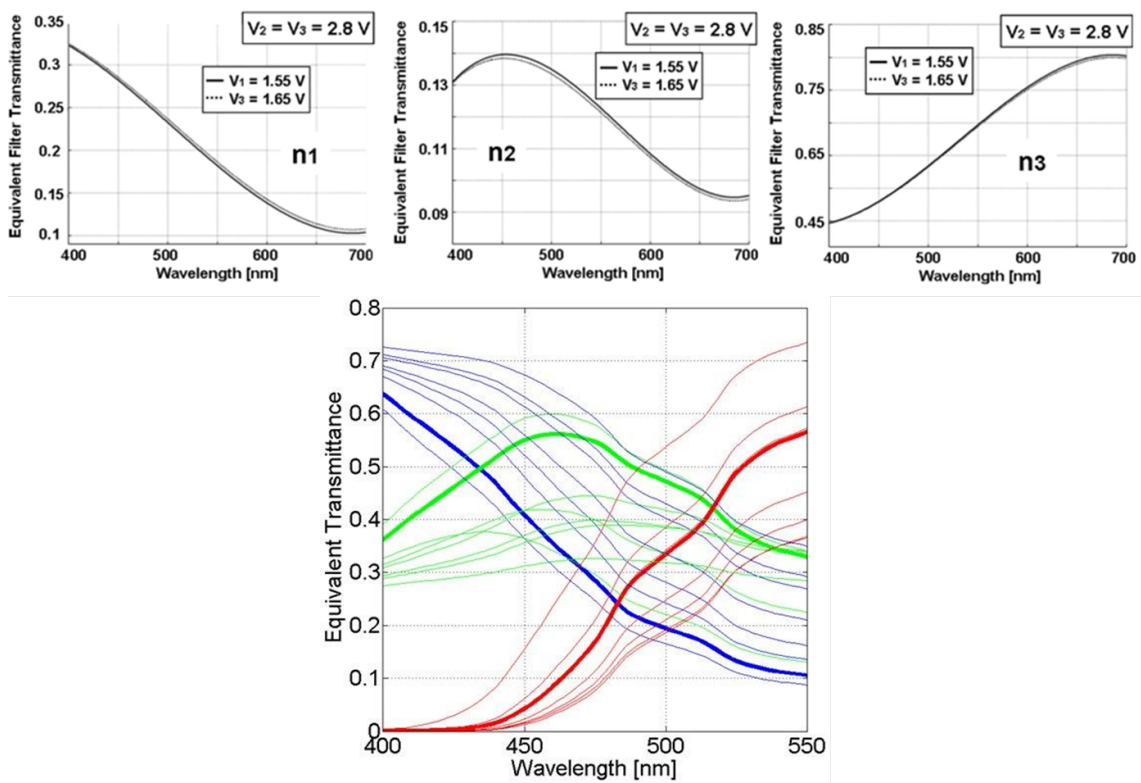
La più peculiare caratteristica del TFD è quella di essere un sensore con risposte spettrali accordabili, direttamente controllabili elettricamente, mediante le tensioni applicate. Sfruttando questo principio, è possibile realizzare sensori il cui spazio colore è adattabile alla scena, oppure sensori con risposte multiple, per applicazioni di imaging multispettrale.

Generalmente, con sensori convenzionali, questa tecnica può essere implementata, ma con l'utilizzo di altri filtri interposti tra scena e sensore, che ne fanno abbassare notevolmente l'efficienza quantica [23]. E' interessante notare che, con un sensore a risposte spettrali accordabili, ciò non avviene. Cambiando i valori di tensione agli anodi, infatti, non viene alterata l'efficienza quantica del dispositivo, dato che vengono semplicemente redistribuite le cariche raccolte, in maniera corrispondente alla particolare configurazione. Dato un certo pattern di tensioni applicato, aumentandone una, il relativo anodo avrà al di sotto una regione svuotata più profonda, quindi raccoglierà cariche generate più in fondo. Questo corrisponde ad uno spostamento del picco della propria risposta spettrale verso lunghezze d'onda maggiori.

Intuitivamente, questo concetto può essere spiegato con l'esempio proposto in [16] e visibile anche in figura 1.14 in alto. La linea continua rappresenta un'interpolazione dei dati ottenuti per i filtri equivalenti in un TFD con il pattern di tensioni indicato. In seguito, aumentando la tensione dell'anodo n1 di soli 100 mV, si ottengono le curve di trasmittanza raffigurate con una linea tratteggiata. Si può vedere che la curva spettrale di n1 venga, seppur leggermente, spostata verso lunghezze d'onda maggiori. Contemporaneamente, mantenendo costanti le tensioni su n2 e n3, si nota uno spostamento in direzione opposta delle rispettive curve. Successivi miglioramenti del dispositivo hanno comportato un sensibile aumento dell'accordabilità spettrale (immagine in basso della Fig. 1.14).

Cambiando le tensioni applicate agli anodi, quindi, è possibile modificare le risposte spettrali dei canali del TFD. Agendo sulle risposte spettrali, di conseguenza, si può modificare lo spazio colore del dispositivo. Avendo un controllo esterno dello spazio colore, si può quindi modificare il comportamento del sensore nell'acquisizione del colore della scena, che è il concetto alla base della *tunability*. In più, potenzialmente si potrebbe realizzare un controllo dello spazio colore a livello di cluster di pixel, piuttosto che dell'intera matrice, in modo da ottimizzare l'acquisizione e la ricostru-





**Figura 1.14** In alto: Risultati sperimentali che mostrano lo shift delle risposte spettrali di un TFD; la linea continua si riferisce ad una situazione per cui  $V_1=1.55$  V,  $V_2=V_3=2.8$  V. Aumentando  $V_1$ , portandola a  $V_1=1.65$  V si arriva alla situazione con linea tratteggiata. In basso sono illustrati i notevoli miglioramenti in termini di tunability ottenuti nei run successivi.

zione del colore su diverse porzioni della scena. In questo si è però limitati dalla necessità di avere tanti circuiti di controllo delle tensioni, per quanti sono i cluster in cui si è suddiviso il sensore.

L'accordabilità delle risposte del sensore è anche influenzata dalla finestra d'illuminazione. Supponendo il flusso incidente sulla parte centrale del sensore, è stato dimostrato che più è stretta la finestra d'illuminazione, maggiore è la possibilità di controllare le risposte spettrali con le tensioni. Più è larga la finestra (maggiore è il flusso ricevuto), più alto sarà il rapporto segnale rumore, ma le curve di sensitività presenteranno una larghezza maggiore e quindi si sovrapporranno di più. Ciò avviene a causa della fisica del dispositivo, dato che il campo elettrico trasversale agisce nella zona immediatamente al di sotto dell'anodo centrale. Si può capire, quindi, come le specifiche di *tunability* siano contrastanti con quelle richieste per avere un buon Fill Factor, e di conseguenza un alto rapporto segnale-rumore.

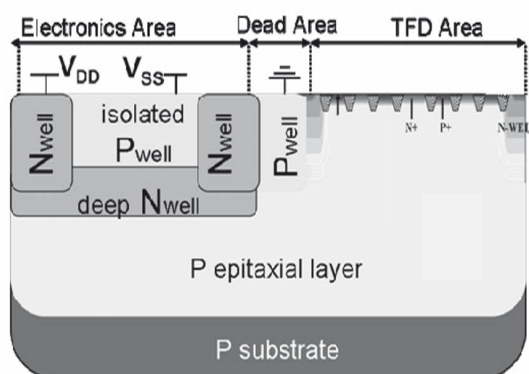
## 1.5 Limiti alla scalabilità del pixel

Il mercato ha come prerogativa l'integrazione di più funzionalità, e quindi più dispositivi nello stesso sistema, cercando di ottenere le massime prestazioni da ciascuno di essi. Nel campo dell'imaging, si punta molto all'aumento di risoluzione delle camere, per cui è necessaria la riduzione delle dimensioni dei singoli pixel, per permetterne l'aumento di numero all'interno di un unico sensore.

Da quello che è stato descritto fino a questo punto, si è capito che il TFD basa il suo principio di funzionamento sulla generazione di un campo elettrico trasversale. Va allora precisato che è necessario che la larghezza del dispositivo sia adeguata a far persistere le linee di campo, ovvero va garantito che la componente orizzontale sia confrontabile con quella verticale del campo e non diventi trascurabile rispetto ad essa. Dato che, allora, per far avvenire un'efficiente separazione delle cariche blu e verdi, è necessaria una regione svuotata almeno di circa  $1.5/2\mu m$ , andrà garantita questa lunghezza anche lungo la direzione orizzontale, non considerando la raccolta delle cariche rosse, la cui raccolta può avvenire comunque per diffusione fino alle Nwell. Questa necessità non è stata evidenziata nei lavori precedenti, dato che, fino allo stato attuale, non sono state utilizzate tecnologie o dimensioni tali da ricadere nel problema.

La scalabilità del singolo pixel, è in ogni caso limitata dalla tecnologia, dato che

vanno rispettati i vincoli riguardanti dimensioni e distanze minime delle impiantazioni. Questi limiti saranno poi meglio richiamati nella Sezione 2.3.1.



**Figura 1.15** Cross-section di un pixel, al cui interno si individua la struttura del TFD (sulla destra), l'area dedicata allo sviluppo dell'elettronica di lettura (sulla sinistra) e la Pwell che garantisce l'isolamento tra le due.

La scalabilità delle dimensioni del pixel è ulteriormente limitata dalla necessaria presenza di tre elettroniche di lettura (una per colore) all'interno di ogni pixel attivo di TFD. Un ulteriore problema è quello di dover integrare, nel medesimo pixel, elettroniche che funzionano a livelli di polarizzazione diversa: la casa produttrice, infatti, impone la necessità di mantenere determinate dimensioni e distanze tra le well adiacenti, come ad esempio (i) la Nwell di raccolta del rosso di un TFD e l'adiacente Pwell che lo separa dall'ulteriore Nwell in cui sono disegnati i transistori di lettura (si veda la Fig. 1.15); oppure (ii) la Pwell che separa Nwell che isolano elettroniche di diversi canali cromatici. Allo stato attuale, da quando è stato presentato il primo prototipo di TFD, si è riusciti a dimostrarne il principio di funzionamento, sia su pixel passivi, sia su pixel attivi. Sono state anche realizzate le prime minimatrici di pixel attivi 2x2, per verificare il possibile accostamento tecnologico di più pixel. Il passo successivo da compiere è quello di utilizzare il TFD alla base di un vero e proprio sensore d'immagine, costituito da una matrice di pixels, seppur con risoluzione inizialmente limitata.

E' scopo di questa tesi investigare la scalabilità del TFD, sia nella versione simmetrica, che asimmetrica, tenendo in conto tutti i vincoli sopra citati. Si opererà verificando la possibilità di diminuire la dimensione del singolo dispositivo, dapprima agendo sulla geometria e provando (a livello di simulazione) a utilizzare una tecnologia più scalata Capitolo 2.

Un secondo scopo è quello di riprogettare le elettroniche di pixel adiacenti per permettere la condivisione delle well tra di essi, ai fini di ridurre le dimensioni equivalenti del singolo pixel. Si illustrerà dunque nel Capitolo 3 la situazione implementata nel nuovo run, in cui è stata disegnata una matrice 8x8 e un'altra 64x64, con differenti modalità di lettura. Sono stati considerati tutti i problemi legati all'affiancamento dei dispositivi e delle relative elettroniche di lettura. A tal proposito si è cercato di ridurre le dimensioni dei pixel, facendo condividere le stesse well a elettroniche di lettura per segnali relativi allo stesso colore (quindi operanti agli stessi livelli di tensione), ma di pixel differenti.

Infine, il Capitolo 4 discuterà dell'elettronica esterna per la generazione dei segnali logici di indirizzamento delle due matrici realizzate.

# Capitolo 2

## Simulazioni

*A partire dai risultati ottenuti dalle simulazioni eseguite nel run precedente (tecnologia 150 nm), poi confermati dalle misure sperimentali, si è cercato di ottenere risultati confortabili anche pianificando uno sviluppo in 90 nm, tenendo i conto i vincoli dettati dalla tecnologia e dal principio di funzionamento del TFD.*

### 2.1 Problemi di scaling nei dispositivi TFD

Considerando sensori di immagine a pixel attivi (APS), se ne possono scalare le dimensioni agendo sia sull'elemento fotosensibile, sia sulla circuiteria integrata per la lettura. L'elettronica in un pixel attivo a TFD, allo stato attuale, occupa circa il 70% delle dimensioni totali. Nonostante questo limite, si è voluto provare a spingere le dimensioni della parte fotosensibile del dispositivo studiato ai limiti consentiti dalle tecnologie optoelettroniche disponibili.

A tal proposito, in questo capitolo vengono dapprima riassunti i risultati precedentemente ottenuti in una tecnologia a 150 nm, descrivendo la metodologia utilizzata per l'analisi, e in seguito sono mostrati i nuovi risultati di simulazioni operate considerando una tecnologia CMOS a 90 nm. Tale tecnologia è proposta al momento ad esempio da TSMC ([18]) ed è nella roadmap di UMC ([19]).

Come già accennato nella Sezione 1.5, i principali limiti che impediscono uno scaling molto spinto dei pixel attivi contenenti TFD sono dovuti: *i*) alle distanze e larghezze minime delle impiantazioni droganti n+ e p+ che formano il dispositivo (limite tecnologico); *ii*) al profilo del campo elettrico necessario al TFD per funzionare correttamente (limite fisico, legato al principio di funzionamento del TFD, non

condiviso con gli altri APS).

Per quanto riguarda il limite tecnologico, la casa produttrice impone delle dimensioni minime da rispettare, sia per larghezza che per distanza tra due impiantazioni vicine. L'architettura del sensore TFD prevede la presenza, tra gli anodi n+ di polarizzazione/raccolta, di una sequenza p+/STI: uno scaling tecnologico di un fattore  $S$  si traduce direttamente in uno scaling della larghezza del pixel del medesimo fattore, in quanto indicativamente sia le impiantazioni superficiali, sia le STI, sia le well scalano tutte con lo stesso fattore  $S$ .

Considerando il secondo problema sopra citato invece, il campo elettrico che si ottiene nella zona svuotata, applicando le tensioni agli anodi, deve avere un profilo trasversale che permetta alle fotocariche generate nella zona centrale del dispositivo, di essere correttamente indirizzate ai corrispondenti anodi. Diminuendo le dimensioni del singolo TFD, si va incontro ad una raccolta dei portatori attraverso linee di forza del campo elettrico che tendono a diventare sempre più *verticali*, piuttosto che trasversali. In altre parole, la loro componente orizzontale diventa molto più piccola di quella verticale. Considerando che la maggior parte della radiazione visibile viene assorbita in circa  $3 \mu\text{m}$ , nel momento in cui la dimensione laterale del pixel diventa minore di questo numero, l'effetto descritto comincia a essere rilevante. E' un caso ottenibile con tecnologie intorno ai 90 nm, che sono dunque oggetto di studio.

La metodologia di analisi utilizzata prevede un'ottimizzazione empirica delle risposte spettrali, basata sui risultati di simulazioni operate a diverse tensioni di bias e successivamente analizzate e raffinate. Tale ottimizzazione non avviene completamente al buio, ma in funzione anche dell'esperienza e delle previsioni teoriche che si possono fare per intuire la variazione di responsività al variare delle tensioni applicate.

Tale approccio porta comunque alla computazione di un numero relativamente alto di simulazioni. Un approccio semplificativo avrebbe potuto essere ottenuto ad esempio in Matlab, descrivendo la geometria di raccolta dei portatori all'interno di un dominio che simulasse la zona attiva di un TFD. In tal modo il tempo di simulazione sarebbe stato fortemente ridotto. Si è tuttavia preferito implementare tutte le simulazioni in Dessis poichè in tale modo si può meglio tenere in conto degli effetti di assorbimento superficiale (interfaccia con ossido ed STI, zone fortemente drogate p+ ed n+), della raccolta per diffusione nelle zone non svuotate, e di eventuali fenomeni non voluti (breakdown e/o punch-through).

Il TFD è stato simulato in approssimazione 2D. Ciascuna simulazione ottenuta al

vairare delle tensioni e/o della finestra di illuminazione è stata analizzata secondo i due parametri descritti nel paragrafo 1.3, per tenere conto sia degli errori statistici che deterministici nella ricotruzione del colore. Si è così costruito un grafico finale riassuntivo delle prestazioni, per confrontare i risultati ottenibili con una tecnologia a 90 nm, rispetto a quelli già verificati su una tecnologia a 150 nm.

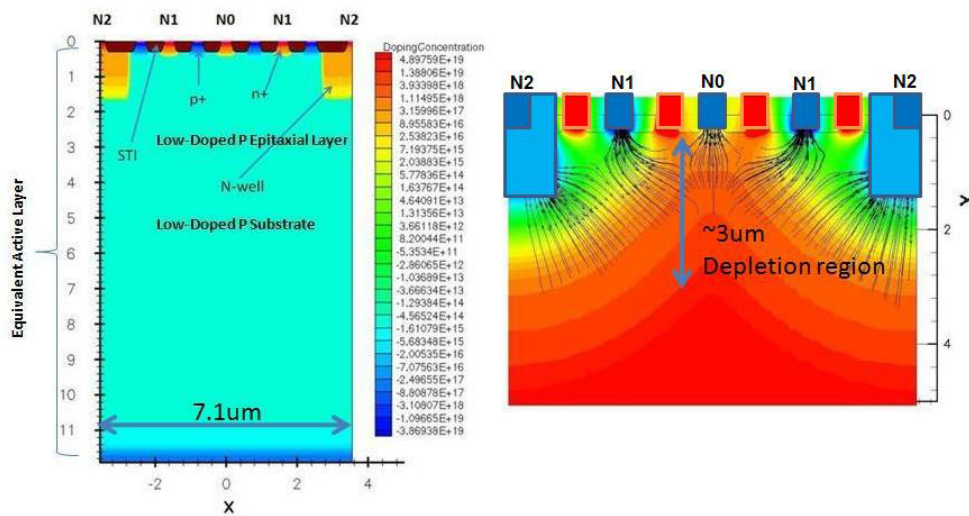
## 2.2 Risultati ottenuti su Strutture in 150 nm.

### 2.2.1 Descrizione dei dispositivi

Le strutture utilizzate per il run precedente sono state progettate e realizzate in tecnologia LF150, processo modulare CMOS a 150 nm, caratterizzata da un numero massimo di metal pari a 6 e tensioni di 1.8 V. Grazie all'utilizzo del software *ISE-TCAD Dessis*, si è disegnato il dispositivo, definendo opportunamente i profili delle impiantazioni ioniche realizzati nella tecnologia di riferimento. I dispositivi sono stati disegnati alle minime dimensioni possibili senza tuttavia violare le regole di design. La stessa procedura è stata seguita per disegnare sia un dispositivo simmetrico, che uno asimmetrico.

Il substrato del dispositivo è costituito da un layer epitassiale debolmente drogato di tipo p con una concentrazione di droganti  $N_a \approx 1.6 \cdot 10^{15} \text{cm}^{-3}$ . I cinque anodi di polarizzazione e raccolta sono definiti da tre impiantazioni n+ centrali, che vanno a definire i terminali di raccolta per le cariche fotogenerate da radiazione blu e verde e da due nwell periferiche (contattate comunque da due regioni drogate n+) responsabili della raccolta delle cariche relative alla radiazione rossa. Il motivo di questa scelta sta nel fatto che, in questo modo, si riescono a raccogliere le cariche fotogenerate dai fotoni "rossi" più in profondità, che si muovono sia per deriva che per diffusione. Inoltre, grazie a questo accorgimento, si riesce a creare un migliore profilo di campo elettrico per la raccolta, anche a più basse tensioni rispetto al caso in cui si avessero solo impiantazioni n+. Il profilo di drogaggio delle impiantazioni n+ ha un picco  $N_d \approx 3 \cdot 10^{20} \text{cm}^{-3}$  e profondità di circa  $0.3\mu\text{m} - 0.43\mu\text{m}$ ; mentre le nwell esterne sono profonde  $1\mu\text{m} - 1.5\mu\text{m}$  con un picco di drogaggio pari a  $N_d \approx 2 \cdot 10^{17} \text{cm}^{-3}$ . Gli anodi sono separati da impiantazioni p+ (con profilo di drogaggio molto simile a quello delle n+) e Shallow Trench Isolations (STIs), che permettono l'isolamento elettrico tra gli stessi, ovvero evitano corrente di punch-through ed effetti di tunneling band-to-band, come già accennato nel Capitolo 1.

Il dispositivo simmetrico finale che è stato simulato, e successivamente realizzato, visibile in Figura 2.1 insieme ad un esempio di configurazione di linee di campo, è largo complessivamente  $7.1\mu m$ , utilizzando, in fase di progettazione, le dimensioni e le distanze minime consentite dalla tecnologia.



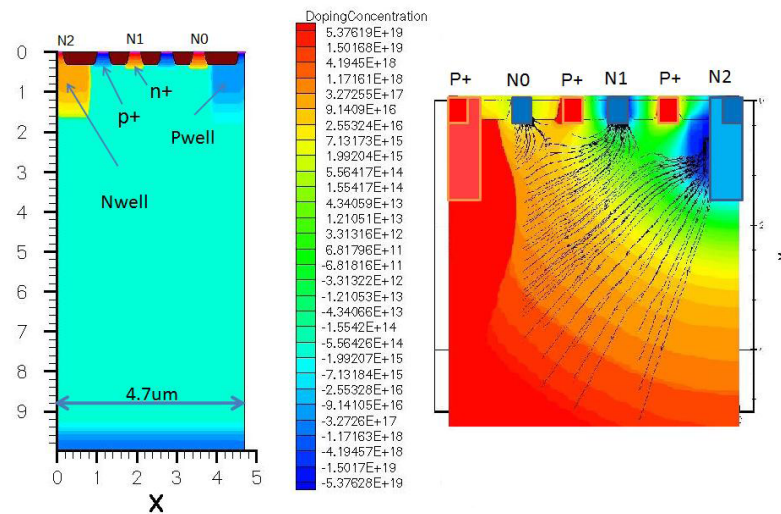
**Figura 2.1** TFD simmetrico a 3 colori. Sulla sinistra viene rappresentata la struttura del TFD, con una scala di riferimento per il profilo di drogaggio adoperato. A destra invece, si individuano le linee di forza del campo elettrico e la regione di svuotamento determinati dal set di tensioni scelte.

Per il dispositivo asimmetrico sono state adottate le stesse scelte per quanto riguarda i profili di drogaggio, ma, per natura del dispositivo stesso, sono presenti solo tre impiantazioni di tipo n (in particolare due n+ e una nwell) e la struttura complessiva è terminata dall'altro estremo con una pwell, che interrompe l'andamento delle linee di forza del campo elettrico. Si può ottenere un adeguato profilo di campo diagonale anche in questa struttura, applicando un determinato set di tensioni agli anodi, avendo inoltre il vantaggio di avere un dispositivo più piccolo, e quindi, tendenzialmente, un miglioramento del Fill Factor complessivo. Il dispositivo e un esempio di linee di campo elettrico sono raffigurati in Figura 2.2.

### 2.2.2 Ottimizzazione del set di tensioni e della finestra d'illuminazione.

Una volta disegnati i dispositivi, utilizzando lo stesso software di simulazione e quindi tramite un'analisi agli elementi finiti, si è eseguita una valutazione accurata per





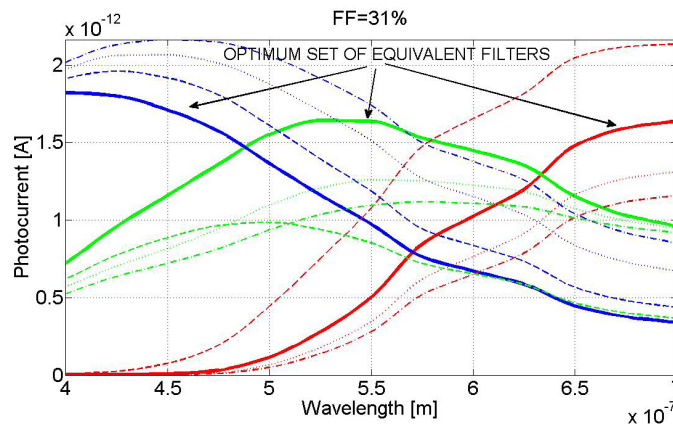
**Figura 2.2** TFD asimmetrico a 3 colori. Sulla sinistra viene rappresentata la struttura del TFD, con il profilo di drogaggio adoperato. A destra le bande di conduzione e le linee di campo elettrico.

la determinazione del set ottimo di tensioni da imporre agli anodi, nonché della larghezza della finestra d'illuminazione. Tutto questo è stato fatto tenendo in considerazione il trade-off tra fill-factor e bontà delle risposte spettrali (andamento delle curve). Infatti come regola indicativa per un buon risultato, si dovrebbero ottenere delle curve relativamente strette e con overlap relativamente ridotto. Per agire in questa direzione, però, si dovrebbe stringere di molto la finestra di illuminazione (il che farebbe anche migliorare la “tunability”, ovvero, si avrebbe maggior controllo sulle curve delle sensibilità spettrali), andando tuttavia, contemporaneamente, a ridurre il Fill Factor.

La valutazione oggettiva della qualità delle risposte spettrali dei dispositivi è stata operata numericamente, tramite l'utilizzo del software ISET [24, 25]. Questo software, sviluppato da Imageval Consulting LLC, è un tool di Matlab, grazie al quale è possibile simulare l'intera catena di acquisizione di un'immagine, scegliendo la scena, l'illuminante, l'ottica e il sensore utilizzato per l'acquisizione, a partire dalle sue risposte spettrali. A tal proposito, per ogni set di tensioni, ognuno caratterizzato da un diverso set di risposte spettrali, viene utilizzata a livello di caratterizzazione (anche industriale), l'acquisizione di una MCC (Macbeth Color Checker), sotto un illuminante standard D65. ISET fornisce come dati in uscita la matrice CCM (Color Correction Matrix) ottima per il passaggio ad uno spazio colore *device independent* XYZ, come già definito nel capitolo precedente e l'errore di ricostruzione

medio, calcolato nello spazio colore  $L^*a^*b^*$  per i 24 patch dell'MCC.

Per quanto riguarda il run precedente, le simulazioni hanno condotto alla scelta finale di una finestra d'illuminazione larga  $2.2\mu m$  (per un corrispondente Fill Factor pari a 31%), e  $2.3\mu m$  (e Fill Factor 49%), rispettivamente per sensore simmetrico e asimmetrico. Mettendo a paragone i risultati ottenuti dalle simulazioni con diversi valori di tensioni, si è determinato il set ottimo di tensioni da applicare agli anodi ( $N_0 = 1V$ ,  $N_1 = 9V$ ,  $N_2 = 9V$ ).



**Figura 2.3** Filtri equivalenti determinati dal set ottimo delle tensioni ( $N_0 = 1V$ ,  $N_1 = 9V$ ,  $N_2 = 9V$ ) calcolato per un TFD simmetrico. Si possono anche vedere altre curve di trasmittanza, ottenute con altre tensioni.

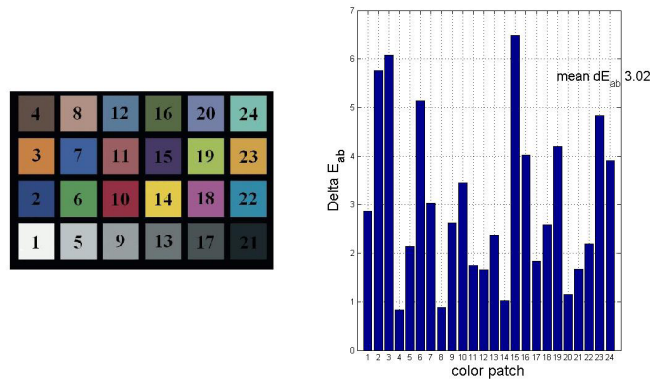
Eseguendo un'analisi quantitativa numerica dei risultati, con lo stesso software ISET, si è ottenuta la seguente matrice CCM:

$$\text{CCM} = \begin{pmatrix} -0.6306 & -2.1752 & 3.0775 \\ 0.3727 & 3.1908 & -2.2233 \\ 1.1435 & -1.9379 & 0.7785 \end{pmatrix}$$

e l'errore di ricostruzione medio ottenuto  $\Delta E_{ab} = 3.02$  (per i dettagli sull'errore sui singoli patch, si veda la Fig. 2.4).

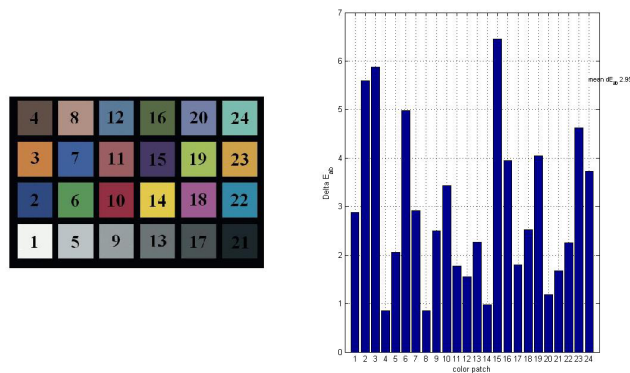
Lo stesso flusso di simulazioni, sul dispositivo asimmetrico, ha portato alla determinazione del set di tensioni ottimo ( $N_0 = 0.4V$ ,  $N_1 = 8.0V$ ,  $N_2 = 7.0V$ ), con il quale si sono ottenuti i seguenti risultati numerici:

$$\text{CCM} = \begin{pmatrix} 1.2747 & -3.0744 & 1.4674 \\ 0.02290 & 4.1426 & -2.8872 \\ -0.5001 & -1.7320 & 2.4869 \end{pmatrix}$$



**Figura 2.4** Dati ottenuti per con il software ISET, per un TFD simmetrico, illuminando una MCC con un illuminante standard D65 ed errore di ricostruzione rilevato per le singole zone.

Ed errore di ricostruzione  $\Delta E_{ab} = 2.95$  (per i dettagli sull'errore sui singoli patch, si veda la Fig. 2.5).



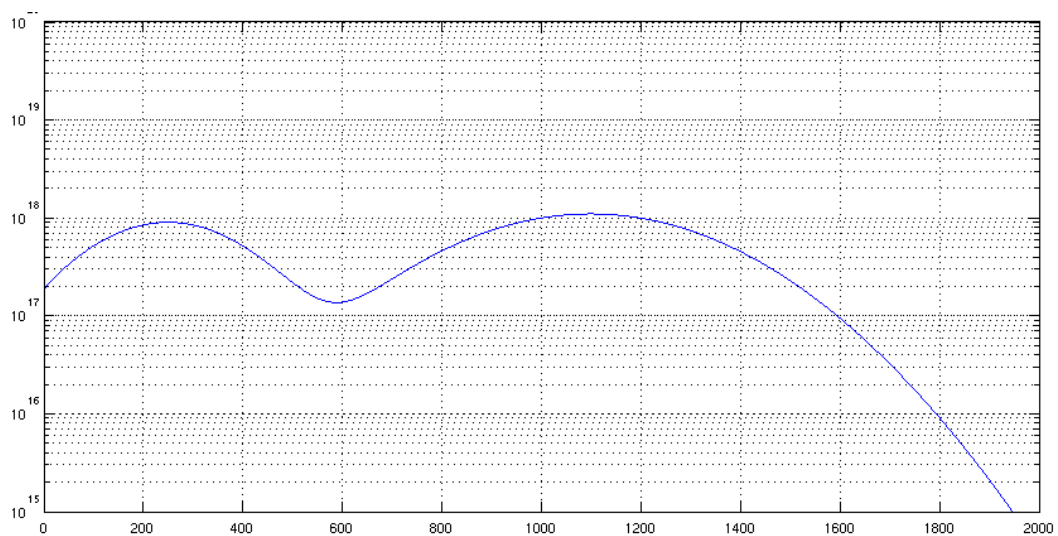
**Figura 2.5** Dati ottenuti per con il software ISET, per un TFD asimmetrico, illuminando una MCC con un illuminante standard D65 ed errore di ricostruzione rilevato per le singole zone.

### 2.3 Strutture in 90 nm

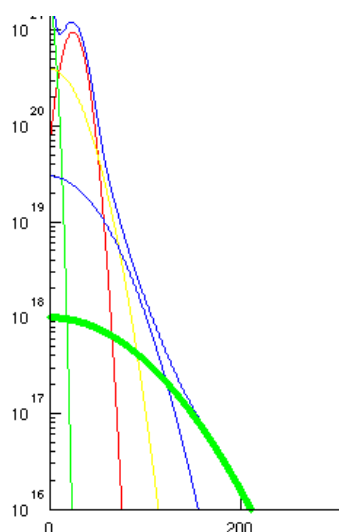
In questa sezione viene esaminata la possibilità di miniaturizzare il sensore TFD, utilizzando una tecnologia di esempio a 90 nm, la CMOS090 di STMicroelectronics, con dimensioni e distanze minime consentite. Verranno presentate le geometrie simulate e i relativi risultati numerici. I dati significativi legati alle regole di layout sono, per confronto, riportati in Tabella 2.1. La tecnologia CMOS090 General Purpose di STMicroelectronics prevede 9 livelli di metallizzazione e isolamenti di tipo

Triple-Well. Su tale tecnologia è stato in passato implementato il TFD, senza tuttavia effettuare alcuna ottimizzazione dal punto di vista colorimetrico.

Il primo punto nell'analisi è stato la modellizzazione dei corretti profili di drogaggio. Si è approssimato l'andamento dei profili come combinazione di curve gaussiane e, da dati forniti dalla fonderia, è risultata evidente una forte similitudine tra impiantazioni n+ e p+ e well di droganti n e p. Per questo motivo e per semplificazione, si è poi utilizzato lo stesso profilo per entrambe le polarità di drogaggio. Le Figure 2.6 e 2.7 mostrano i risultati ottenuti e i profili di drogaggio utilizzati per definire le diverse zone del TFD che viene presentato in seguito. In particolare, guardando i grafici ottenuti, si evidenzia una concentrazione di droganti con due picchi a  $Nd \approx 9 \cdot 10^{17} \text{cm}^{-3}$  e  $Nd \approx 1 \cdot 10^{18} \text{cm}^{-3}$ , rispettivamente per profondità 250 nm e 1100 nm, per le Nwell e Pwell. Le zone fortemente drogate invece, presentano un picco a  $Nd \approx 1.5 \cdot 10^{21} \text{cm}^{-3}$  per profondità dell'ordine di circa 30 nm.



**Figura 2.6** Andamento del profilo di drogaggio della Nwell/Pwell in funzione della profondità. Si possono notare i picchi delle due gaussiane costitutive.



**Figura 2.7** Andamento del profilo di drogaggio delle impiantazioni  $n+$  e  $p+$  in funzione della profondità. La curva blu rappresenta l'andamento complessivo, ottenuto combinando tutte le altre gaussiane illustrate.

### 2.3.1 Descrizione dei dispositivi

La configurazione dei dispositivi simulati è dello stesso tipo di quelli realizzati nel run precedente in 150 nm, sia per quanto riguarda quelli simmetrici, che gli asimmetrici. Come in precedenza, sono state utilizzate le dimensioni minime permesse dalla tecnologia impiegata, sinteticamente riassunte nella tabella 2.1.

Zona	Minima Distanza	Minima Larghezza
OD Rule	140nm	110nm
Nwell	620nm	620nm

**Tabella 2.1** Distanze e dimensioni minime consentite dalla tecnologia utilizzata.

Con OD Rule si intende una zona in cui non viene scavata alcuna STI, perciò tutte le regioni in cui è prevista un'impiantazione sottostanno ai vincoli dettati dall'OD Rule.

Le modalità di simulazione e valutazione delle prestazioni sono le stesse precedentemente descritte per la tecnologia a 150 nm. Il substrato è uno strato epitassiale debolmente drogato  $p$  (approssimato costante) con densità di accettori  $N_a \approx 10^{15} \text{cm}^{-3}$ . Gli anodi di polarizzazione/raccolta delle cariche blu e verdi sono realizzati con impiantazioni  $n+$  e quelli relativi alle fotocariche rosse con due Nwell. Anche in queste simulazioni si è seguito l'approccio del precedente, isolando gli ano-

di adiacenti della stessa polarità, con una sequenza di sacche p+ e STI [12]. Avendo a che fare con una nuova tecnologia e con nuovi dimensionamenti dei contatti, sono state eseguite anche delle simulazioni per verificare l'effettivo isolamento e l'assenza di correnti di punch-through. Le well, siano esse P o N, sono comunque contattate da zone fortemente drogate della stessa polarità, quindi oltre le due impiantazioni n+ sovrastanti gli anodi "rossi", è presente un contatto di "Back" ai fini di garantire un risultato realistico della simulazione.

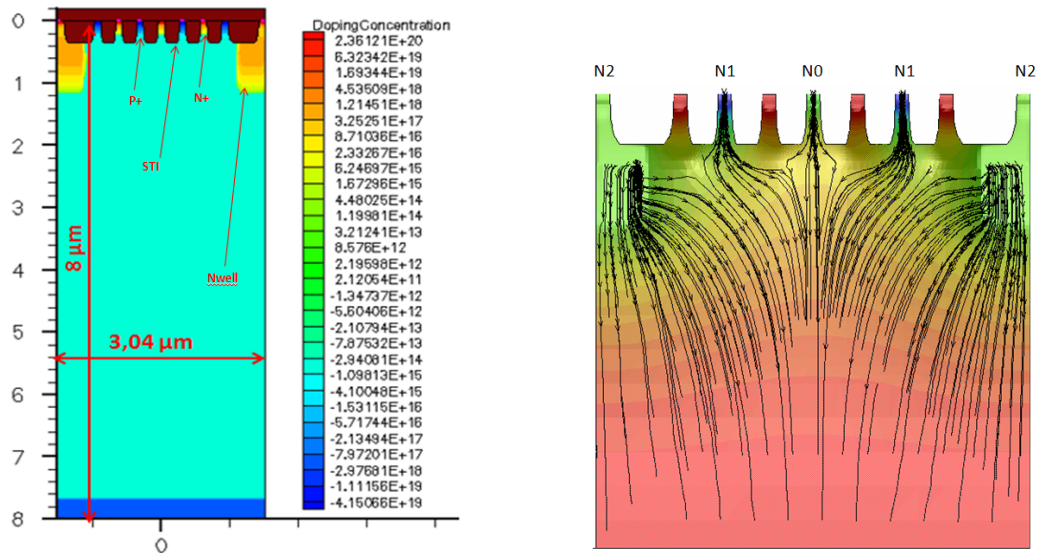
Seguendo le regole indicate, si è disegnato inizialmente un dispositivo simmetrico largo complessivamente  $3.04\mu m$ , con un substrato profondo  $4\mu m$ . Dalle simulazioni, in questa fase, si sono ottenuti risultati peggiori rispetto a quelli ottenuti con la precedente tecnologia, non tanto per valori di  $\Delta E_{ab}$  (che si aggira sempre intorno a un valor medio di 3), quanto piuttosto per i coefficienti della CCM ottenuta. Per la prima geometria, infatti, sono presenti nella matrice di conversione, coefficienti negativi con valore assoluto alto rispetto a quello che ci si aspettava. Anche le risposte spettrali simulate, non presentano l'andamento desiderato, in particolare, il picco di trasmittanza del filtro equivalente del canale rosso è particolarmente spostato verso lunghezze d'onda minori.

La causa di questo problema è stata ricercata nella profondità del bulk del dispositivo. Una simulazione successiva, con un TFD profondo  $8\mu m$  ha confermato le ipotesi fatte, dando risultati numerici soddisfacenti, che verranno presentati nella sezione successiva. La struttura definitiva è rappresentata in figura 2.8.

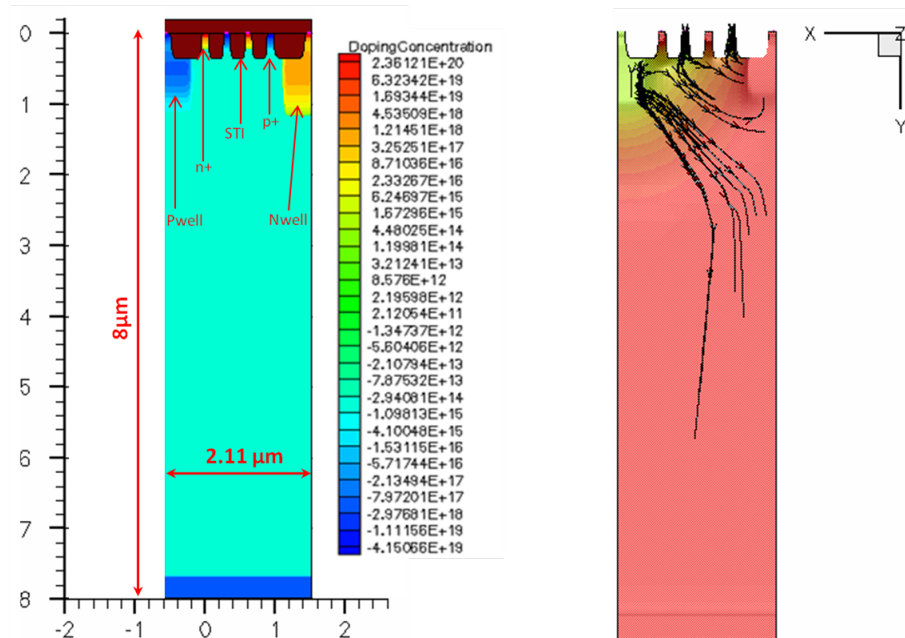
Dalla Figura 2.8 si può vedere, confrontandola con la Figura 2.1, che nella tecnologia di ST le STI hanno una profondità maggiore, di circa  $350nm$ .

In seguito si è disegnata anche la struttura di un TFD asimmetrico che, così come quelli dello stesso tipo nei run precedenti, presenta tre anodi di polarizzazione/raccolta invece di 5, in modo da attuare una raccolta delle cariche asimmetrica. La dimensione totale del dispositivo progettato, seguendo le regole e le restrizioni descritte in Tabella 2.1 è complessivamente di  $2.11\mu m$ , mantenendo la profondità del substrato a  $8\mu m$ , per i motivi spiegati parlando del TFD simmetrico. Si ricorda che il TFD asimmetrico, accanto all'anodo centrale, dal lato opposto rispetto a quello dedicato alla raccolta, presenta una STI seguita dalla Pwell che interrompe le linee di forza del campo elettrico. Quanto descritto è visibile in Figura 2.9.

Disegnato il dispositivo, se n'è simulata la polarizzazione, prestando attenzione che non si verificasse corrente di punch-through tra gli anodi, a causa delle tensioni applicate. Partendo da una situazione iniziale simile a quella del run precedente, si è



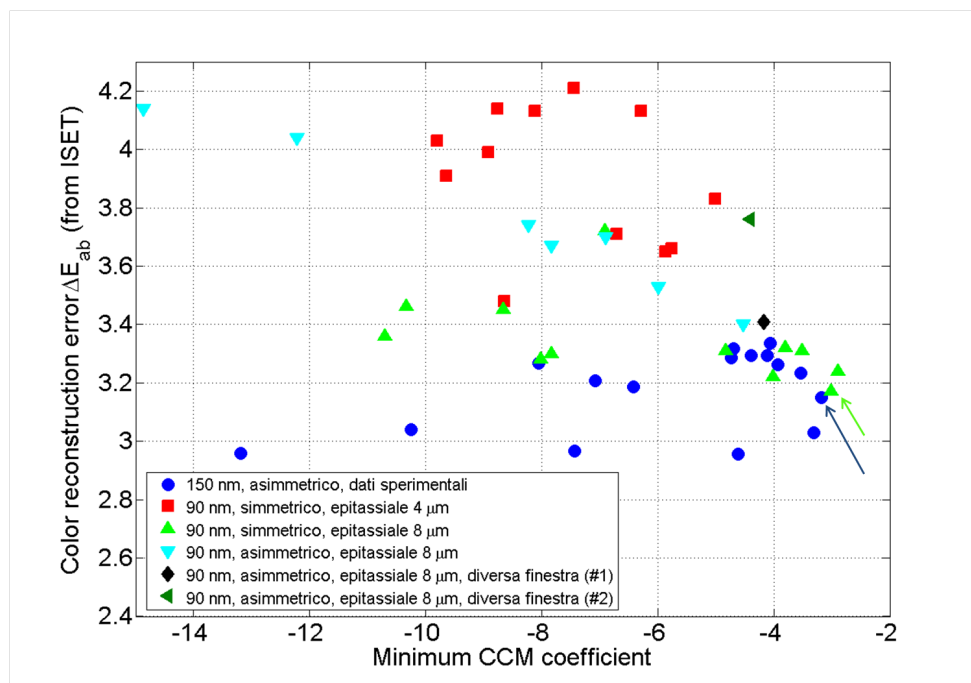
**Figura 2.8** Struttura del TFD simulato con relative dimensioni e concentrazioni di droganti (a sinistra) e linee di campo elettrico ottenute per una certa polarizzazione (a destra). Si osservi come le linee di campo tendano a perdere l'andamento trasversale a favore di uno quasi verticale.



**Figura 2.9** Struttura del TFD asimmetrico simulato con relative dimensioni e concentrazioni di droganti (a sinistra) e linee di campo elettrico ottenute per una certa polarizzazione (a destra).



portato avanti un processo di ottimizzazione del set di tensioni applicate, con leggera modifica della finestra d'illuminazione. Per il dispositivo simmetrico è stata simulata una finestra di illuminazione centrata sull'anodo centrale e larga complessivamente  $0.6\mu\text{m}$ . Per quello asimmetrico, invece, si sono provate diverse configurazioni. I risultati di tali simulazioni, su strutture asimmetriche e simmetriche sono stati riassunti nel grafico in Fig. 2.10. Esso riporta sull'asse x il valore assoluto maggiore tra i coefficienti negativi della CCM ottenuta per la simulazione e sull'asse y l'errore di ricostruzione. Ogni punto del grafico si riferisce a un determinato set di tensioni. In figura, in blu sono rappresentati i dati sperimentali ricavati dalle misure sui TFD



**Figura 2.10** Confronto tra le prestazioni dei dispositivi TFD realizzati nel precedente run in tecnologia a 150 nm e quelli simulati in quella a 90 nm. Si confrontano i risultati ottenuti in termini di  $\Delta E_{ab}$  medio e coefficiente negativo a valor assoluto maggiore della CCM.

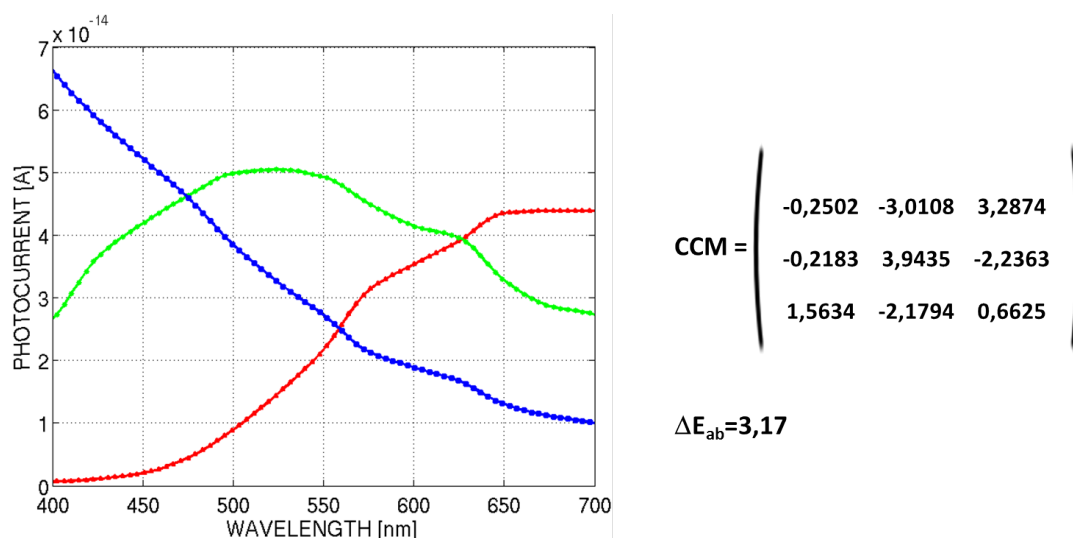
asimmetrici presenti nel vecchio run realizzato in tecnologia a 150 nm. In rosso i risultati del software ISET per dispositivi simmetrici in tecnologia a 90 nm, con profondità dello strato epitassiale P di  $4\mu\text{m}$ . Come si può osservare, la maggior parte dei punti presenta valori alti di errore di ricostruzione. I risultati ottenuti modificando la profondità dello strato epitassiale, portata a  $8\mu\text{m}$  sono rappresentati in Figura 2.10 dai triangoli in verde chiaro. Essi dimostrano che con la modifica apportata, effettivamente si rileva un miglioramento delle prestazioni e il blocco dei punti viene traslato verso una zona del grafico caratterizzata da  $\Delta E_{ab}$  minori. I sim-



boli color ciano sono relativi ai valori dei parametri di merito per TFD asimmetrico, profondo  $8\mu\text{m}$  e con finestra d'illuminazione di  $0.5\mu\text{m}$ . Successivamente sono state anche simulate due ulteriori situazioni, modificando la finestra di illuminazione, impostandone la larghezza a  $0.89\mu\text{m}$  e  $0.4\mu\text{m}$  rispettivamente per i simboli in nero e verde scuro nel grafico.

Le due frecce presenti nella figura indicano il punto, riferito ad un ben determinato set di tensioni, che da i migliori risultati per una struttura. Si può osservare che il miglior risultato ottenuto dalla tecnologia a  $150\text{ nm}$  del run precedente è molto vicino ad una configurazione di tensioni imposte agli anodi ottenibile con un dispositivo scalato, realizzato a  $90\text{ nm}$ . Il risultato migliore per un dispositivo simmetrico disegnato in tecnologia a  $90\text{ nm}$  corrisponde al set di tensioni:  $V_1=4\text{ V}$ ,  $V_2=9.5\text{ V}$ ,  $V_3=3.5\text{ V}$ . Per questi valori, vengono riportate in figura 2.11 i risultati ottenuti dalle simulazioni per il parametro  $\Delta E_{ab}$  e la CCM ottima.

Si può di conseguenza concludere questa analisi affermando che uno scaling del



**Figura 2.11** Risultati delle simulazioni del TFD simmetrico in tecnologia a  $90\text{ nm}$  che danno il miglior risultato in termini di  $\Delta E_{ab}$  e coefficienti della CCM. A sinistra sono raffigurate le risposte spettrali dei filtri equivalenti del TFD in questa configurazione elettrica, mentre a sinistra la matrice di correzione CCM e l'errore di ricostruzione generato passando nello spazio colore  $L^*a^*b^*$ .

dispositivo che dimezza circa la dimensione (da  $7\mu\text{m}$  a  $3\mu\text{m}$ ) non determina il peggioramento delle prestazioni colorimetriche a patto di accettare una diminuzione del Fill Factor dal 31% al 20% del dispositivo. Questa considerazione spinge la ricerca ad investigare la possibilità di sfruttare microlenti in  $\text{SiO}_2$  sopra i pixel di TFD.

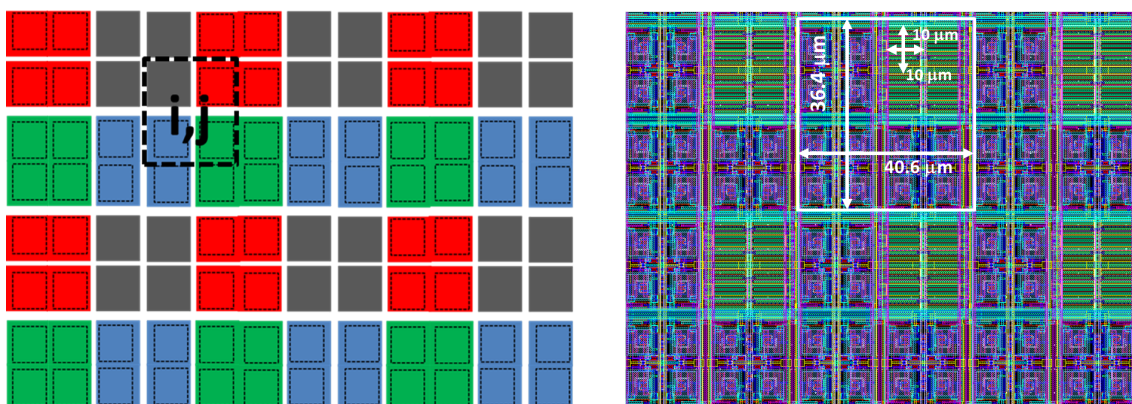
# Capitolo 3

## Disegno VLSI

*In questo capitolo viene presentata la parte di progettazione elettronica che è stata sviluppata durante il periodo di tesi. Vengono prese in esame le strutture a matrice disegnate in ambiente Cadence Virtuoso e, in seguito, realizzate e ne viene analizzato lo studio del dimensionamento e del layout. La tecnologia utilizzata è una CMOS a 150 nm; rispetto al precedente run, si è qui perseguito uno scaling delle dimensioni del pixel attivo mediante riorganizzazione delle elettroniche appartenenti a pixel adiacenti.*

### 3.1 Il Pixel

Le due matrici che sono state progettate condividono la struttura e il funzionamento dei singoli pixel elementari. Si è scelto di realizzare pixel attivi, ovvero che includono, oltre alla struttura fotosensibile destinata alla conversione, anche una parte di elettronica destinata alla preamplificazione del segnale. E' stato deciso di utilizzare dei TFD simmetrici con geometria a dimensioni minime, come analizzato nei capitoli precedenti. Le dimensioni dei TFD sono dunque le stesse del run precedente (occupano un'area di circa  $10\mu\text{m} \times 10\mu\text{m}$ , come si vede in Figura 3.1); le dimensioni dell'elettronica di lettura a livello di pixel sono invece scalate grazie alla condivisione della stessa well da parte di pixel adiacenti (colore per colore, si veda di nuovo Fig. 3.1). Questo consente uno scaling delle dimensioni complessive del pixel dai ( $27.4\ \mu\text{m} \times 27.4\ \mu\text{m}$ ) del run precedente, ai ( $18.2\ \mu\text{m} \times 20.3\ \mu\text{m}$ ) attuali. Conseguentemente, si ottiene un incremento del Fill Factor ( $FF$ ) complessivo (in questa sezione inteso come il rapporto tra l'area fotosensibile e l'area totale del pixel, elettronica inclusa)

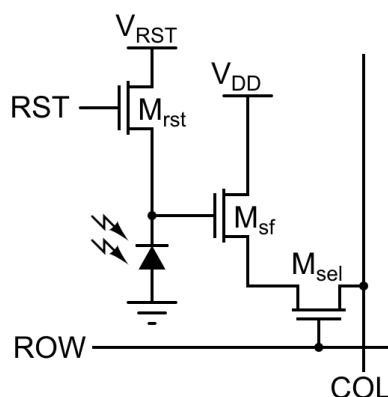


**Figura 3.1** Sinistra: visione schematica dell'organizzazione e condivisione delle elettroniche dello stesso colore tra pixel adiacenti; in particolare la figura mostra 2 righe e tre colonne, evidenziando l'area corrispondente al pixel  $i, j$ . Destra: vista del layout corrispondente, con in evidenza le dimensioni del singolo pixel e di un'area corrispondente a 4 pixel adiacenti.

dal 2.3 % al 4.2 %. Tale  $FF$  è molto minore di quello dei pixel CMOS standard (intorno al 30 %, essendo presente un'unica elettronica di lettura); tuttavia si deve fare presente che l'assenza di filtri colorati nel TFD rende il prodotto del  $FF$  per la trasmittanza  $T$  dei filtri ugualmente pari al 4.2 %, mentre per un pixel standard tale prodotto vale circa il 10 %. Il peggioramento in tali termini è quindi complessivamente di circa un fattore 2, ma il TFD - come visto - offre potenzialmente vantaggi in termini di funzionalità non ottenibili dai pixel standard. L'utilizzo di microlenti per focalizzare la radiazione incidente sull'area fotosensibile potrebbe garantire un ulteriore miglioramento del parametro ( $FF \cdot T$ ) sopra discusso.

Ciascun pixel a TFD fornisce in uscita tre segnali di corrente relativi all'assorbimento della luce sulle rispettive bande spettrali di assorbimento. Vanno letti, dunque, tre segnali di corrente, legati alle informazioni sui colori primari rosso, verde e blu. Per questo motivo in ogni pixel a TFD, a differenza dei classici APS in cui è previsto un solo circuito di lettura, sono presenti 3 sezioni di elettronica, una per ogni colore.

Il circuito di preamplificazione utilizzato per ciascun canale cromatico del TFD, si differenzia da quello a 3 transistor tipicamente utilizzato per la lettura degli APS, illustrato in Figura 3.2. In questa configurazione, man mano che - a valle di un impulso di reset - aumenta la carica integrata dal sensore, diminuisce il valore di tensione all'anodo (per maggiori dettagli si veda [21]). Questo abbassamento di tensione è responsabile della variazione della capacità di svuotamento su cui si integra la luce e quindi di una certa non linearità nella misura. A parte questo aspetto, è

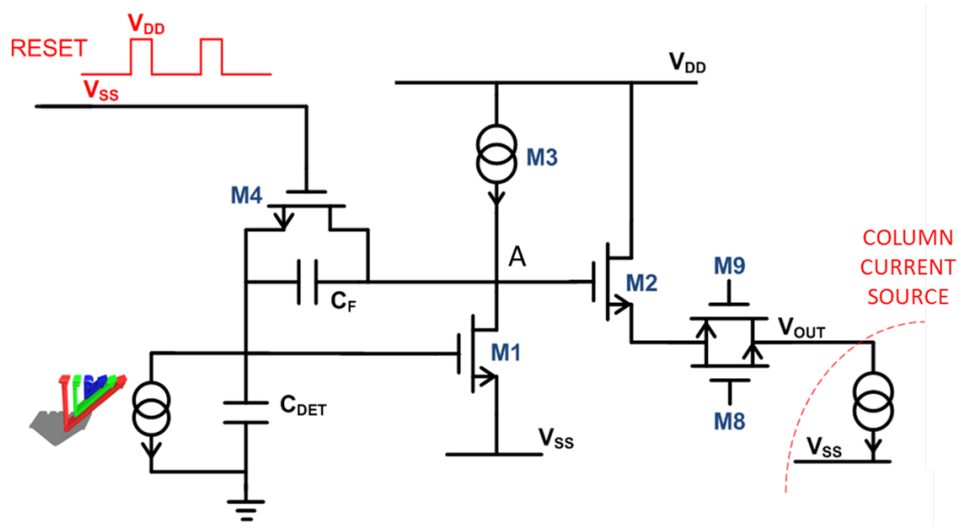


**Figura 3.2** Circuito utilizzato per la lettura di pixel attivi nei sensori d'immagine APS. La carica integrata sul sensore si integra sulla capacità totale costituita dalla capacità della regione di svuotamento del diodo e dai parassiti afferenti all'anodo.

importante rimarcare che per il TFD non è possibile utilizzare un circuito di lettura che prevede tale cambiamento di tensione all'anodo; infatti, alla base del principio di funzionamento di questo sensore c'è la generazione di un campo elettrico trasversale, mantenibile costante solo se i potenziali applicati rimangono sufficientemente stabili durante l'integrazione.

Per ovviare a questo problema, è stato utilizzato per la lettura un circuito che sfrutta un preamplificatore di carica a singolo transistor, retroazionato negativamente. In questo modo, collegando i singoli anodi a punti di terra virtuale, a patto di avere un sufficiente valore di  $G_{loop}$ , si attenuano le fluttuazioni di tensione all'anodo, dovute all'integrazione. In Figura 3.3 è schematizzato il circuito utilizzato in questo run, che è stato progettato partendo da quello implementato nel run precedente. Vi si differenzia per la presenza di un Transmission Gate di selezione che permette di collegare ciascun pixel alla propria colonna; inoltre è stato parzialmente riprogettato, in termini di dimensioni dei transistori e di correnti di polarizzazione, per venire incontro all'esigenza di integrare i generatori di corrente di colonna, che nel run precedente erano esterni al VLSI.

Nella figura si possono individuare le alimentazioni  $V_{DD}$  e  $V_{SS}$  relative allo specifico colore, il preamplificatore di carica (M1), con relativa polarizzazione (M3), il Source Follower (M2), che permette di avere una bassa impedenza d'uscita e di pilotare quindi velocemente la capacità di colonna. La sua polarizzazione è però esterna al pixel e condivisa con l'intera colonna (si veda il paragrafo 3.4). Il transistor M4 di reset è comandato dall'uscita di una pompa di carica, che ha lo scopo di traslare il



**Figura 3.3** Circuito utilizzato per la lettura di un canale di TFD, qui schematizzato tramite la sua capacità di svuotamento e un generatore di corrente equivalente. La tensione dell'anodo A è mantenuta stabile allo stesso valore  $V_{SS} + V_{gs,1}$  dalla retroazione negativa. Si noti che il generatore di corrente è unico per l'intera colonna.

livello del segnale di reset al suo ingresso tra le tensioni di alimentazione del relativo colore.

Il flusso di operazioni che viene eseguito ciclicamente per l'acquisizione può essere così riassunto:

1. **Reset:** all'istante  $t=0$ , mediante la chiusura del MOS di reset M4, viene azzerata la tensione immagazzinata dalla capacità di feedback  $C_F$  e, di conseguenza, la tensione del nodo di uscita del preamplificatore (drain di M1 e M3) si troverà a una tensione pari a:

$$V_A(0) = V_{SS} + V_{GS1} \quad (3.1)$$

2. **Integrazione:** per come è fatto il circuito di lettura, la corrente (sia essa di buio  $i_{dark}$  o fotogenerata  $i_{ph}$ ) non si integra sulla capacità afferente all'anodo del fotodiode (formata dalla capacità della regione di svuotamento del TFD e dalla capacità al gate del MOS), ma sulla capacità di feedback  $C_F$ , di valore stabile. La tensione d'uscita subisce dunque una variazione lineare nel tempo di integrazione, portandosi al valore:

$$V_A(t_{int}) = V_A(0) + \frac{(i_{ph} + i_{dark}) \cdot t_{int}}{C_F} \quad (3.2)$$

3. **Lettura:** al momento in cui il pixel in questione viene selezionato dall'elettronica a bordo matrice, il Transmission Gate viene chiuso e in tal modo polarizza il Source Follower mediante il generatore di corrente di colonna. Il livello di tensione in quel momento presente all'uscita del preamplificatore di carica viene riportato in uscita a meno di una traslazione pari alla tensione gate-source di M2.

Per quanto riguarda il dimensionamento dei transistori, si è seguito lo stesso criterio utilizzato per i pixel attivi presenti nel run precedente: il preamplificatore è stato dimensionato in modo tale da soddisfare la condizione che rende le massime fluttuazioni di tensione all'anodo durante l'integrazione, minori o al limite confrontabili con le fluttuazioni da pixel a pixel dovute alla tecnologia. Per stimare l'andamento statistico di tali fluttuazioni, sono state eseguite delle simulazioni *Cadence* di tipo Monte Carlo, tenendo in conto sia le fluttuazioni dovute al mismatch dei componenti, sia alle variazioni di processo della tecnologia. Esse hanno dato come risultato un valore medio della fluttuazione della tensione di soglia di M1 (e quindi della fluttuazione del valore di polarizzazione del TFD) di circa 30 mV. Ricordando che la massima variazione di tensione consentita dalla tecnologia è pari a 1.8 V, si è impostata una disequazione che garantisca che la variazione di tensione alla terra virtuale, pari a quella in uscita, attenuato di un fattore  $(1 - G_{Loop})$  sia minore rispetto a 30 mV:

$$\frac{1.8V}{(1 - G_{loop})} \leq 30mV \quad (3.3)$$

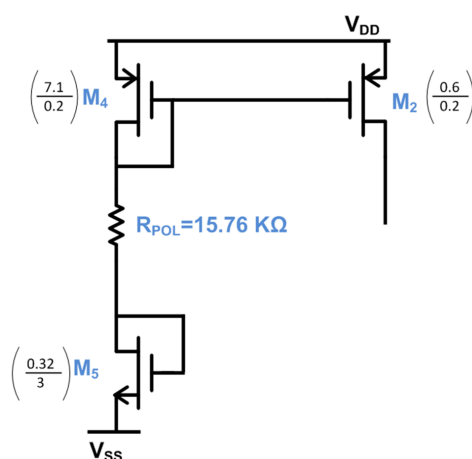
da cui si ottiene la condizione:  $G_{loop} = gm \cdot r_{01} \geq 59$ .

Il dimensionamento di M1 è derivato da un compromesso tra la condizione appena descritta e una seconda condizione che fissa il coefficiente di inversione (IC) dello stesso transistor. In particolare, si è fissata la condizione di *moderate inversion*, in modo da minimizzare il Fixed Pattern Noise (FPN) tra i vari pixel pur mantenendo un valore di  $g_m$  sufficientemente alto. Mediante un set di simulazioni parametriche si ottiene un guadagno d'anello di circa 60 con un  $IC \approx 3.7$  a una corrente di polarizzazione di  $1\mu A$  e una larghezza  $W$  di poco superiore alla minima (350 nm). È stato scelto dunque:

$$\left(\frac{W}{L}\right)_1 = \left(\frac{0.35}{1}\right)$$

Anche il PMOS di polarizzazione del preamplificatore è rimasto invariato rispetto al run precedente, in modo da avere una resistenza d'uscita  $r_{02}$  molto più grande di

$r_{01}$ . La corrente erogata dallo specchio è dunque fissata a  $1 \mu\text{A}$  [20].



**Figura 3.4** Specchio di corrente utilizzato per polarizzare il preamplificatore. La corrente erogata è di  $1 \mu\text{m}$ .

### 3.1.1 Level shifter

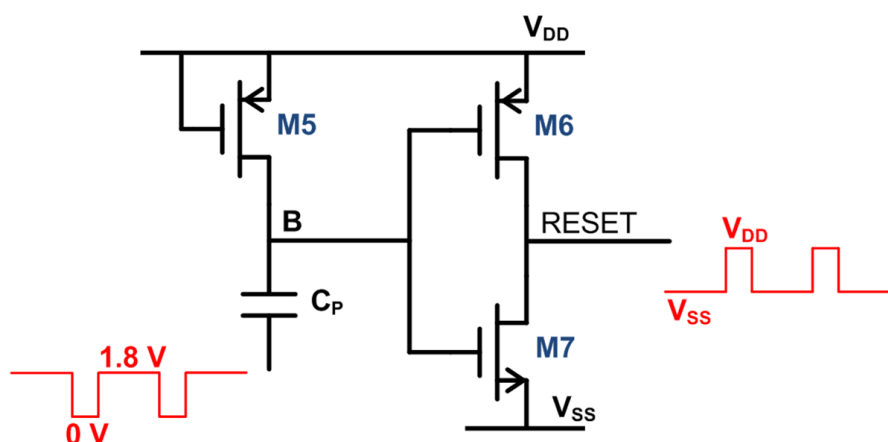
Si è seguita la stessa linea teorica del run precedente anche per il dimensionamento delle pompe di carica che in numerosi blocchi circuitali della matrice, realizzano una traslazione di livello dei segnali di Reset e selezione (mandato in ingresso al chip tra i livelli 0 V e 1.8 V) verso i tre livelli di polarizzazione corrispondenti ai 3 colori del TFD (figura 3.5). Ciascuna pompa prevede la presenza di una capacità  $C_P$ , di un PMOS con Gate e Source cortocircuitati in modo da essere visto come una resistenza, e di un inverter a valle.

La rete RC che realizza un filtraggio passa-alto del segnale in ingresso è dimensionata opportunamente per presentare una costante di tempo abbastanza lunga da non permettere la scarica del livello logico durante il periodo di integrazione.

In particolare, è opportuno puntualizzare che il segnale in ingresso alla pompa di carica dev'essere il negato dell'impulso effettivamente desiderato. Questo fatto si spiega semplicemente con la presenza dell'inverter, che ristabilizza i livelli logici.

### 3.1.2 Il Transmission Gate

Fino al run precedente sono stati realizzati dei TFD passivi e delle minimatrici attive  $2 \times 2$ , in cui i pixel vengono letti indipendentemente e non è previsto alcun tipo



**Figura 3.5** Level Shifter per il segnale di Reset. Il livello di tensione dell'impulso, mandato in ingresso, viene portato tra la  $V_{SS}$  e la  $V_{DD}$  dell'inverter a valle.

di indirizzamento per la matrice, date le dimensioni ridotte. In questa tesi, invece, viene per la prima volta investigata la possibilità di organizzare i pixel attivi di TFD in una matrice indirizzabile, con risoluzione decisamente maggiore rispetto alle precedenti. In particolare, sono state disegnate due matrici:

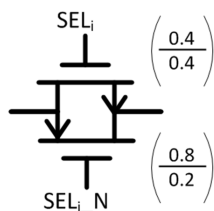
- i)* una 8x8, caratterizzata da una circuiteria di indirizzamento sequenziale di riga, mentre i dati di colonna vengono tutti forniti in uscita in parallelo; tale implementazione consente facilmente di monitorare la curva di integrazione pixel per pixel per l'intera matrice, per verificare le prestazioni in termini di responsività, linearità, rumore FPN, ecc...;
- ii)* una 64x64, più vicina a un vero e proprio sensore d'immagine, con un'architettura di indirizzamento più completa, in cui le uscite di colonna vengono a loro volta multiplexate su tre segnali d'uscita, uno per colore primario.

Per rendere possibile l'implementazione di un circuito di indirizzamento che collega i pixel della riga selezionata alla relativa colonna, è stato necessario modificare leggermente la struttura del pixel. E' stato aggiunto, infatti, un *Transmission Gate*, costituito dalla combinazione di un NMOS e un PMOS affiancati, in configurazione Pass-Transistor (si veda nuovamente la Fig. 3.3). Quest'accorgimento permette, rispetto all'utilizzo di un singolo Pass-Transistor, una migliore dinamica di trasferimento del livello di tensione. Come è noto, se si utilizzasse solamente un NMOS (PMOS) si avrebbe una perdita sulla dinamica trasferita verso l'alto (il basso) pari alla tensione di soglia del MOS, a causa del suo spegnimento. Il passaggio da un pixel attivo a 5 transistor ad un pixel attivo a 6 transistor non comporta ulterio-



re occupazione d'area in quanto il PMOS può essere convenientemente posizionato all'interno delle Nwell che formano la tripla well isolante la Pwell che include gli NMOS.

Per quanto riguarda le dimensioni, si è cercato di tenere d'occhio due aspetti fonda-



**Figura 3.6** Realizzazione circuitale del Transmission Gate, con relativo dimensionamento. Utilizzando un solo transistor di selezione, il livello di tensione trasferito verrebbe alterato.

mentali, in controtendenza tra loro, dapprima sull'NMOS e poi, specularmente, sul PMOS. Aumentando la larghezza  $W$  del transistor, aumenta proporzionalmente la capacità di gate che il segnale di Select deve pilotare; ciò può comportare un rallentamento sui fronti delle transizioni dello stesso segnale, ma contemporaneamente, con l'aumento di  $W$  diminuisce la  $R_{on}$  e in conseguenza il livello di tensione viene passato meglio. La soluzione finale prevede il dimensionamento come illustrato in Figura 3.6. Si è notato che, con questa implementazione, si ottiene un guadagno di trasferimento tra i due terminali  $G_{TG}$ , molto vicino all'unità, con un errore di guadagno nell'ordine del 5% ( $G_{TG}=0.995$ ), come mostrato in Figura 3.7.

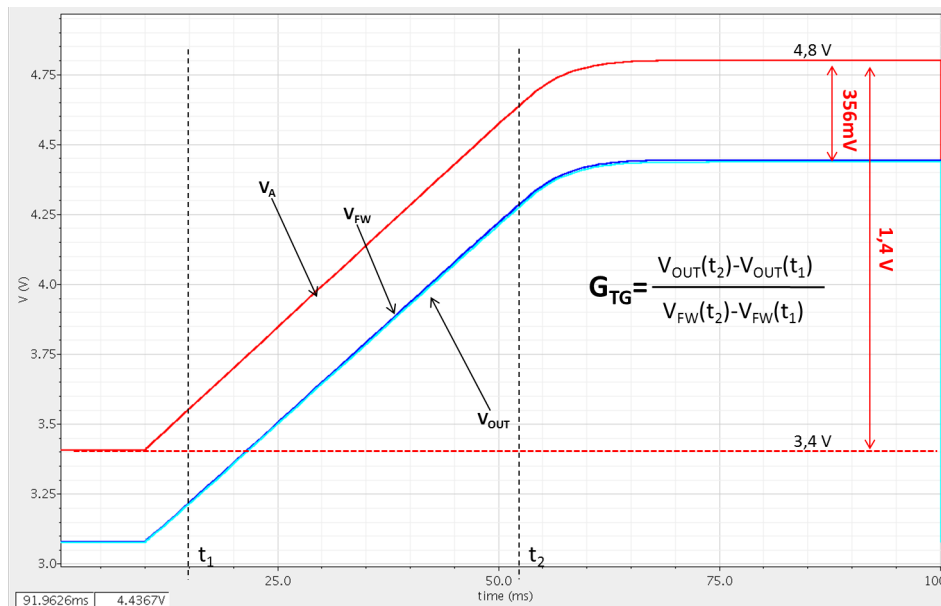
### 3.1.3 Dimensionamento del follower e del column readout

In conseguenza dell'introduzione del Transmission Gate e del generatore di corrente di colonna integrato, è stata anche apportata una leggera modifica al dimensionamento del transistor in configurazione source follower, per evitare perdita della dinamica del segnale rispetto al run precedente. Si osservi innanzitutto che la dinamica all'uscita del preamplificatore di carica (punto A in Fig. 3.3) è data da:

$$(V_{DD} - V_{OV3}) \geq V_A \geq (V_{SS} + V_{GS1})$$

La tensione all'uscita del follower, e quindi all'uscita del pixel se si trascura (come è lecito) la caduta sul Transmission Gate, ha dunque la seguente dinamica:

$$(V_{DD} - V_{OV3} - V_{GS2}) \geq V_{OUT} \geq (V_{SS} + V_{GS1} - V_{GS2})$$

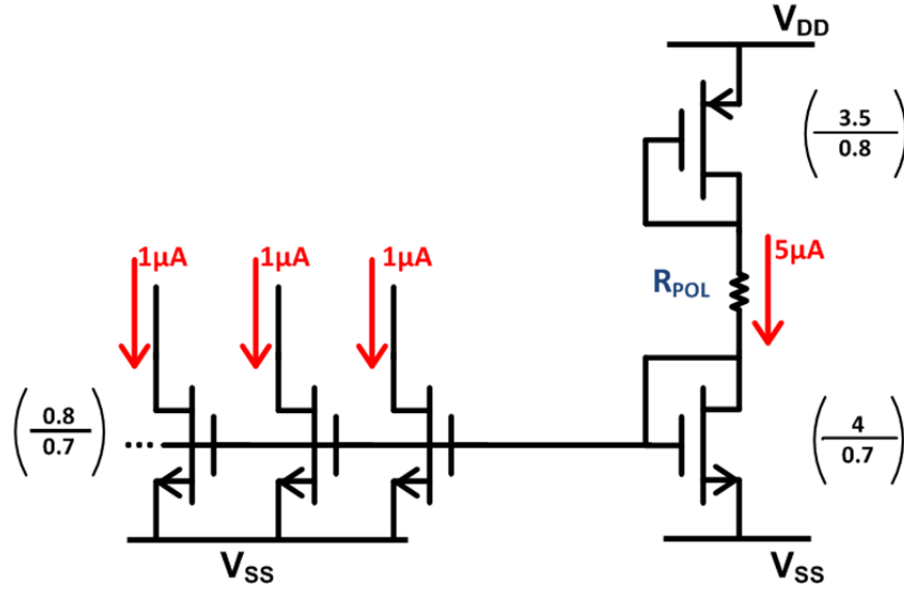


**Figura 3.7** Rappresentazione dell'integrazione di un pixel attivo di TFD: la rampa in rosso rappresenta la tensione presente sul gate del source follower; in blu è rappresentata la tensione trasferita sul source dello stesso source follower (diminuita della sua  $V_{GS}$ ); infine in azzurro è riportata la tensione in uscita dal transmission gate. L'equazione definisce il guadagno di trasmissione  $G_{TG}$  tra i due terminali del Transmission Gate.

Tale dinamica è evidentemente ottenibile solo se la tensione tra gate e source del follower  $V_{gs2}$  è minore di quella tra gate e source del preamplificatore  $V_{gs1}$ . Per soddisfare tale requisito, il Source Follower è stato ridimensionato con un rapporto di forma (W/L) maggiore: si è scelto  $\frac{W}{L} = \frac{0.9}{0.77}$ . Questo comporta una tensione gate-source di circa 311 mV a  $1 \mu\text{A}$  di corrente di polarizzazione, inferiore alla  $V_{gs1} = 326$  mV. In seguito, viene riportato il dimensionamento dello specchio di polarizzazione di colonna per garantire la corrente detta, dal quale è possibile valutare il guadagno del follower stesso.

Per la polarizzazione del Source Follower, è stato dimensionato un generatore di corrente sullo stesso principio di quello utilizzato per la polarizzazione del preamplificatore source a massa. La differenza è evidentemente nel fatto che per il follower sarà necessario un generatore a NMOS (Figura 3.8).

L'NMOS del ramo di lettura dello specchio ha un rapporto di forma (W/L) cinque volte superiore a quello dell'NMOS presente sul ramo di erogazione della corrente. Viene utilizzato un solo ramo di lettura della corrente, polarizzato a  $5\mu\text{A}$  e tanti rami di erogazione per quante sono le colonne, polarizzati a  $1\mu\text{A}$ , dunque lo specchio presenta un rapporto di specciamento 5:1. Tutto questo discorso è valido per



**Figura 3.8** Generatore di corrente che polarizza il transistore in configurazione Source Follower del pixel. Viene utilizzato un unico ramo di lettura e tanti di erogazione, per quante sono le colonne.

ciascun colore, quindi, sono presenti per ogni matrice, in totale, un numero di generatori di corrente di colonna pari a  $N \times 3$ , dove con  $N$  è indicato, in questo caso, il numero delle colonne della matrice in questione. Non varia il dimensionamento degli specchi da colore a colore, perchè nell'equazione di base:

$$V_{SS} + V_{GSN} + I \cdot R + |V_{GSP}| = V_{DD} \quad (3.4)$$

in ogni caso la differenza  $V_{DD} - V_{SS}$  è fissata dalla tecnologia ed è sempre uguale a  $1.8 \text{ V}$ .

Il generatore di corrente di ogni colonna offre come impedenza d'uscita la sua  $r_0$  avente un valore di circa  $7 \text{ M}\Omega$ , molto minore rispetto all'impedenza totale vista verso massa, dovuta a tutti pixel della colonna di righe non funzionanti. In queste condizioni, si può definire il guadagno del transistore in configurazione Source Follower, come:

$$G_{fw} = \frac{v_{out}}{v_{in}} = \frac{g_{m_{fw}} \cdot R_{TOT}}{1 + g_{m_{fw}} \cdot R_{TOT}} \quad (3.5)$$

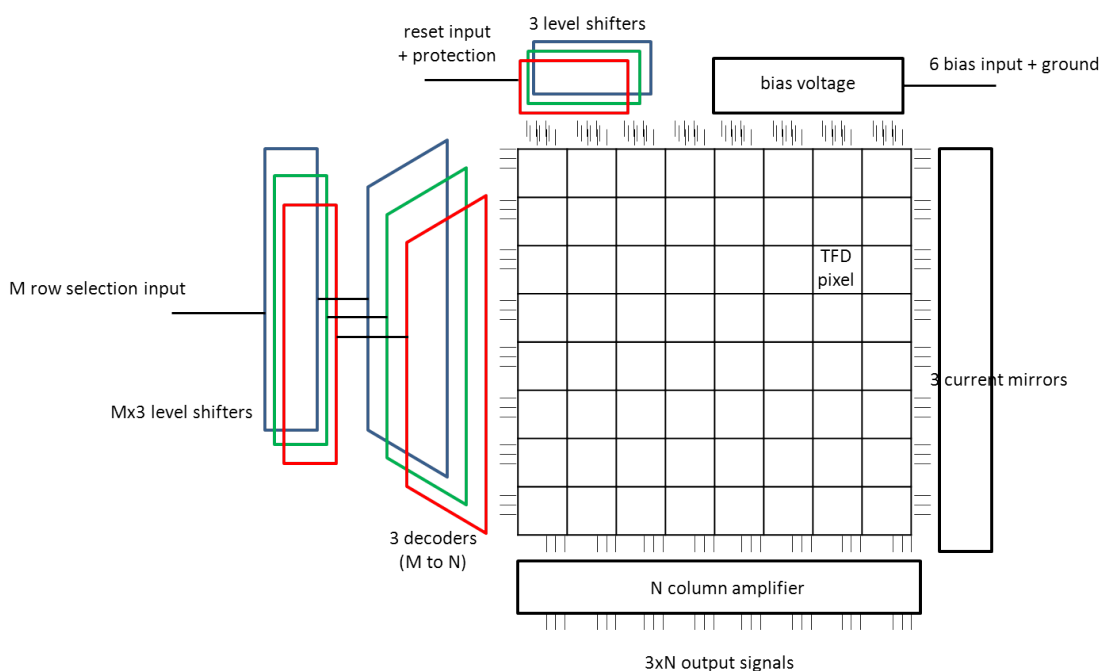
dove con  $R_{TOT}$  si intende la resistenza totale vista sul Source del transistore. Essa comprende la  $R_{on}$  del Transmission Gate del pixel in funzione, in serie alla resistenza vista sulla colonna. Quest'ultima sarà caratterizzata dalla  $r_0$  del generatore che in

parallelo a tutte le altre  $R_{OFF}$  dei Transmission Gate non attivi, sarà dominante. Il valore numerico di questo guadagno è pari a 0.994 abbastanza prossimo all'unità.

## 3.2 La Matrice 8x8

### 3.2.1 Il Funzionamento

La prima struttura che si analizzerà è la matrice 8x8 di TFD a tre colori. Questa è costituita da 64 pixel attivi, del tipo descritto nella sezione precedente, che sono connessi sequenzialmente (riga per riga) in uscita alle colonne di lettura. Uno schema a blocchi della matrice è apprezzabile in Figura 3.9, in cui si possono distinguere gli elementi costitutivi. Oltre alla matrice di pixel, sono già stati descritti preceden-



**Figura 3.9** Schema a blocchi dell'architettura della matrice 8x8 con lettura sequenziale.

temente i blocchi off-chip relativi ai generatori di corrente di colonna e alle pompe di carica necessarie a traslare i livelli dei segnali di Reset e di selezione necessari ai diversi colori.

Questa matrice è stata realizzata con lo scopo primario di verificare la correttezza delle risposte dei pixel. Infatti la sua lettura avviene sequenzialmente, connettendo direttamente le 8 uscite delle colonne in parallelo al mondo esterno. Date le dimen-

sioni, si è comunque implementato un indirizzamento digitale per la selezione delle righe.

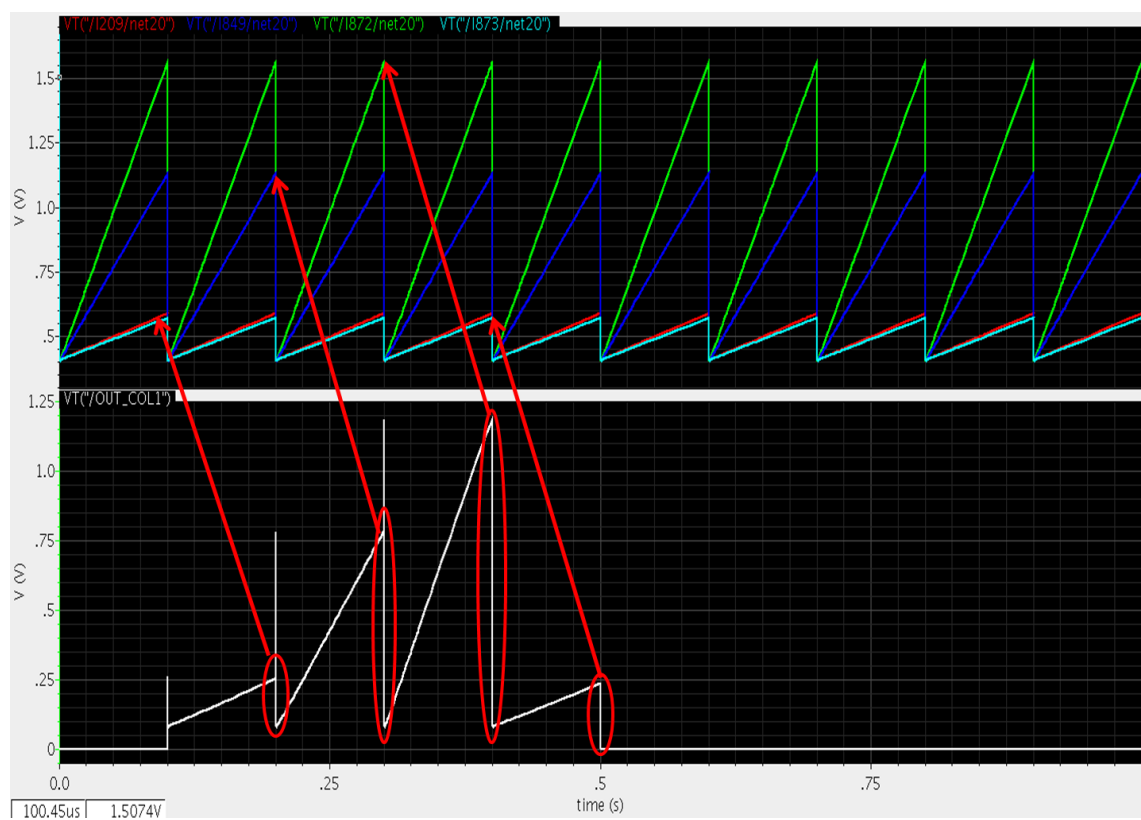
Il funzionamento viene brevemente riassunto così:

1. **Selezione della riga:** un circuito dedicato (descritto in seguito in questa sezione) implementa la selezione sequenziale dei Transmission Gate, generando un segnale logico impulsivo con livello alto di durata opportuna a permettere l'operazione di integrazione. Esso e la sua copia negata vanno in ingresso al Transmission Gate all'interno di ogni pixel, selezionando così la riga.
2. **Reset:** in contemporanea alla selezione di riga, tutte le uscite dei preamplificatori dei pixel attivi selezionati vengono resettati alla tensione di polarizzazione scelta per il relativo colore.
3. **Integrazione:** dopo un tempo  $t_{res}$  il segnale di reset è riportato al livello basso in modo da spegnere l'NMOS di Reset in parallelo alla capacità di feedback. Contemporaneamente, la selezione di riga non cambia. In questo modo ciascuna uscita di colonna presenta un'integrazione proporzionale alla luce incidente sul pixel, della durata  $t_{int}$  (tipicamente  $t_{int} > 10 t_{res}$ ).
4. **Selezione della riga successiva.**

In questo modo durante l'integrazione è possibile effettuare la lettura dell'intera rampa di tensione, in parallelo per tutte le colonne, sequenzialmente riga per riga. In questo tipo di struttura quindi ogni pixel effettua la combinazione di operazioni *Reset-Integrazione* ad ogni ciclo di clock ( $t_{int}+t_{res}$ ), ma viene letto solamente quando selezionata la sua riga di appartenenza, ovvero una volta ogni 8 cicli di clock. In uscita alle colonne saranno in definitiva visibili in sequenza le rampe di integrazione dei pixel, come mostrato in figura 3.10.

### 3.2.2 I blocchi costitutivi

La parte inerente l'indirizzamento di riga, innovativa rispetto ai run precedenti, è composta da tre decoder, uno per colore (si ricorda infatti nuovamente che tutti i segnali di selezione, siano essi reset o selettori di riga o colonna, devono essere traslati ai livelli corrispondenti alle tensioni del relativo canale cromatico). I segnali in ingresso a questi decodificatori devono essere prima traslati di livello di tensione, per poter poi essere dati in ingresso ai relativi transistori di selezione (i Transmission



**Figura 3.10** Grafici dell'andamento delle tensioni sulle colonne. Nell'immagine in alto si vedono le uscite dei preamplificatori di carica di 4 pixel differentemente illuminati, appartenenti a righe consecutive. In quella in basso viene riportata l'uscita di una colonna, data dalla selezione sequenziale delle uscite dei 4 pixel superiori.

Gate).

In alternativa all'uso di 3 decoder preceduti da traslatori di livello del segnale, si sarebbe potuto utilizzare un unico decoder seguito da 24 traslatori di livello. Una rapida analisi ha portato a verificare che la soluzione adottata è migliore in termini di area occupata, a pari prestazioni.

Nel caso della matrice in esame, dall'esterno arrivano in ingresso 3 segnali di selezione; ciascuno di essi va traslato su ogni canale cromatico e sono quindi necessari complessivamente 9 *level shifters* dello stesso tipo descritto al paragrafo 3.1.1.

### 3.2.3 Il decoder 3:8

Nel campo delle reti logiche, viene definito come decoder quel circuito combinatorio in grado di riconoscere una determinata sequenza di bit in input e segnalarne la codifica con un'altra sequenza di bit in output. Un esempio di funzione logica implementata da un siffatto circuito è visibile in tabella 3.1 e il relativo schematico costitutivo in 3.11. In particolare si può notare come le singole uscite hanno un valore logico alto per una e una sola configurazione dei bit in input.

A	B	$Y_0$	$Y_1$	$Y_2$	$Y_3$
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

**Tabella 3.1** Funzione logica di un Decoder 2:4. Per ogni combinazione degli  $M$  ingressi, ha una determinata configurazione dei  $2^M$  bit d'uscita.

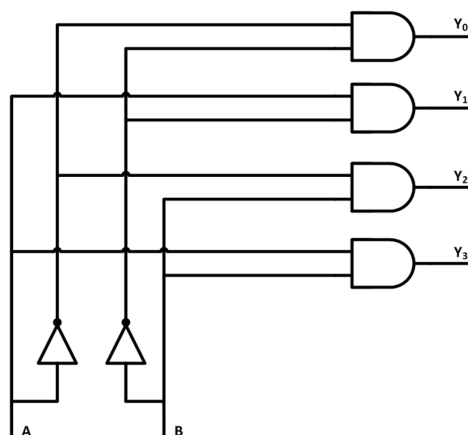
Si può ricavare l'espressione logica delle uscite come insieme di porte NAND, come indicato in Tabella 3.2:

In una matrice, il decodificatore viene utilizzato per inviare un segnale impulsivo

$Y_0 = \bar{A} \cdot \bar{B}$
$Y_1 = A \cdot \bar{B}$
$Y_2 = \bar{A} \cdot B$
$Y_3 = A \cdot B$

**Tabella 3.2** Espressione delle uscite del decoder 2:4 come combinazione di NAND.

ai terminali di selezione in maniera sequenziale, una riga dopo l'altra. Per ciascun



**Figura 3.11** Schematico del circuito di un decoder 2:4.

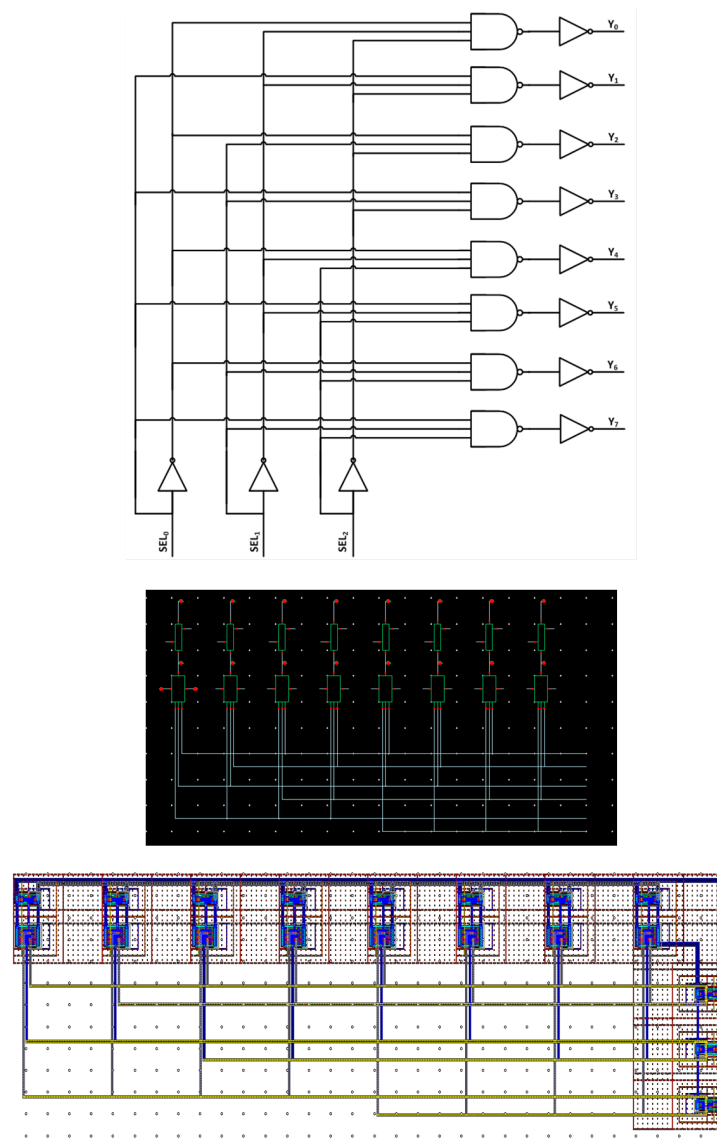
canale cromatico, dovendo indirizzare 8 righe, sono necessari tre segnali di selezione in ingresso al decoder, chiamati  $SEL_0$ ,  $SEL_1$  e  $SEL_2$ . Essi vengono prelevati e mandati in ingresso, in parallelo, ad altrettanti inverter. La combinazione dei segnali diretti e negati è inviata ad 8 porte NAND. Per ottenere la funzione logica AND, si sono infatti utilizzate le porte NAND presenti in libreria, seguite da inverter logici. Tutte le porte logiche utilizzate sono state ridisegnate, isolandole mediante triple well in modo tale da permettere di lavorare tra le alimentazioni traslate ai livelli opportuni. In Figura 3.12 è rappresentato lo schematico utilizzato. Per le porte logiche costitutive, si sono adottate le strutture in logica CMOS, ovvero che combinano l'utilizzo di transistori a canale n e a canale p per il loro funzionamento. L'unica modifica apportata agli schemi circuitali elementari è stata quella di raddoppiare il numero dei transistori, ponendone due in parallelo comandati dallo stesso ingresso, in modo da ottenere un logica più veloce (si vedano le due figure seguenti).

## 3.3 La Matrice 64x64

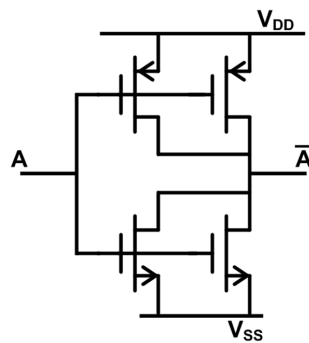
### 3.3.1 Il Funzionamento

La seconda struttura che è stata inclusa nel progetto è una matrice di 4096 pixel attivi, con TFD sensibili a tre colori (12288 pixel equivalenti), formata da 64 righe e 64 colonne. Si può dire che questa matrice sia un passo importante della ricerca inerente il TFD verso una progettazione di un sensore d'immagine basato su questo

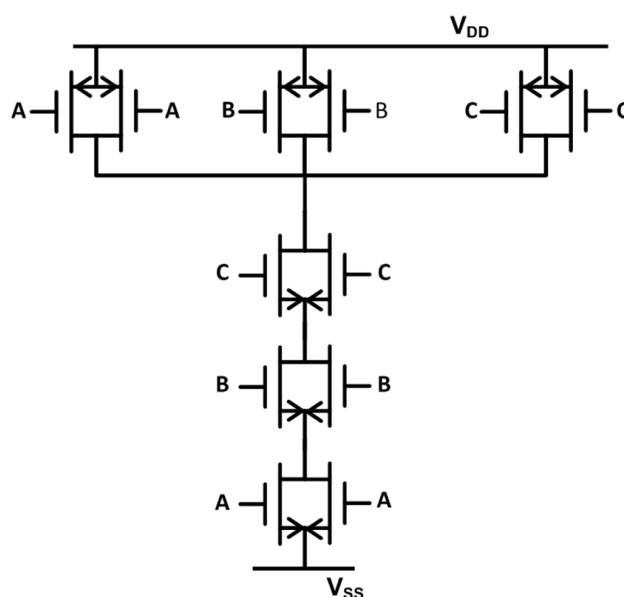




**Figura 3.12** Schematico del decoder 3:8 implementato per l'indirizzamento delle righe della matrice 8x8.



**Figura 3.13** Inverter CMOSx2.



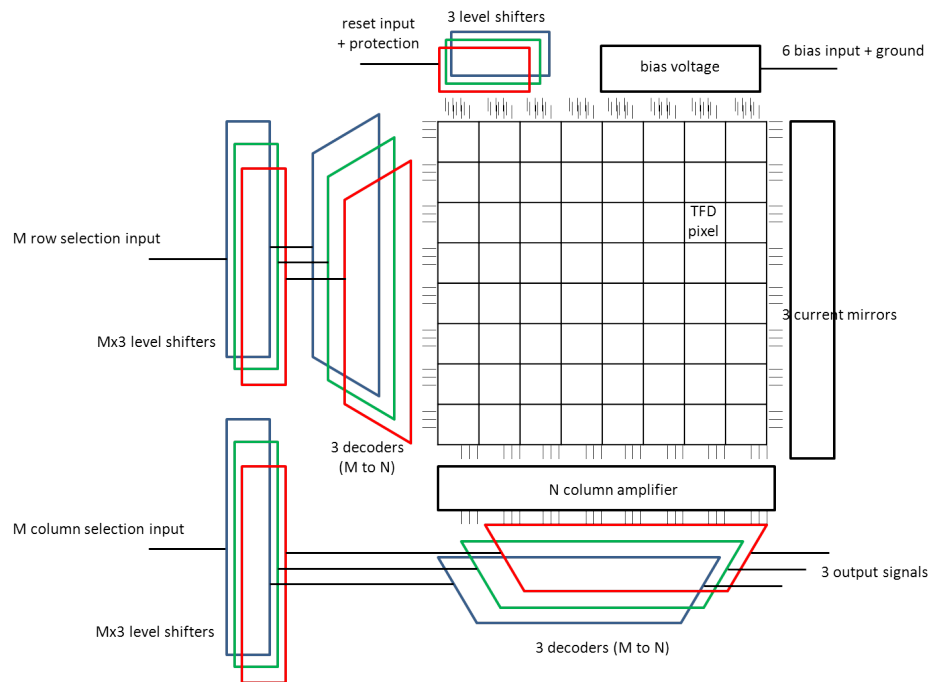
**Figura 3.14** Porta NAND a tre ingressi CMOSx2.

tipo di pixel accordabile.

Nel disegno di questa struttura sono state affrontate le problematiche riguardanti l'affiancamento di un elevato numero di pixel e i loro relativi indirizzamento e lettura. A differenza della matrice 8x8 prima descritta, in questa versione le uscite delle colonne, per ogni colore, vengono mandate a un multiplexer che, con una determinata frequenza, manda sequenzialmente in uscita i dati relativi a tutte le righe. In questo modo si opera una scansione completa dei 4096 pixel. In Figura 3.15 viene presentato uno schema a blocchi del sistema disegnato.

Rispetto alla matrice 8x8, lo scopo non è quello di verificare l'andamento della rampa d'integrazione di tutti i pixel (come accadeva in maniera sequenziale, si veda Fig. 3.10), ma quello di rendere possibile l'acquisizione relativamente rapida di un'immagine. Cambia dunque il principio di indirizzamento e quindi il timing dei segnali da dover fornire in ingresso dall'esterno. Anche qui è illustrato un quadro riassuntivo del funzionamento della matrice:

1. **Reset:** tutte le uscite dei preamplificatori dei pixel attivi selezionati vengono resettati alla tensione di polarizzazione scelta per il relativo colore per un tempo  $t_{res}$ .
2. **Integrazione:** dopo un tempo  $t_{res}$  il segnale di reset è riportato al livello basso in modo da spegnere l'NMOS di Reset in parallelo alla capacità di feedback. In



**Figura 3.15** Schema a blocchi della matrice  $64 \times 64$  implementata in questo run.

questo modo ciascuna uscita di colonna presenta un'integrazione proporzionale alla luce incidente sul pixel, della durata  $t_{int}$  (tipicamente  $t_{int} > 10 t_{res}$ ). Si noti che in queste prime due fasi non è necessario che i source follower siano accesi (cioè l'integrazione e il reset avvengono nel preamplificatore di carica indipendentemente dal funzionamento del buffer a valle).

3. **Selezione della riga:** un tempo  $T_{read}$  prima del termine dell'integrazione, un decoder (descritto in seguito in questa sezione) implementa la selezione sequenziale dei Transmission Gate, generando un segnale logico impulsivo con livello alto di durata  $T_{row}$ . Esso e la sua copia negata vanno in ingresso al Transmission Gate all'interno di ogni pixel, selezionando così la riga.
4. **Lettura delle colonne:** durante il tempo  $T_{row}$  un ulteriore circuito di indirizzamento seleziona, una per una, tutte le colonne, ciascuna per un tempo  $T_{col}$ , mediante un secondo transmission gate (si veda la sezione 3.4.2 successiva). Di conseguenza, per ciascun intervallo  $T_{col}$ , un unico pixel è connesso al generatore di corrente di colonna, e dunque ha il proprio buffer attivo per la trasmissione del valore di tensione verso l'uscita.

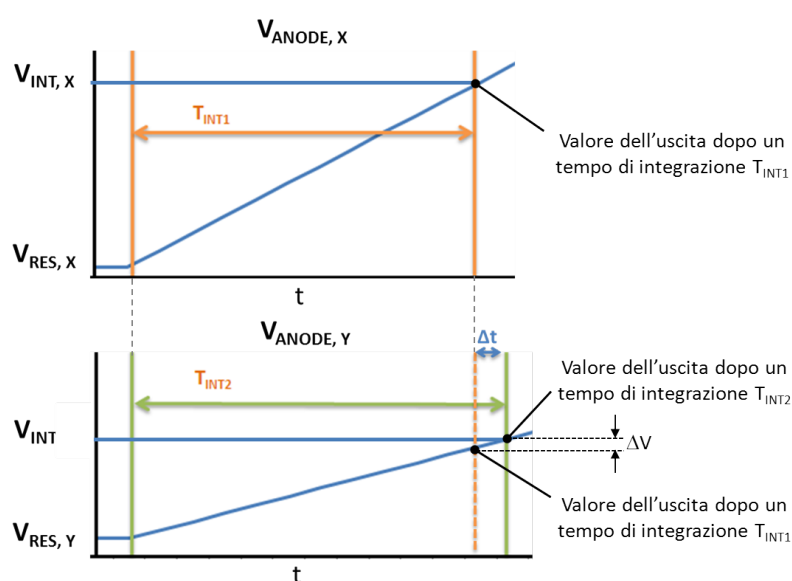
I punti 3) e 4) vengono ripetuti tante volte, per quante sono le righe della matrice, in modo da effettuare una scansione completa. In uscita alla matrice allora, si otterrà una serie di 4096 valori di tensione, per ogni colore, pronti per essere mandati a un eventuale step di elaborazione, attraverso il software di acquisizione in LabView. Per il corretto funzionamento della matrice, devono valere le seguenti relazioni tra le variabili temporali sopra definite:

$$T_{row} = 64 \cdot T_{col}$$

$$T_{read} = 64 \cdot T_{row}$$

$$T_{int} \gg T_{read}$$

La motivazione dell'ultima disequazione è la seguente: nel flusso di operazioni



**Figura 3.16** *Integrazione e lettura su due anodi generici di pixel X e Y. A partire dal momento in cui sono portati al valore  $V_{RES}$ , essi vengono letti in un istante diverso, a causa della loro distanza temporale di scansione all'interno della matrice.*

descritto, esiste un problema legato al fatto che gli ultimi pixel ad essere letti integreranno più carica rispetto ai primi. Questo si traduce in livelli di tensione non corrispondenti allo stesso tempo di integrazione (si veda l'equazione 3.2). Tale situazione è schematicamente presentata in Figura 3.16, in cui ci si riferisce alle rampe di integrazione in due generici anodi di pixel diversi. L'anodo Y si porta ad un valore di tensione superiore di una quantità  $\Delta V$  rispetto a quello cui si dovrebbe portare,

dato che viene lasciato integrare per una quantità  $\Delta t$  in più rispetto all'anodo X rappresentato.

Per ovviare a questo problema, una prima soluzione è quella di soddisfare la disequazione detta, cioè avere un'elettronica di lettura in grado di operare ad una velocità elevata o, in altre parole, con un periodo di clock molto più breve del tempo di integrazione, così da poter considerare trascurabile la quantità di carica integrata in più da alcuni pixel.

Come si vedrà successivamente, con l'elettronica proposta si è limitati da un periodo di clock minimo di circa  $5\mu s$ , e dunque una frequenza massima di 200 KHz, per la lettura di un singolo pixel. Tale limite è stato valutato ipotizzando una capacità di carico dell'uscita di 10 pF, valore che tiene in conto le capacità di bonding e di un operazionale esterno che viene usato da buffer. Quindi, per avere sulle tre uscite tutti i segnali legati a tutti i pixels della matrice, bisogna aspettare un tempo totale di lettura

$$T_{read} = 4096 \cdot T_{col} = 20.48ms$$

e, per garantire una coerenza nei dati in uscita, va rispettata come detto la disequazione

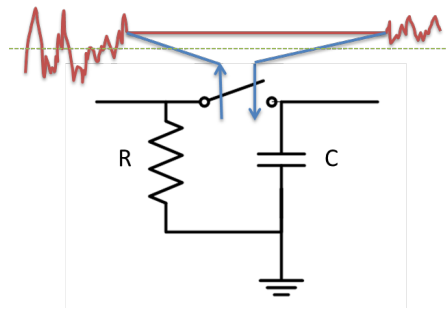
$$T_{int} \gg T_{read}$$

Assumendo un rapporto pari a 100 tra le due grandezze in gioco, il tempo di integrazione risultante è di circa 2 s. Questo risultato, corretto formalmente, praticamente rischia di non essere efficiente, dato che, con un tempo di integrazione così lungo, diventa obbligatorio operare con bassa intensità della radiazione incidente per evitare la saturazione della maggior parte dei pixel.

Una seconda soluzione proposta prevede l'utilizzo del Correlated Double Sampling (CDS), tecnica normalmente utilizzata nei sensori di immagine per eliminare il rumore dovuto al reset di una capacità [21], qui brevemente ridescritto.

Il moto di agitazione termico delle particelle all'interno di un conduttore scollegato da tutto il resto, e in particolare, in una resistenza R, rende il valor medio della differenza di potenziale ai suoi capi nullo, ma non il valore quadratico medio. Quindi, istantaneamente, si avrà una certa differenza di potenziale non nulla ai capi della resistenza. E' stato dimostrato che la densità spettrale di potenza di questo rumore è data da:

$$S_n = 4KTR$$



**Figura 3.17** Quando si chiude un interruttore per imporre un valore di tensione su una capacità, si campionano anche le fluttuazioni dovute al rumore termico. Questo implica un valore di  $V_{RESET}$  non costante.

che integrata sulla banda di rumore

$$B_{eq} = \frac{1}{4RC}$$

da come tensione di rumore in uscita un valore:

$$V_{n,OUT} = \frac{KT}{C}$$

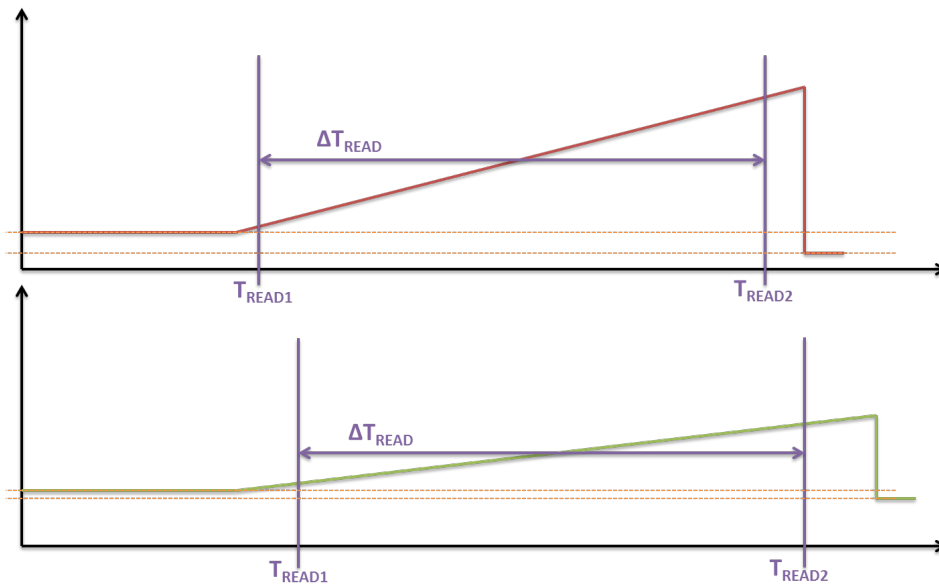
Tale valore, riespresso in termini di carica, è pari a

$$Q_{n,OUT} = KTC$$

L'effetto della presenza di questa sorgente di rumore è un valore di tensione a cui viene resettato il pixel, non costante tra un'acquisizione e l'altra. In queste condizioni, anche sotto la medesima radiazione incidente, un singolo pixel raggiungerà dopo ogni integrazione, valori sempre diversi.

E' dunque evidente la necessità di compensare questi due problemi legati ai corrispondenti errori di integrazione descritti nelle Fig. 3.16 e 3.17. Con la tecnica del CDS viene effettuato un doppio campionamento sull'uscita del pixel: una prima volta subito dopo il reset, per rivelare la linea di base e una seconda volta alla fine dell'integrazione. Le due letture possono essere sottratte (ad esempio dal software che opererà l'acquisizione). Il risultato di questa sottrazione è una tensione effettivamente legata al tempo di integrazione, come si vede in Fig. 3.18.

Un ulteriore beneficio legato all'impiego del CDS è quello di rendere la struttura insensibile all'inevitabile varianza del processo di produzione e del mismatch tra

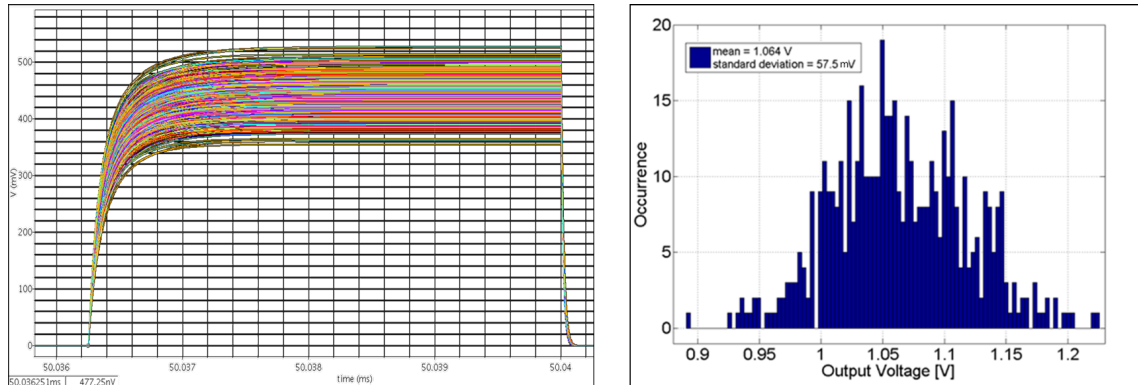


**Figura 3.18** CDS su due pixel che integrano per un differente tempo, la grandezza temporale rilevante in questo modo, diventa  $\Delta T_{\text{READ}}$ .

componenti. Tale varianza può come già osservato portare a fluttuazioni delle tensioni di soglia dei transistor del pixel attivo, e quindi a diversi valori della tensione in uscita, a parità di radiazione incidente. Tramite una simulazione Montecarlo, si sono studiati gli effetti prodotti da entrambe le cause e i risultati sono illustrati in Figura 3.19: si può osservare la tensione a cui si porta l'uscita della matrice, per lo stesso pixel e la stessa radiazione incidente, al variare dei parametri di processo e mismatch. Si evidenziano fluttuazioni della tensione in uscita complessivamente nell'ordine di una cinquantina di mV, un numero non trascurabile rispetto alla dinamica complessiva di circa 1.5 V.

### 3.4 I Blocchi Costitutivi

Come già illustrato nella Figura 3.15, lo schema a blocchi della matrice a 4096 pixel è molto simile a quello a 64, se non per l'aggiunta di una logica di indirizzamento di lettura anche per le colonne. Quindi, anche qui sono necessari i circuiti ausiliari alla lettura dei pixel attivi, quali le pompe di carica che traslano il livello del Reset per i singoli colori e le polarizzazioni dei preamplificatori e dei buffer di lettura. Importante ripuntualizzare che tutti i segnali che vanno in ingresso a circuiti differenziati per i tre colori devono essere prima opportunamente traslati tra le relative



**Figura 3.19** Simulazione Monte Carlo in cui si valutano gli effetti dovuti alle fluttuazioni di processo e ai mismatch dei componenti. E' raffigurato l'andamento della tensione all'uscita dopo la selezione di un pixel (sinistra). A destra è riportato l'istogramma corrispondente, di cui sono indicati valor medio e deviazione standard della tensione d'uscita.

alimentazioni di polarizzazione, con l'utilizzo di pompe di carica dello stesso tipo di quelle usate per il Reset. Una trattazione a parte va fatta per la polarizzazione dei buffer, inclusa successivamente in questa sezione, nella descrizione del multiplexing di colonna.

### 3.4.1 Il Decoder 6:64

I 12288 pixels attivi (4096 per 3 colori) sono disposti nella matrice in 64 righe e 64 colonne. Come illustrato per il decoder 3:8, con  $M$  bit in ingresso, si riescono ad indirizzare  $2^M$  bit in uscita, quindi in questo caso sono necessari 6 bit di ingresso per colore. L'architettura interna del decodificatore si basa in questo caso su porte equivalenti NAND. Per una questione di numero di transistori complessivi e quindi di area occupata, si è optato per una soluzione in cui il decoder è spezzato in una prima preselezione e un definitivo indirizzamento finale. A partire dalle equazioni descrittive delle uscite agli estremi del decoder a 6 ingressi:

$$Q_0 = \overline{SEL_0} \cdot \overline{SEL_1} \cdot \overline{SEL_2} \cdot \overline{SEL_3} \cdot \overline{SEL_4} \cdot \overline{SEL_5}$$

$$Q_{63} = SEL_0 \cdot SEL_1 \cdot SEL_2 \cdot SEL_3 \cdot SEL_4 \cdot SEL_5$$

e ricordando le leggi di De Morgan, si ottiene:

$$Q_0 = \overline{SEL_0 + SEL_1 + SEL_2} \cdot \overline{SEL_3 + SEL_4 + SEL_5}$$



$$Q_{63} = \overline{\overline{SEL_0 + SEL_1 + SEL_2}} \cdot \overline{\overline{SEL_3 + SEL_4 + SEL_5}}$$

ovvero, le uscite possono essere viste come una serie di NAND delle uscite di precedenti NOR. Nel caso in questione si è scelto di utilizzare le porte disponibili nelle librerie della casa produttrice, NOR3x2 e NAND3x2, sfruttando anche qui le migliori prestazioni in termini di velocità di porte con numero di transistori raddoppiato. Per come è implementata la logica, in effetti sarebbero sufficienti delle NAND2x2, ma si è anche incluso un segnale di Chip Enable (CE) che, andando in NAND appunto con i segnali in uscita dal predecoder, abilita la commutazione delle NAND solo quando presenta un valore logico alto.

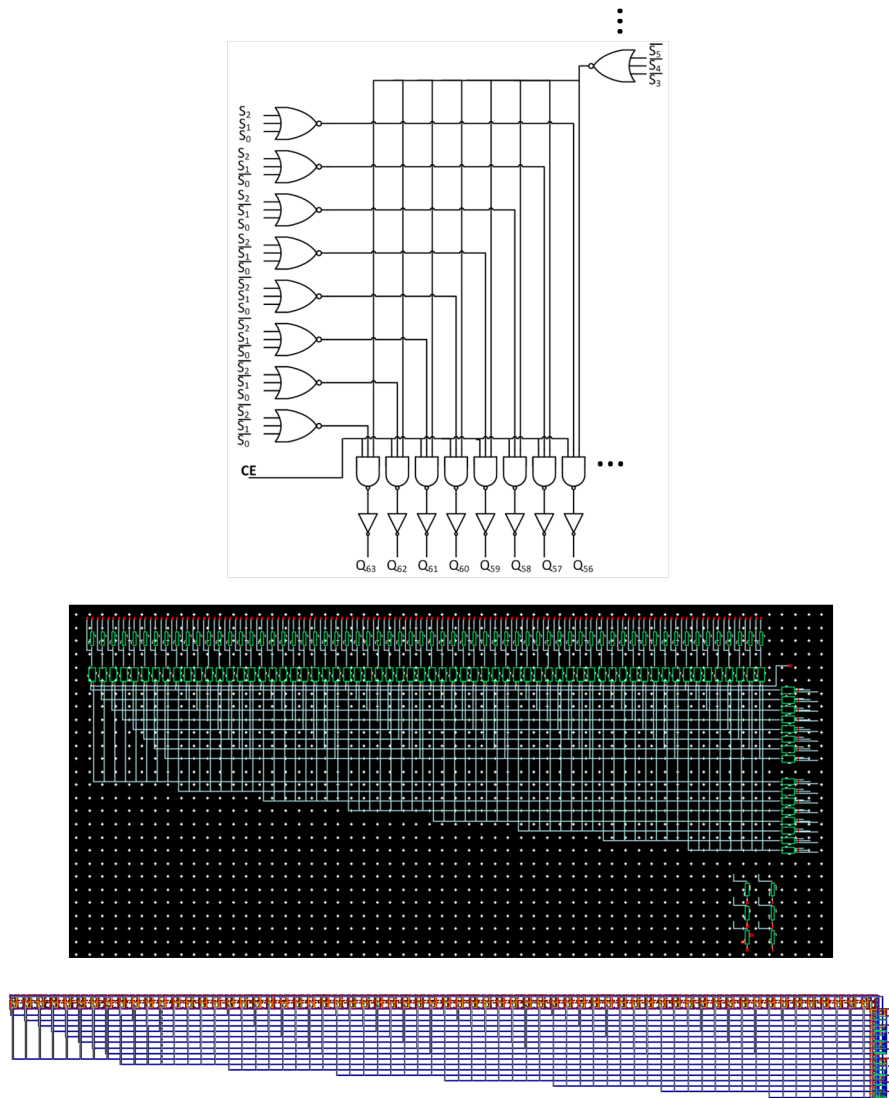
Nello schema in Figura 3.20 è presentata una visione schematica di un frammento del decoder effettivamente realizzato, date le ingenti dimensioni. A sinistra sono individuabili le porte NOR che effettuano il preindirizzamento sui 3 bit meno significativi, in alto a destra invece la prima delle altre 8 porte NOR che preindirizzano i bit più significativi. I segnali in uscita da tutte le NOR vengono combinati in 64 NAND (sono mostrate le ultime 8) alternativamente tra loro, e sempre insieme al segnale di Chip Enable. Le uscite dirette vanno a selezionare i PMOS, quelle invertite gli NMOS dei transmission gate.

### 3.4.2 Il generatore di colonna

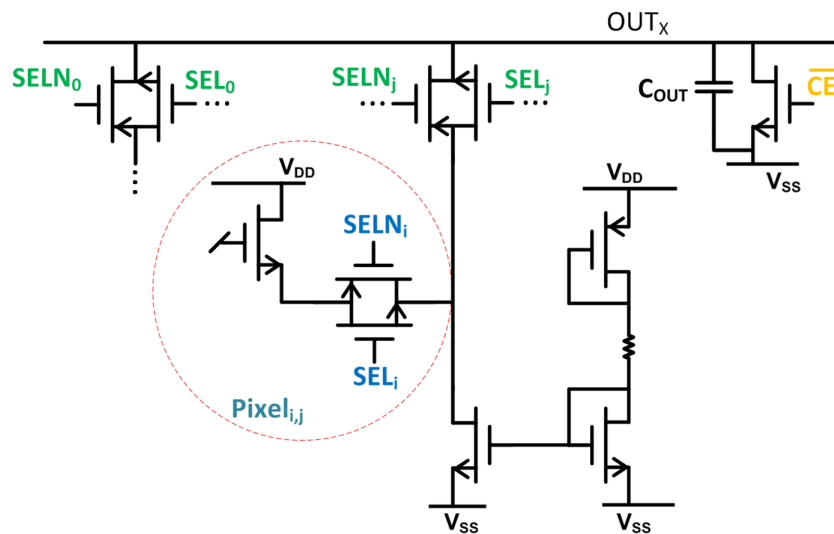
Si è voluto dedicare al generatore di colonna della matrice una sottosezione a parte, per evidenziare le problematiche incontrate nella progettazione e le soluzioni adottate. L'elettronica di preamplificazione del segnale all'interno del pixel e quella per l'indirizzamento delle righe segue la struttura e il dimensionamento della matrice 8x8, ma si è dovuto disegnare il sistema di multiplexing delle colonne.

Per come è stata pensata questa matrice, è prevista la lettura in modalità *Rolling Shutter*, quindi anche per le colonne è presente una logica dedicata che connette il valore immagazzinato dalle capacità ad un'unica linea d'uscita, per ogni colore. La soluzione adottata è quella di predisporre dei Transmission Gate per le singole colonne per permettere, quando accesi, il passaggio del segnale dal pixel all'unica linea di uscita da caricare. Il dimensionamento utilizzato per i Transmission Gate delle colonne è lo stesso visto per la selezione delle righe (a tal proposito si riveda 3.1.2).

Simulando questa configurazione, si è verificato un problema nei risultati, in tutti



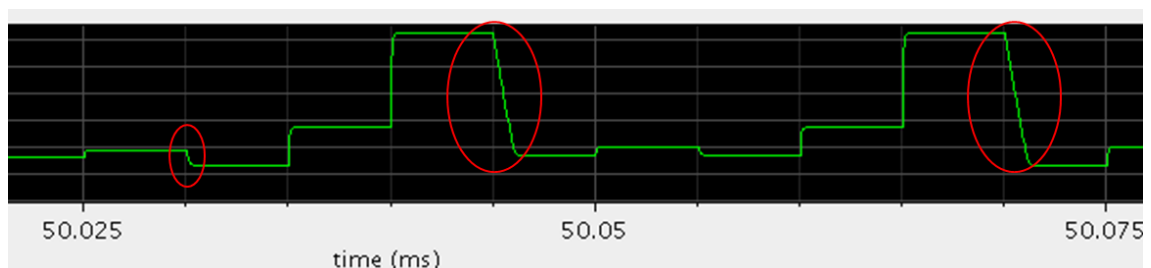
**Figura 3.20** In alto: frammento del decoder 6:64, formato da una prima logica di preselezione a porte NOR e una finale a porte NAND. E' visibile la presenza del segnale di Chip Enable, che abilita il funzionamento del decoder. Al centro e in basso sono raffigurati lo schematico ed il layout Cadence del decoder implementato.



**Figura 3.21** Circuito di polarizzazione dei buffer per i pixel, che include anche la logica di selezione delle colonne, permettendone il multiplexing su un'unica uscita. L'indice  $i$  si riferisce alle colonne,  $j$  alle righe,  $CE$  è il segnale di Chip Enable e con  $OUT_X$  si intende una generica tra le tre uscite R, G e B.

quei casi in cui un pixel deve imporre alla capacità di uscita un valore di tensione inferiore a quello immagazzinato dalla stessa precedentemente. In questa situazione, la curva di scarica del segnale di uscita presenta un andamento rettilineo per buona parte della transizione, recuperando alla fine l'aspettato andamento esponenziale. Le rampe illustrate in Figura 3.22 confermano quanto detto.

Si consideri un istante di tempo generico per cui, la capacità di uscita sia carica ad



**Figura 3.22** Risultato delle simulazioni della matrice  $64 \times 64$  con lettura Rolling Shutter e periodo di colonna pari a  $10 \mu s$ . La capacità di carico simulata è di  $1 pF$ . Si vedono, cerchiati in rosso, i fenomeni di scarica lineare descritti.

un valore di tensione, legato alla carica trasferita nel ciclo di lettura precedente e il pixel selezionato nel ciclo attuale debba imporre un valore minore. Nel momento in cui si seleziona il pixel, polarizzando il buffer, si ha una variazione istantanea della tensione  $V_{GS2}$ , a causa del gradino di tensione inviato sul terminale di Source del

Follower M2. La tensione immagazzinata sulla capacità d'uscita, dal pixel della colonna precedente, si confronta con un segnale di ampiezza minore (quello da imporre nell'attuale ciclo) presente invece sul Gate. Si pensa che questo possa determinare un momentaneo spegnimento del buffer M2, che quindi si comporta inizialmente come una resistenza di valore molto alto, al limite  $\infty$ , influenzando l'andamento del processo di scarica. Ci si avvicina così, al limite, ad una rampa lineare, fintanto che il potenziale di source non si riporta ad un valore tale da permettere l'accensione del transistor  $M_2$ . Da questo punto in poi, la scarica della capacità di colonna avviene, come aspettato, con una costante di tempo  $\tau$  determinata dalla capacità d'uscita e dalla resistenza dinamica del transistor  $1/g_m$ .

Si è risolto questa problematica inserendo nella struttura un transistor che resetta il livello di tensione presente sulla capacità di uscita, al valore della  $V_{SS}$  di colore, prima che essa venga collegata a qualunque pixel. In questo modo, si garantisce, alla luce dell'affermazione precedente, che venga imposto al Source del transistor buffer di ogni pixel sempre una tensione minore di quella presente al Gate.

Il tempo di lettura del pixel individuale è vincolato al raggiungimento del valore di regime sull'uscita, con la costante di tempo del circuito. In particolare, questa costante di tempo può essere approssimativamente individuata ripercorrendo al contrario il circuito dall'uscita:

$$\tau = C_{OUT} \cdot (R_{TG_{COL}} + R_{TG_{ROW}} + 1/g_{mFW})$$

Con i valori dettati dal dimensionamento, si hanno dei valori:

$$g_{mFW} = 15.67 \mu A/V$$

$$R_{TG_{COL}} \approx R_{TG_{ROW}} = 1.38 k\Omega$$

che, con una  $C_{OUT}=10pF$ , determinano una costante di tempo

$$\tau \approx 0.66 \mu s$$

Per esattezza di trattazione, si deve dire che nella formula della costante di tempo si sono trascurate tutte le grandi resistenze  $R_{OFF}$  dei Transmission Gate dei rami spenti e la  $r_0$  del generatore di colonna, che andrebbero in parallelo a quelle considerate.

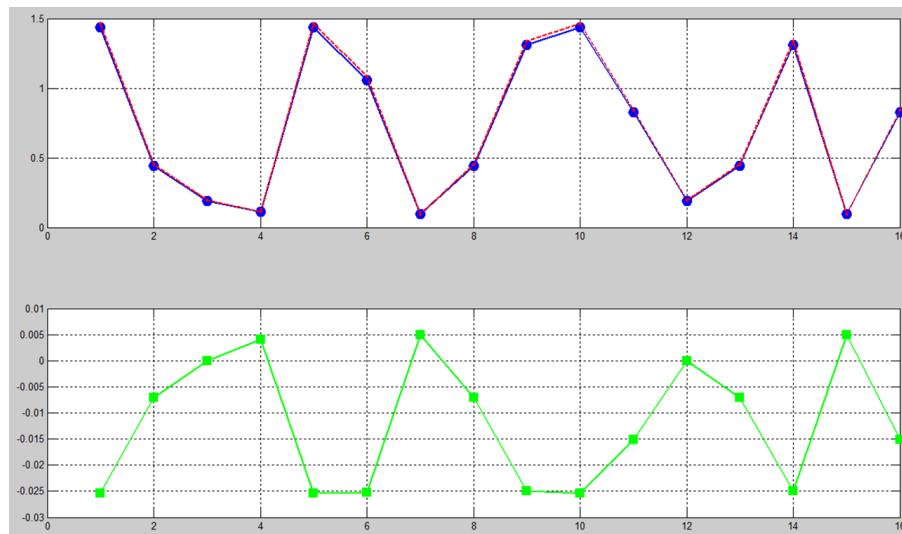
Il tempo di lettura dev'essere almeno 5 volte maggiore della  $\tau$ , per garantire che sia stato raggiunto il valore di regime, che corrisponde ad un

$$T_{col} \approx 3.3\mu s$$

Il segnale che comanda il Gate dell'NMOS di azzeramento della colonna allora deve avere un periodo tale da sottostare al vincolo del tempo di assestamento. L'idea seguita è quella di dare all'ingresso di questo NMOS lo stesso segnale che abilita il funzionamento del decoder di colonna, il più veloce in gioco, negato, in modo tale che alternativamente si scrive sulla colonna o si azzeri il suo valore.

I Transmission Gate che collegano tutte le colonne ad un'unica linea d'uscita di colore sono indirizzati con lo stesso meccanismo di decodifica operato per l'indirizzamento delle righe. Dall'esterno vengono forniti 6 segnali di selezione che, letti da un decoder, permettono di inviare un impulso di selezione ai transistori dei Transmission Gate in maniera sequenziale. La struttura del decoder di colonna è identica a quella, prima descritta (si veda 3.4.1), utilizzata per le righe, con gli stessi accorgimenti sulla suddivisione in blocchi di preselezione a porte NOR e selezione finale a porte NAND. Come nell'indirizzamento delle righe, anche per le colonne, è prevista la presenza di un segnale di Chip Enable CE, che abilita il funzionamento del decoder quando presenta un valore logico alto. L'intervallo di tempo per cui il CE rimane alto corrisponde alla durata dell'impulso di selezione e, con il proprio periodo, scandisce la velocità dell'operazione di indirizzamento. L'onda quadra di questo segnale ha periodo pari alla metà del periodo del segnale di lettura della prima colonna, in modo da abilitare l'indirizzamento per un tempo pari ad un suo semiperiodo. Nel semiperiodo per cui il CE rimane a un valore logico basso, il valore immagazzinato precedentemente sulla capacità d'uscita viene resettato al valore  $V_{SS}$ , tramite l'NMOS comandato dal segnale  $\overline{CE}$ . Lo schema è quello di cui è già stato presentato un frammento in Figura 3.20.

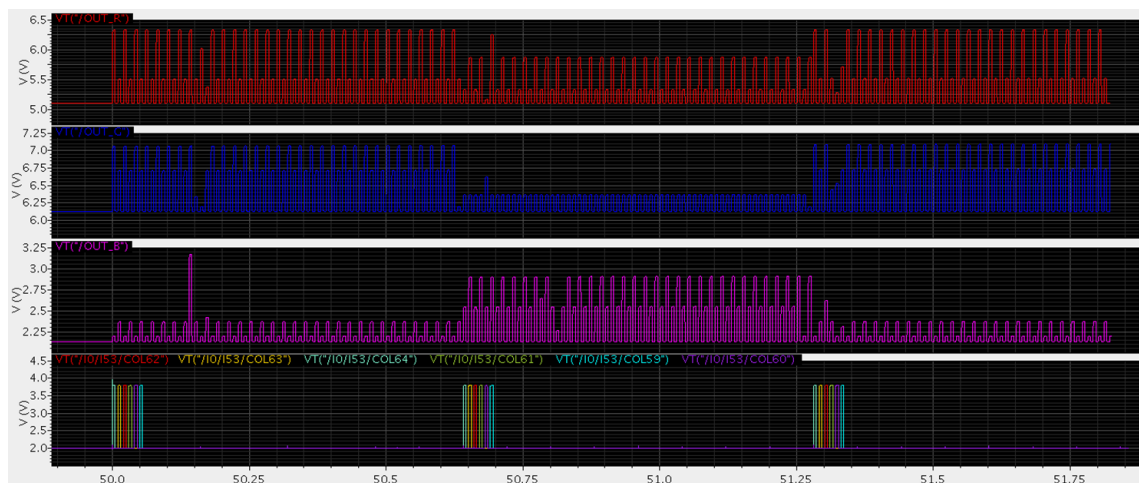
Un primo controllo che è stato effettuato è stato quello di verificare la corrispondenza tra i valori presenti in uscita alle colonne e quelli in uscita al preamplificatore. Nel trasferimento tra i due punti, il segnale subisce un'attenuazione pari alla  $V_{GS2}$  e al Transmissio Gate (trascurabile rispetto alla prima). La Figura 3.23 rappresenta la situazione analizzata. In essa la curva rossa è un'interpolazione dei valori di tensione in uscita al preamplificatore per diversi pixel, a cui è stata sottratta manualmente una tensione  $V_{GS2}$ . La curva blu invece, rappresenta i valori di tensione sulla colonna



**Figura 3.23** In alto, la differenza tra i valori di tensione sulla colonna (blu) e quelli in uscita al pixel (rosso), mentre in basso è rappresentato l'andamento di questa discrepanza tra i valori.

legati alle uscite degli stessi pixel simulati. Il risultato ha evidenziato una leggera discrepanza tra i due numeri e ne è stato riportato l'andamento in un grafico nella parte inferiore di Figura 3.23.

In Figura 3.24 è rappresentato l'andamento delle tre linee di uscita alla matrice



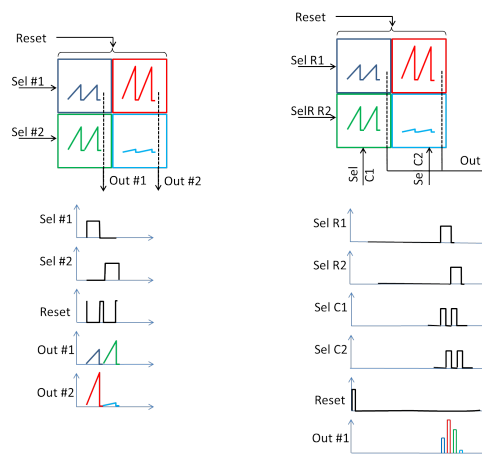
**Figura 3.24** Tre uscite tipiche di una matrice con lettura in modalità Rolling Shutter, ognuna relativa a un colore. In basso sono raffigurate anche le uscite di un selettore di colonna.

64x64, si nota il processo di multiplexing realizzato, in corrispondenza dei segnali di selezione di colonna raffigurati in basso.

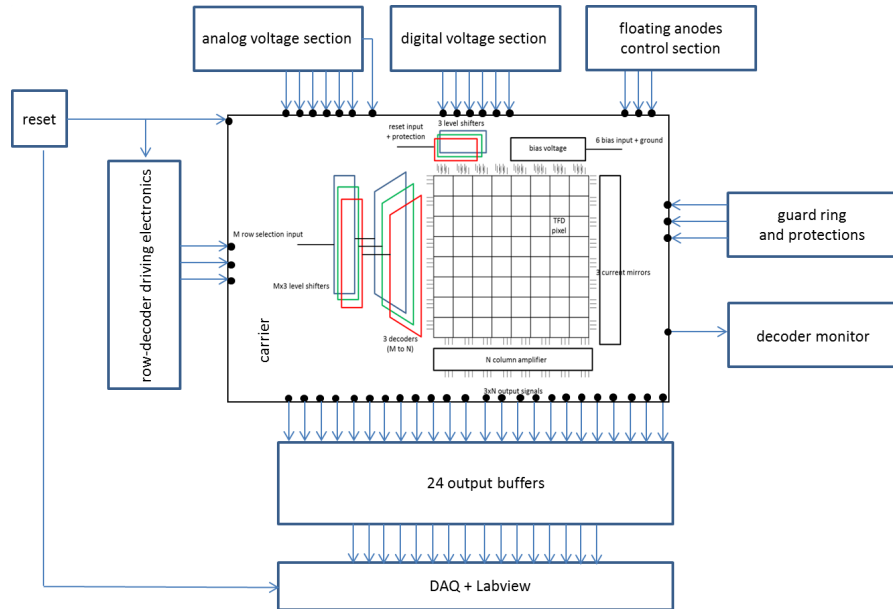
# Capitolo 4

## Setup Sperimentale

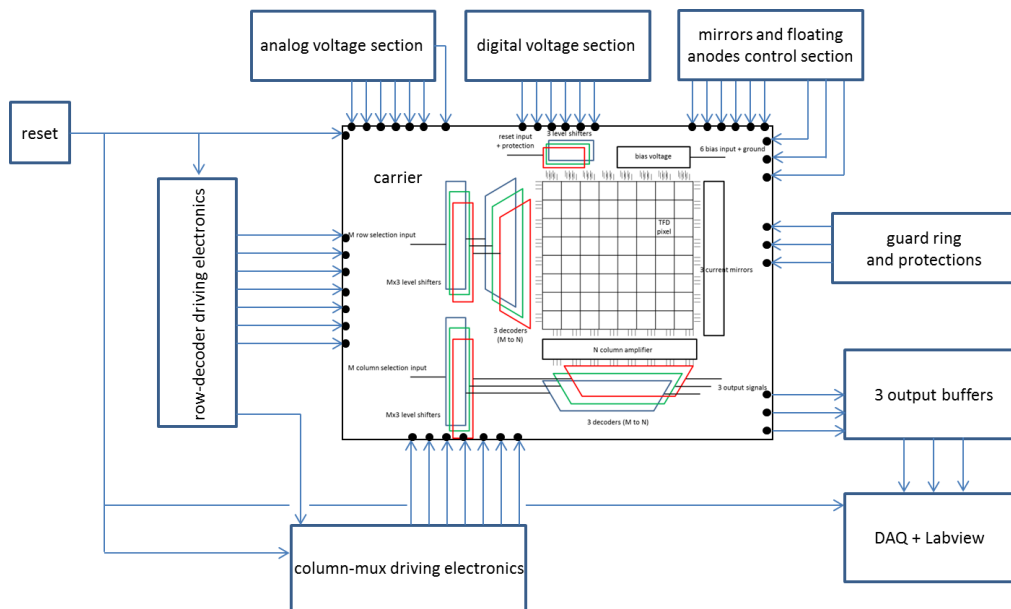
Viene illustrato in questo capitolo il principio, le tecniche e le schede utilizzate per il pilotaggio e la lettura dei segnali provenienti dalle matrici di sensori progettate. Ci si concentra prima sulla matrice  $8 \times 8$  a lettura sequenziale e, successivamente su quella  $64 \times 64$  con lettura di tipo rolling shutter. Una raffigurazione schematica dei segnali da acquisire - previa opportuna sincronizzazione - e uno schema a blocchi delle due schede, a cui ci si potrà riferire lungo il capitolo, è presentato in Figura 4.1 e Figure 4.2,4.3.



**Figura 4.1** Confronto tra i segnali che bisogna fornire in ingresso a una matrice a lettura sequenziale (come nel caso della  $8 \times 8$  implementata) e quelli da mandare alla logica di una matrice con lettura di tipo Rolling Shutter (equivalente alla  $64 \times 64$ ). In basso sono pure visibili i segnali generati in uscita dalle due matrici rispettivamente



**Figura 4.2** Rappresentazione schematica della matrice 8x8 e di tutte le strutture necessarie per la generazione dei segnali e per la lettura di quelli forniti in uscita.

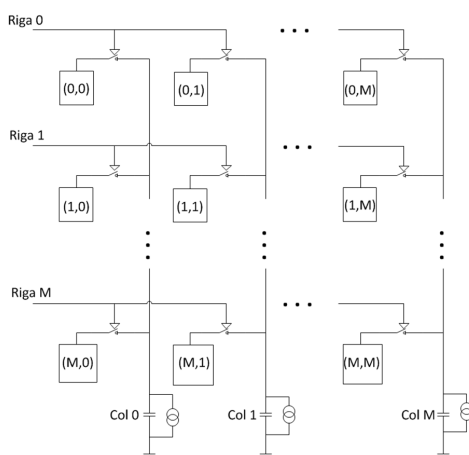


**Figura 4.3** Rappresentazione schematica della matrice 64x64 e di tutte le strutture necessarie per la generazione dei segnali e per la lettura di quelli forniti in uscita.



## 4.1 Lettura Matrice 8x8

La matrice composta da 8 righe e 8 colonne di TFD, illustrata nella sezione precedente, presenta appunto 64 pixel attivi, all'interno vi sono sia strutture fotosensibili, sia circuiti di lettura (Figura 4.4). La caratteristica di avere inclusa un'elettronica di

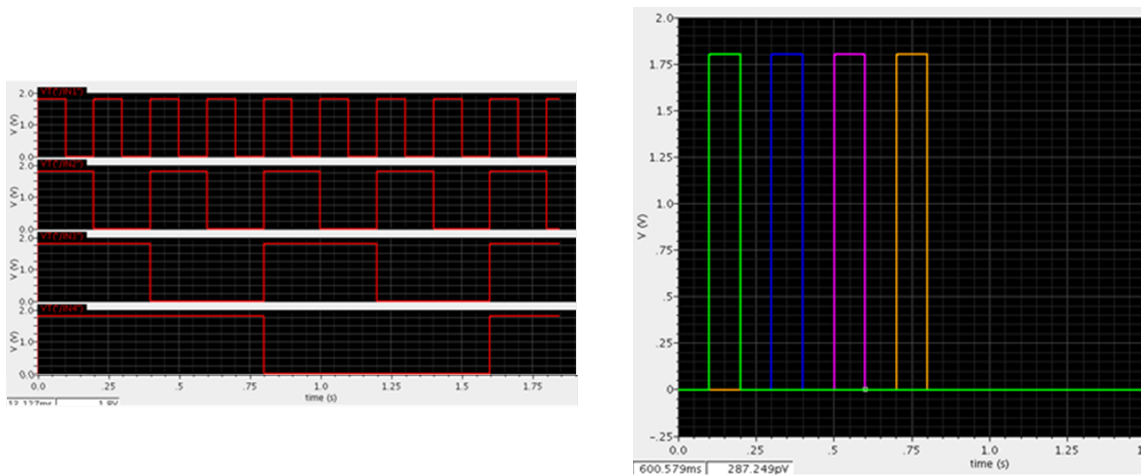


**Figura 4.4** Rappresentazione schematica della matrice  $8 \times 8$  con lettura sequenziale. Graficamente, viene raffigurato un unico blocchetto per indicare un intero pixel costituito da TFD e circuito di lettura integrato.

lettura, permette di velocizzare l'operazione e di disaccoppiare il sensore da grosse capacità di colonna, tramite il buffer integrato in ciascun pixel. L'indirizzamento della matrice avviene, come visto, tramite un decoder che seleziona in successione una riga dopo l'altra. La lettura dei dati in uscita dai singoli pixel, in questo caso, avviene in parallelo per tutte le colonne, su cui viene forzata una tensione a bassa impedenza dai buffer. Un esempio delle tipiche forme d'onda in uscita dalla matrice è visibile in Figura 3.10. Il decoder di selezione di riga, all'interno della struttura, ha bisogno di ricevere in ingresso tre segnali, dato che deve indirizzare 8 righe della matrice. Si può osservare che, per avere in uscita dal decoder dei segnali idonei all'indirizzamento, è necessario fornire in ingresso al decoder tre segnali a onda quadrata, uno con periodo raddoppiato rispetto al precedente, come illustrato in Figura 4.5.

E' stato simulato, e in seguito realizzato, un circuito a componenti discreti che fornisce in uscita i tre segnali richiesti dal decoder. Il circuito suddetto impiega:

- 1 Contatore 12-bit SN74LV4040A-EP di Texas Instruments;



**Figura 4.5** Andamento dei segnali in ingresso (a sinistra) e alcuni in uscita (a destra) dal decoder di riga. Si vede che dando in ingresso segnali con periodo raddoppiato in successione, si ottiene la selezione desiderata.

- 1 Multivibratore Monostabile contenuto nel SN74AHC123A-EP di Texas Instruments.

Per la situazione affrontata, è sufficiente leggere i segnali relativi a 3-bit in uscita dal contatore; si è usato comunque il contatore a 12-bit perchè in linea con i requisiti di velocità e ritardi massimi, e per semplicità, dato che è lo stesso utilizzato per leggere la matrice 64x64.

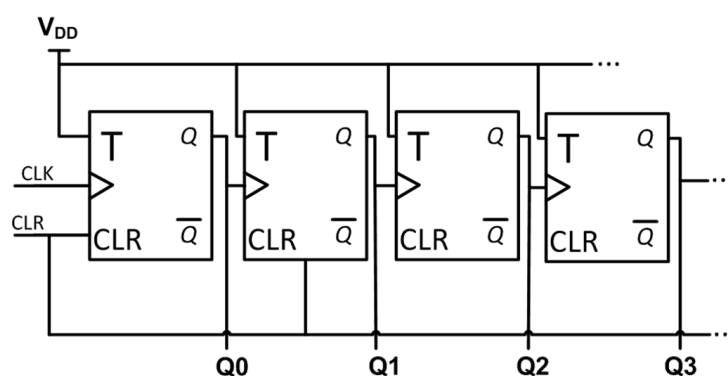
La criticità della logica necessaria a questa implementazione, ed ancor più in seguito quando si discuterà la matrice 64x64, è quella di dover garantire una ottima sincronizzazione di segnali logici a frequenze estremamente diverse. Si parla ad esempio di tempi di integrazione dell'ordine del secondo, con segnali logici che nel caso pessimo commutano a 200 kHz. Tuttavia una caratteristica che si rende necessaria per questo circuito è quella di poter controllare dall'esterno la durata dell'intervallo di integrazione e dell'intervallo di reset (in funzione dell'illuminazione incidente sulla scena). Si è quindi deciso di implementare una soluzione in cui è presente un unico segnale di sincronismo in ingresso e viene garantita in maniera versatile la regolabilità di  $t_{int}$  e  $t_{res}$ .

#### 4.1.1 Il Contatore 12-bit

Un contatore ha una struttura logica a Flip-Flop in configurazione Toggle (ingressi J e K cortocircuitati), posti in serie, in modo che l'uscita di uno vada all'ingresso di

Clock del successivo. Se l'ingresso T di Toggle di tutti i Flip Flop è connesso a un valore logico alto (l'alimentazione) ogni Flip Flop effettua una commutazione a tutti i cicli di clock, qualunque sia il suo valore logico precedente. Mantenendo questa condizione e fornendo in ingresso al primo un certo segnale di clock, se si uniscono le uscite intermedie della catena si ha una combinazione di bit che rappresentano una sequenza numerica incrementale. Nel circuito integrato utilizzato, sono disponibili le singole uscite relative a tutti i bit del contatore ed un ingresso di Clear che, se alto, permette di azzerare l'uscita, qualunque sia l'ingresso.

Il componente scelto è in grado di lavorare anche a tensioni attorno ai 2 V in

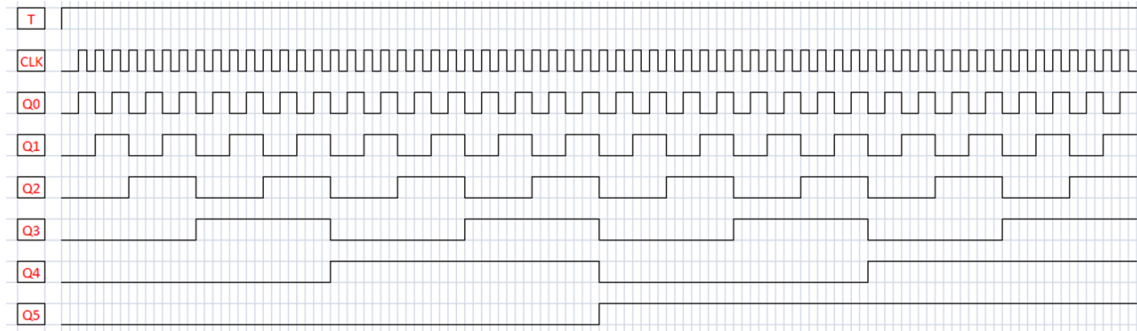


**Figura 4.6** Schematico del circuito logico che implementa un contatore. Combinando le uscite  $Q$  si ottiene una sequenza incrementale di numeri in codifica binaria.

ingresso e quindi di erogare sulle uscite tensioni con questo livello. Questo è stato un punto di merito a suo favore nella scelta, in quanto si può dare dall'ingresso direttamente lo swing logico  $0 \div 1.8V$  che poi va a controllare i pixel e l'elettronica d'indirizzamento. Le condizioni di utilizzo raccomandate dalla casa produttrice sono ampiamente rispettate, sia per quanto riguarda la frequenza massima di utilizzo (segnata come 35 MHz), sia come durata degli impulsi ( $t_{pw_{min}}=5ns$ ). L'utilizzo di questo tipo di circuito consente di realizzare un vero e proprio divisore di frequenza sui pin d'uscita dei bit. Infatti, a fronte di un segnale di clock in ingresso con duty cycle del 50% e detto  $T_{ck}$  il periodo del clock, a partire dall'uscita relativa al bit meno significativo si hanno dei segnali con livelli logici imposti dall'alimentazione e periodo via via raddoppiato ( $2T_{ck}, 4T_{ck} \dots$ ). Avendo a disposizione 12 bit di conteggio, si può dividere la frequenza del segnale in ingresso fino a:

$$f_{12} = \frac{f_{in}}{2^{12}} = \frac{f_{in}}{4096}$$

Quanto detto è visibile nel diagramma di timing di Figura 4.7, in cui viene fatto l'esempio di un contatore a 6-bit.



**Figura 4.7** Diagramma di timing di un contatore a 6-bit. Il segnale di Toggle deve rimanere alto per far avvenire il conteggio e il periodo del segnale di Clock in ingresso viene raddoppiato, quadruplicato e così via sulle uscite.

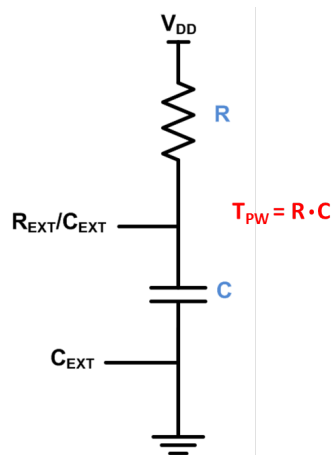
## 4.1.2 Il Multivibratore Monostabile

Il secondo componente discreto utilizzato nella realizzazione della scheda di generazione dei segnali utili alla lettura è un multivibratore monostabile. Questo tipo di sistema digitale permette alla sua uscita di stazionare stabilmente su un livello logico, mentre l'altro livello è consentito solo per un determinato periodo di tempo a fronte di un determinato evento, ad esempio una transizione ad un suo ingresso. Ai fini dell'utilizzo considerato, si sfrutta questa proprietà per generare l'impulso di Reset.

La Tabella in Figura 4.8 rappresenta la funzione logica realizzata dal multivibratore e la condizione cerchiata in rosso è quella effettivamente utilizzata per la generazione dell'impulso utile. Per ogni monostabile è disponibile un totale di 7 pin (oltre quelli dedicati alle alimentazioni); di essi 3 sono dedicati agli ingressi la cui combinazione genera la funzione già descritta nella Figura 4.8; due sono dedicati all'uscita Q e alla sua negata  $\bar{Q}$ ; due pin infine sono utilizzati per collegare la rete RC responsabile della durata dell'impulso. Tramite il collegamento di una resistenza ed un condensatore esterni, come mostrato in Figura 4.9 infatti, si determina la larghezza dell'impulso prodotto in uscita dal dispositivo. La combinazione indicata in rosso, nella tabella, prevede che gli ingressi B e  $\overline{CLR}$  rimangano al valore logico alto (e quindi collegati all'alimentazione  $V_{DD}$ ) e che il segnale A effettui una commutazione alto-basso, per generare l'impulso.

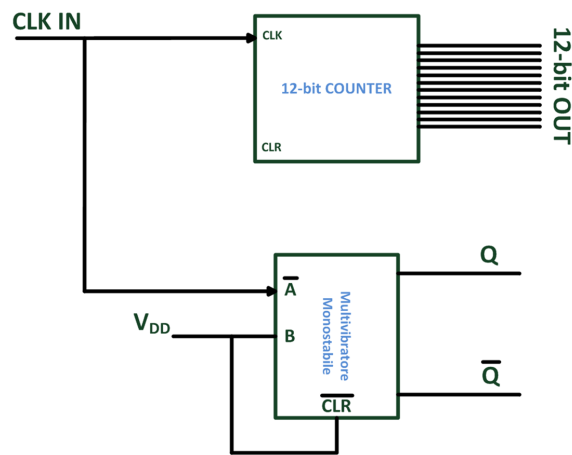
INPUTS			OUTPUTS	
$\overline{\text{CLR}}$	$\overline{\text{A}}$	B	Q	$\overline{\text{Q}}$
L	X	X	L	H
X	H	X	L <sup>(1)</sup>	H <sup>(1)</sup>
X	X	L	L <sup>(1)</sup>	H <sup>(1)</sup>
H	L	↑	⌋	⌌
H	↓	H	⌋	⌌
↑	L	H	⌋	⌌

**Figura 4.8** Tavola della funzione logica del multivibratore monostabile. La condizione cerchiata in rosso produce su  $\overline{\text{Q}}$  un impulso negativo e su Q uno positivo.



**Figura 4.9** Metodo di collegamento della rete RC che determina la durata dell'impulso, come indicato dalla casa produttrice. Sono indicati in pin dell'integrato e l'equazione caratteristica.

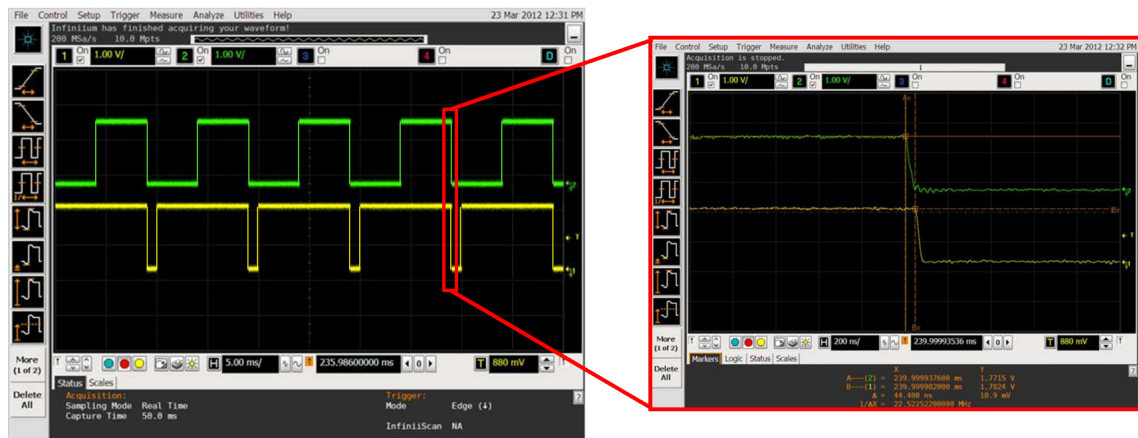
Si è scelto di poter controllare la durata dell'impulso agendo sulla costante di tempo fissata dall'esterno e, in particolare, inserendo una resistenza di valore variabile fino a  $100k\Omega$ , che, insieme ad una capacità da 100 nF, permette un impulso di durata massima 10 ms.



**Figura 4.10** Schema a blocchi del circuito ausiliario esterno al chip, per la generazione dei segnali utili alla matrice 8x8.

### 4.1.3 Circuito di generazione dei segnali di comando della matrice 8x8

Per il corretto funzionamento della logica di indirizzamento della matrice 8x8, è opportuno mandare in ingresso al chip solamente i segnali relativi ai tre bit meno significativi del contatore, correttamente sincronizzati con il segnale di reset. Come si è visto nel Capitolo 3, e in particolare in Figura 3.10, ad ogni ciclo di clock della logica, ogni pixel viene dapprima resettato e poi lasciato integrare per un certo tempo. La sua rampa di tensione sarà disponibile sulla colonna solamente quando sarà selezionata la rispettiva riga e quindi, polarizzato il rispettivo Follower. Alla luce di ciò, è necessario come detto avere un impulso di Reset sincrono al segnale di Clock in ingresso al contatore. In Figura 4.10 è riportato lo schema a blocchi del circuito logico realizzato. Collegando il segnale di Clock ottenuto da un generatore di forme d'onda esterno all'ingresso A del multivibratore Monostabile, si ottiene il sincronismo cercato, visibile anche in 4.11. In particolare sulla destra viene mostrato come la differenza in timing tra il clock (in verde) ed il segnale di reset, generato dal



**Figura 4.11** Sincronismo ottenuto tra il segnale di clock in ingresso e impulso di reset generato grazie al circuito realizzato. Nella finestra di destra, i cui è presente uno zoom del fronte dell'impulso, può notare la distanza temporale tra le due transizioni di circa 50ns.

circuito costituito dal contatore e dal monostabile, risultati minore di 50 ns, un dato più che accettabile per l'applicazione in questione.

E' possibile, con il circuito realizzato, controllare dall'esterno la tempistica delle operazioni agendo con due gradi di libertà:

1. il periodo del segnale di sincronismo esterno dato in ingresso al contatore e al circuito monostabile, tramite il quale si può modificare il tempo di integrazione;
2. la resistenza del trimmer da 100 k $\Omega$ , tramite la quale si può variare la durata dell'impulso di Reset.

## 4.2 Lettura Matrice 64x64

Per la matrice 64x64, l'elettronica esterna al VLSI è notevolmente più complessa, dato che vanno gestiti molti più elementi. Una visione schematica dei segnali in uscita dal chip è visibile in Fig. 4.1. In particolare già in ingresso al decoder di riga sono necessari 6 segnali logici (invece dei soli 3 del caso precedente); inoltre, poichè in questa matrice viene effettuata una lettura di tipo *Rolling Shutter*, è previsto un processo di multiplexing anche delle colonne, per i rispettivi colori. In uscita alla matrice si vanno a leggere solo tre segnali di tensione, che riportano in maniera sequenziale le informazioni relative ai tre colori di tutti i pixel della colonna. In ingresso alla matrice, oltre a tutte le alimentazioni necessarie agli anodi dei dispositivi e alle elettroniche presenti, vanno forniti anche:

- 6 ingressi di selezione + 1 segnale di Chip Enable, per l'indirizzamento delle righe;
- 6 ingressi di selezione + 1 segnale di Chip Enable, per l'indirizzamento delle colonne;
- 1 impulso di Reset.

Ricordando brevemente le fasi di funzionamento della matrice 64x64 illustrate nella Sezione 3.3.1, dopo un preliminare Reset, si integra la corrente sui preamplificatori di carica e successivamente avviene la lettura. Quest'ultima prevede l'indirizzamento di una riga e la scansione di tutte le colonne. Si evince, da quest'ultima affermazione, che i segnali che comandano l'indirizzamento di colonna devono essere più veloci di quelli incaricati di indirizzare le righe, dato che nel tempo in cui una riga è selezionata, si devono collegare sequenzialmente 64 colonne alla linea d'uscita (come già anticipato dalle equazioni della sezione 3.3).

E' stata inoltre prevista la presenza di un segnale di Chip Enable, che deve avere una frequenza di commutazione pari alla metà del segnale di selezione di colonna più veloce. La motivazione della presenza del CE è stata data nella sezione 3.4.2. Si è simulato, e successivamente realizzato, un circuito ausiliario alla matrice, esterno ad essa, che genera tutti i segnali sopra indicati a partire da un unico segnale di clock in ingresso. Esso impiega:

- 2 Contatori 12-bit SN74LV4040A-EP di Texas Instruments;
- 1 Multivibratore Monostabile SN74AHC123A-EP di Texas Instruments;
- 3 porte logiche NAND a due ingressi SN74AHC00-EP di Texas Instruments;
- 6 Inverter Logici SN74AUC1G04.


Si rimanda il lettore alla sezione precedente per la descrizione dei contatori e del multivibratore monostabile, essendo essi gli stessi utilizzati per la scheda dedicata alla matrice 8x8. Anche in questo caso, si è realizzato il circuito con lo scopo di generare tutti i segnali necessari alla logica interna alla matrice, ma anche con quello di renderne il funzionamento dipendente da un solo segnale in ingresso. Prima della descrizione del circuito, segue una veloce descrizione delle porte NAND e degli inverter utilizzati.



### 4.2.1 La porta NAND

Nell'ambito delle reti logiche, la porta NAND ha una tabella di verità tale da presentare sull'unico terminale d'uscita un livello logico basso, solo quando tutti i segnali afferenti agli ingressi possiedono un valore logico alto, come rappresentato in Figura 4.12. L'integrato utilizzato presenta al suo interno 4 porte NAND a due ingressi ed è

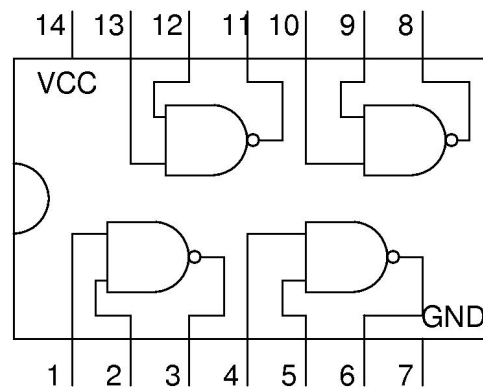
AB\C	0	1
00	1	1
01	1	1
10	1	1
11	1	0



**Figura 4.12** Esempio della tabella di verità della porta logica NAND a tre ingressi e relativo simbolo.

quindi caratterizzato da 14 pin, di cui due dedicati all'alimentazione e al potenziale di massa, 8 disponibili come ingressi delle NAND e i restanti 4 sono quelli su cui prelevare i segnali d'uscita delle porte logiche (Figura 4.13).

Le caratteristiche del circuito soddisfano a pieno le specifiche richieste dal sistema

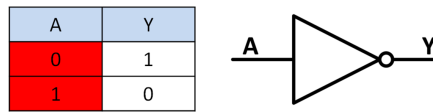


**Figura 4.13** Schematico interno del circuito integrato della serie produttiva 7400.

progettato, dato che si hanno tipici tempi di propagazione dell'ordine dei 10 ns, tra qualunque ingresso di una NAND e la sua uscita, e tensioni di lavoro concesse fino a 7 V.

### 4.2.2 L'inverter logico

Il circuito integrato SN74AUC1G04 presenta, al suo interno, un unico dispositivo di inversione del livello logico, come rappresentato in Figura 4.14. I pin disponibili in uscita dal package del circuito sono semplicemente 4: uno per l'alimentazione, uno

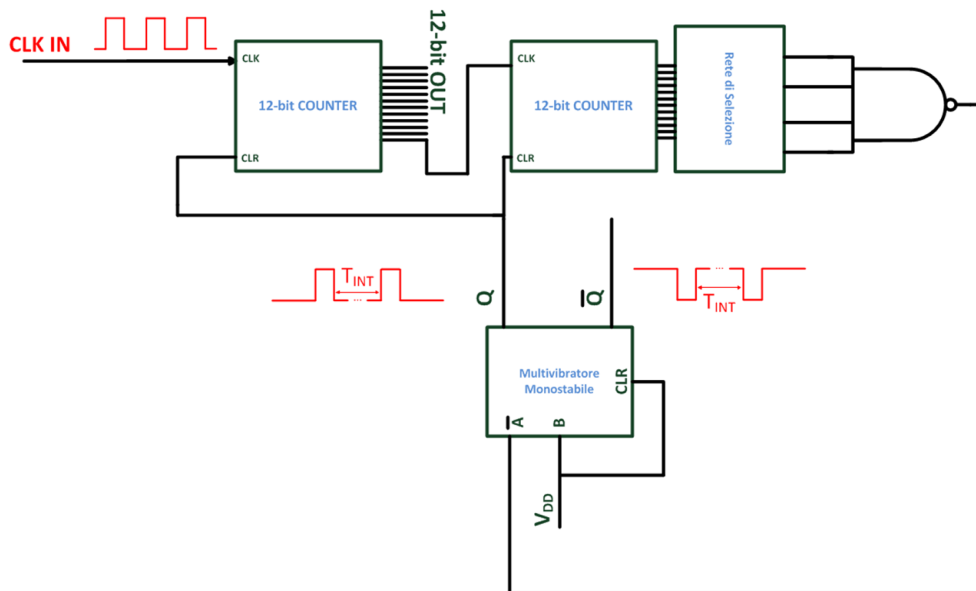


**Figura 4.14** Funzione logica dell’Inverter e simbolo.

per il riferimento di massa, uno per l’ingresso A e uno per l’uscita Y. Le modalità di utilizzo di questi inverter viene spiegata successivamente, nel momento in cui è illustrato il funzionamento del circuito globale. L’inverter è stato scelto poichè consente di lavorare tra swing logici diversi tra ingresso e uscita, riportando i segnali alla dinamica 0-1.8 V necessaria all’ingresso del VLSI.

### 4.2.3 Generazione dei segnali di comando della logica per la matrice 64x64

E’ presente in Figura 4.15 lo schema a blocchi della logica implementata. Il circuito



**Figura 4.15** Schema a blocchi del circuito ausiliario esterno al chip, per la generazione dei segnali utili alla matrice 64x64.

riceve in ingresso un segnale di clock di riferimento, che rimarrà quello a frequenza più elevata all’interno del circuito. Tale segnale coincide per quanto detto sin qui con il segnale di Chip Enable del decoder di colonna. Da un primo contatore pilotato

dal segnale di clock, escono dodici segnali necessari agli ingressi delle logiche di indirizzamento di righe e colonne. Tali segnali avranno frequenza dimezzata, man mano che ci si muove verso il bit più significativo. Precedentemente, si sono considerati solo i primi tre segnali dei bit meno significativi, dovendo indirizzare solamente 8 righe, mentre in quest'applicazione, i segnali utili sono tutti e 12 quelli presentati sui pin d'uscita. I 6 bit meno significativi vanno in ingresso al decoder per le colonne, che funziona a maggiore velocità, mentre i 6 più significativi, a periodo più lungo, al decoder di riga.

Inoltre, si preleva il segnale presente all'uscita  $Q_{12}$ , che risulta avere un periodo pari a:

$$ut = T_{12} = T_{CE} \cdot 4096 \quad (4.1)$$

dove con  $T_{CE}$  si è indicato il periodo del segnale di Chip Enable in ingresso all'intero circuito. Si assume questo periodo  $T_{12}$  come un'unità temporale di riferimento per il successivo svolgersi delle operazioni.

Il segnale prelevato va infatti in ingresso come segnale di Clock ad un secondo contatore, posto in cascata al primo. Questo secondo contatore incrementa il valore numerico dell'uscita al trascorrere di ogni unità temporale. E' possibile combinare le uscite a valle del secondo contatore in una NAND per verificare il raggiungimento di un particolare conteggio di  $ut$ . La porta NAND mantiene la sua uscita al valore logico alto, finchè tutti i suoi ingressi non sono '1' logici, condizione per cui si ha una transizione alto-basso in uscita. L'uscita della NAND è collegata all'ingresso  $\bar{A}$  del multivibratore monostabile, per cui alla transizione alto-basso descritta, corrisponde la generazione dell'impulso negativo sull'uscita  $\bar{Q}$  del monostabile. Come detto, la durata di questo impulso generato è controllata esternamente con una rete RC. Si dispone, in uscita dal monostabile, anche dell'uscita diretta  $Q$  di polarità opposta rispetto all'impulso di Reset utile. L'impulso di reset viene generato nel momento in cui il secondo contatore raggiunge il conteggio di unità temporali impostato, ovvero alla fine del tempo d'integrazione che si vuole definire. Si sfrutta l'impulso positivo presente sull'uscita  $Q$  per azzerare i contatori dall'ingresso di Clear. Da questo momento in poi, può iniziare un secondo ciclo di lettura e integrazione.

Si può controllare dall'esterno il tempo integrazione, in modo tale da poter testare il comportamento della matrice per diverse tempistiche di reset e integrazione. Un ruolo fondamentale in questo controllo è ricoperto da quella che nello schema a blocchi è stata indicata come "Rete di Selezione". Il blocco schematizza, in realtà,

l'accostamento di inverter e di selettori manuali a interruttore. Quattro tra le uscite del secondo contatore (due tra i bit meno significativi e due tra i più significativi), sono mandate parallelamente a quattro inverter e gli switch permettono di selezionare il valore diretto o negato per quel bit. Le uscite di questi selettori sono mandate alla NAND.

Durante i primi periodi di conteggio, i bit più significativi presentano un valore sempre basso; quindi scegliendo di dare in ingresso alla NAND il loro valore negato (sempre alto durante i primi periodi di integrazione) si vincola il conteggio a bassi valori (poche u.t. e bassi tempi di integrazione) dettati solo dalla combinazione dei bit meno significativi. Viceversa, selezionando i valori diretti dei bit più significativi, si possono imporre lunghi tempi di integrazione.

Si sono collegate agli ingressi della NAND solo quattro uscite del secondo contatore, per non dover avere poi a che fare con una porta logica a Fan In elevato.

Scegliendo le uscite  $Q_2$ ,  $Q_6$ ,  $Q_8$ ,  $Q_{12}$  si può determinare la sequenza da contare secondo l'equazione:

$$COUNT = 2^2 \cdot [0, 1] + 2^6 \cdot [0, 1] + 2^8 \cdot [0, 1] + 2^{12} \cdot [0, 1] \quad (4.2)$$

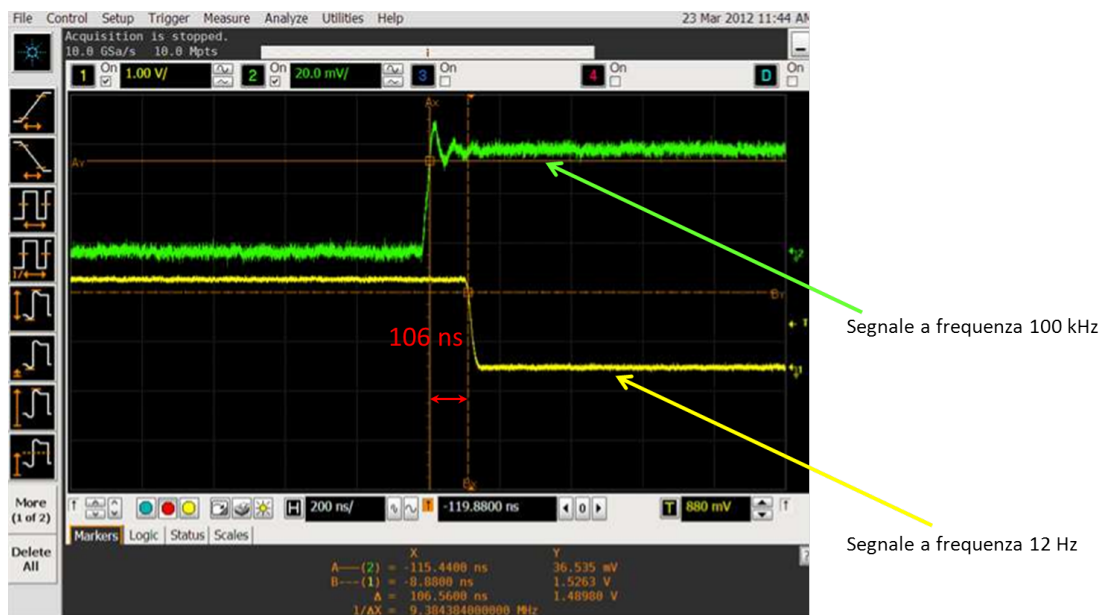
da cui deriva la definizione della durata del tempo di integrazione tra due impulsi di reset come:

$$T_{INT} = ut \cdot COUNT = T_{CE} \cdot 4096 \cdot COUNT \quad (4.3)$$

Ricapitolando quanto detto, quindi, è possibile controllare la durata del tempo di integrazione dei pixel, agendo sul circuito ausiliario esterno, grazie a tre gradi di libertà previsti:

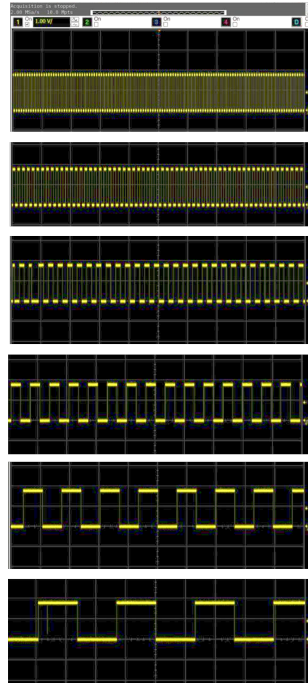
1. **La durata del periodo di Clock del segnale in ingresso all'intero circuito.** Si agisce direttamente sull'unità temporale scelta, per come è stata definita nell'equazione 4.1.
2. **La rete di selezione.** Agendo sul numero chiamato COUNT in equazione 4.2, si determina quanto deve contare il secondo contatore. Selezionando i valori diretti per i bit più significativi si determineranno tempi lunghi, viceversa, selezionando i negati, tempi brevi.

3. **La durata dell'impulso.** Come per la scheda che si occupa della matrice 8x8, anche qui, nella rete RC di timing del monostabile è stata inserita un trimmer a resistenza variabile fino a  $100k\Omega$  che, con una capacità da 100 nF, da una durata massima dell'impulso di 10 ms. Si può vedere il risultato della variazione del valore di resistenza del Trimmer in Fig. 4.16.

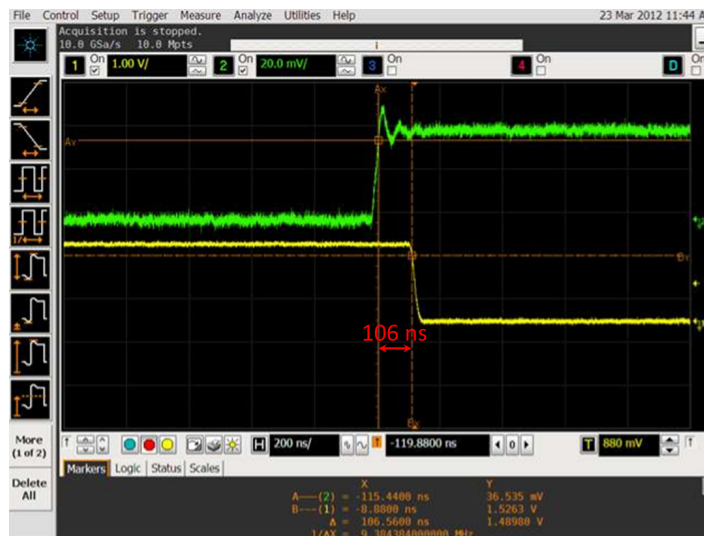


**Figura 4.16** I due grafici rappresentano la durata dell'impulso misurato in uscita al multivibratore monostabile, cambiando la resistenza del trimmer. In alto è raffigurato un impulso di  $973\mu s$  e in basso uno di durata  $922 ms$  (ottenuto con il massimo valore di resistenza impostabile). Si noti che seppur graficamente gli impulsi sembrano avere la stessa durata, tra un grafico e l'altro cambia la scala dei tempi di riferimento.

La figura 4.16 mostra la regolazione dell'intervallo di reset in due configurazioni, della durata di  $973\mu s$  e  $9.23 ms$  rispettivamente. La figura successiva, 4.17 mostra invece le uscite del secondo contatore. Infine la figura 4.18 mostra il sincronismo tra il segnale di reset e il segnale corrispondente al clock (cioè al chip enable). Vi si apprezza un errore di sincronismo nell'ordine di 100 ns, dovuto alla somma dei ritardi di propagazione dei componenti.



**Figura 4.17** Andamento dei segnali misurati ad alcune uscite del secondo contatore. Si può vedere il sincronismo tra i vari segnali a periodo raddoppiato di volta in volta.



**Figura 4.18** Sincronizzazione tra segnale di CE (in verde) e impulso di Reset (in giallo). La differenza tra la completa commutazione del CE e l'inizio della commutazione del Reset è dell'ordine dei 100 ns, valore accettabile per l'applicazione.

# Conclusioni

In questa tesi è stata esposta l'analisi portata avanti sulla possibile scalabilità dei pixel attivi basati su Transverse Field Detector, valutando le prestazioni di questi dispositivi, con lo scopo di far progredire la ricerca verso un sensore d'immagine a migliore risoluzione. Dapprima si è studiata la possibilità di ridurre le dimensioni della struttura fotosensibile del pixel, adottando una tecnologia a 90 nm, scalata rispetto a quella impiegata nei run precedenti e al passo con gli sviluppi delle tecnologie CMOS dedicate all'imaging. I risultati ottenuti dalle simulazioni dei dispositivi, sia simmetrici che asimmetrici, dimostrano che è possibile mantenere prestazioni in termini colorimetrici confrontabili con le precedenti strutture. In particolare, si sono valutati come parametri di qualità: *i*) l'errore di ricostruzione del colore  $\Delta E_{ab}$  ottenuto passando dallo spazio colore del dispositivo ad uno spazio colore *device-independent*; *ii*) i coefficienti della matrice di conversione CCM ottima stimata per effettuare questo passaggio tramite una trasformazione lineare. Si è ottenuto un valore  $\Delta E_{ab}=3.17$  e un coefficiente negativo della CCM con valore assoluto massimo poco superiore a 3.

La riduzione dell'area occupata dal TFD corrisponde ad una conseguente riduzione del Fill Factor FF, dato che diminuisce l'area fotosensibile all'interno del pixel. E' possibile dunque, ottenere un effettivo vantaggio dalla scalabilità del dispositivo, in termini di prestazioni, combinando l'utilizzo di un'opportuna ottica che permette la corretta focalizzazione della scena sull'area attiva predisposta. A tal proposito, sarà necessario studiare in futuro tecniche per integrare array di microlenti davanti ai pixel del sensore. Un'altra, e più efficace, tecnica per aumentare il FF e quindi aumentare il rapporto segnale-rumore è quella di ridurre le dimensioni delle elettrode a livello di pixel.

La struttura del TFD occupa un'area pari a circa il 30% della superficie totale di un pixel attivo, dato che il resto dello spazio disponibile è destinato all'alloggiamento di elettronica di preamplificazione dei segnali.

Il secondo punto trattato in questo lavoro è stata dunque la possibilità di ottenere una riduzione di dimensioni del pixel agendo sulla disposizione delle elettroniche di lettura. Lo studio è stato fatto mantenendo la stessa tecnologia a 150 nm. Sono state disegnate con questo accorgimento due matrici a pixel attivi. Si è organizzato il layout delle strutture in modo tale che i circuiti dedicati alla lettura di segnali dello stesso colore (e quindi con lo stesso swing logico di tensioni) relativi a pixel diversi, condividano le well in cui sono realizzati i transistori. Questa scelta ha fatto riscontrare, in fase di progettazione, un risultato positivo sulle dimensioni totali dei pixel dato che si sono riusciti a disegnare pixel di area ( $18.2\mu\text{m} \times 20.3\mu\text{m}$ ), essendo partiti dalle dimensioni originali di ( $27.4\mu\text{m} \times 27.4\mu\text{m}$ ) per pixel senza condivisione delle well.

La messa in comune di well per pixel adiacenti non elimina il problema legato alle dimensioni minime imposte per la progettazione delle well stesse. La casa produttrice infatti prevede delle dimensioni e delle distanze minime da rispettare. Uno scaling della tecnologia in questo senso sarebbe di grande aiuto alla riduzione delle dimensioni dei pixel, riducendo le aree morte lasciate nella disposizione delle impiantazioni droganti, per rispettare i vincoli sopra citati.

Una direzione per lo sviluppo futuro di pixel attivi a TFD è quindi da ricercarsi nella combinazione dello scaling della tecnologia elettronica e della disposizione intelligente dei circuiti all'interno del sensore. Un guadagno di occupazione di area dell'elettronica risulta anche in una certa libertà sulle scelte di dimensionamento del TFD. Si può, a quel punto, disegnare un dispositivo non necessariamente a dimensioni minime, in modo da non deteriorare il FF e permettere un funzionamento ottimale. In particolare, si potrebbero disegnare delle well a dimensioni minime e delle impiantazioni centrali di dimensioni non minime, visto che nella parte centrale si ha una migliore separazione del colore.

Nella seconda parte della tesi si è affrontato il design delle schede per fornire i segnali necessari in ingresso alle logiche di indirizzamento delle due matrici. Le due reti implementate ricevono un unico segnale di sincronismo ad una certa frequenza in ingresso e, tramite la combinazione di componenti discreti digitali forniscono in uscita i segnali da mandare ai decoder delle matrici e gli impulsi di reset. Esternamente alla matrice è possibile controllare le tempistiche del ciclo di acquisizione agendo sul tempo di integrazione e sulla durata dell'impulso di Reset. Un altro punto affrontato è la possibilità di implementare un algoritmo di Correlated Double Sampling (CDS) per la lettura della tensione dei pixel, ai fini di ovviare a problemi di rumore KTC,



velocità di lettura (va garantito  $t_{read} \ll t_{int}$ ) e fluttuazione dei parametri tecnologici. La tecnica del doppio campionamento infatti, leggendo la differenza tra due valori di tensione, elimina le cause di errore deterministico sull'integrazione. In prospettiva sarebbe utile implementare circuiterie per operare il CDS all'interno dell'integrato.

# Bibliografia

- [1] B.K. Gunturk, J. Glotzbach, Y. Altunbasak, R.W. Schafer, and R.M. Mersereau. Demosaicking: color filter array interpolation. *Signal Processing Magazine, IEEE*, 22(1):44 – 54, jan. 2005.
- [2] M. Parmar and B. A. Wandell. Interleaved imaging: an imaging system design inspired by rod-cone vision. *in Proc. SPIE Electronic Imaging Conf., Santa Clara, CA*, Jan. 2009.
- [3] Ulrich Barnhoefer, Jeffrey M. Dicarolo A, Ben Olding C, Brian A. W, and Ell A. Color estimation error trade-offs.
- [4] Foveon Inc. Color separation in an active pixel cell imaging array, using a triple-well structure. *US Patent n. 5965875*, oct. 1999.
- [5] F. H. Imai. Reviewing state-of-art imaging modalities and its potential for biomedical applications. *Journal of Dentistry* 37, 2009.
- [6] G. W. Fisher D. Fishman Y. Garini W. Niu D. L. Farkas, B. T. Ballou and E. S. Wachman. Microscopic and mesoscopic spectral bio-imaging. *Proc. Soc. Photo-Optical Instr. Eng*, 2678, 1996.
- [7] Behzad Sajadi, Aditi Majumder, Kazuhiro Hiwada, Atsuto Maki, and Ramesh Raskar. Switchable primaries using shiftable layers of color filter arrays. *ACM Trans. Graph.*, 30:65:1–65:10, aug 2011.
- [8] Fuji Photo Film Co. Variable sensitivity imaging device, and imaging apparatus including the same. *US Patent n. 7676151*, Sept. 2006.
- [9] Canon. Single-shot multi-band camera. *Canon EXPO 2010, New York*, 2010.

- 
- [10] F. Imai A. Lin. Efficient spectral imaging based on imaging systems with scene adaptation using tunable color pixels. *Canon USA R & D Center*, 20011.
- [11] Steven Lansel and Brian Wandell. Local linear learned image processing pipeline. In *Imaging Systems Applications*, page IMC3. Optical Society of America, 2011.
- [12] G. Langfelder. Isolation of highly doped implants on low-doped active layers for cmos radiation drift detectors. *Electron Devices, IEEE Transactions on*, 56(8):1767–1773, aug. 2009.
- [13] A. Longoni, F. Zaraga, G. Langfelder, and L. Bombelli. The transverse field detector (tfd): A novel color-sensitive cmos device. *Electron Device Letters, IEEE*, 29(12):1306–1308, dec. 2008.
- [14] A. F. Longoni A. Pelamatti G. Langfelder, C. Buffa and F. Zaraga. Active pixels of transverse field detector based on a charge preamplifier. *Proc. SPIE 8299, 829906*, 2012.
- [15] G. Langfelder. Spectrally reconfigurable pixels for dual-color-mode imaging sensors. *Applied Optics, Vol. 51, No. 4*, 2012.
- [16] G. Langfelder, F. Zaraga, and A. Longoni. Tunable spectral responses in a color-sensitive cmos pixel for imaging applications. *Electron Devices, IEEE Transactions on*, 56(11):2563–2569, nov. 2009.
- [17] G. Langfelder, A. Longoni, and F. Zaraga. The transverse field detector: a cmos active pixel sensor capable of on-line tuning of the spectral response. In *Sensors, 2009 IEEE*, pages 1652–1657, oct. 2009.
- [18] TSMC. <http://www.tsmc.com/english/dedicatedfoundry/technology/mtm.htm>.
- [19] UMC. <http://www.umc.com/english/process/m.asp>.
- [20] Alice Pelamatti. Design and characterization of cmos active pixels with a tunable color space. *Politecnico di Milano*, Dec. 2011.
- [21] A. El Gamal and H. Eltoukhy. Cmos image sensors. *IEEE Circuits Devices Mag.*, vol. 21, no. 3, May/Jun 2005.

- 
- [22] P. L. Vora and H. J. Trussel. Measure of goodness of a set of color-scanning filters. *J. Opt. Soc. Am. A* 10, sept. 1993.
- [23] P. D. Burns R. S. Berns, F. H. Imai and D. Y. Tzeng. Multi-spectral-based color reproduction research at the munsell color science laboratory. *Electronic Imaging: Processing, Printing, and Publishing in Color*, Jan Bares, Editors.
- [24] Integr. Syst. Eng. Ise tcad rel. 7.5. *Zurich, Switzerland*, September 2001.
- [25] P. B. Catrysse J. E. Farrell, F. Xiao and B. A. Wandell. A simulation tool for evaluating digital camera image quality, image quality and system performance. *Zurich, Switzerland*, September 2004.