

POLITECNICO DI MILANO

SCUOLA DI INGEGNERIA INDUSTRIALE E DELL'INFORMAZIONE
Corso di Laurea Magistrale in Ingegneria Elettronica



*Progettazione di un sistema compatto ad elevato
range dinamico per applicazioni di rilevazioni di
fluorescenza*

Relatore: Prof. Franco ZAPPA

Tesina di Laurea Magistrale di:
Maria Mercedes LABELLA
Matr. 817201

A.A. 2015/2016

*Alla mia famiglia,
nel bene e nel male, ciò che sono lo devo a voi,
a tutte le persone che mi sono state vicine in questo percorso
senza le quali non sarei mai arrivata fin qui.*

Grazie

Indice

Indice delle figure	VI
Sommario	IX
Abstract	XI
1. L'importanza del DNA e la sua rilevazione	1
1.1 Introduzione	1
1.2 La PCR (Polymerase Chain Reaction)	2
1.3 Schema ed efficienza di una reazione PCR	4
1.4 Rivelazione per elettroforesi	8
1.5 Vantaggi e svantaggi della PCR	10
1.6 La Real-Time PCR	10
1.7 Tecniche di marcatura	13
1.7.1 Marcatura con intercalanti: SYBR Green	13
1.7.2 Marcatura con sonde TaqMan	14
1.7.3 Rivelazione per Fluorescenza e la scelta delle sonde	16
1.8 Analisi dei dati	18
1.9 Applicazioni e strumentazione	19
2. Il sistema di STMicronics	22
2.1 Introduzione ai Lab on Chip	22
2.2 Struttura del dispositivo di STMicronics	23
2.3 Il Lab-On-Chip	24
2.4 Sistema di controllo termico	26
2.5 Sistema di rivelazione ottico	30
2.5.1 Le Sonde	30
2.5.2 I LED di emissione	30
2.5.3 I filtri ottici	32
2.5.4 I sensori CMOS	34
2.5.5 Pattern di Bayer	39
2.6 Scopo della tesi	41
3. Il prototipo del nuovo sistema di rilevazione	44
3.1 Introduzione	44

3.2	Il sensore Vxx640	45
3.2.1	HDR sub-pipes	49
3.2.2	Interfaccia di controllo: I ² C	49
3.2.3	Protocollo ITU	51
3.2.4	Stati di funzionamento	52
3.2.5	Timing	53
3.3	Video System	54
3.3.1	Tempo di esposizione e guadagno	54
3.3.2	Test Pattern Generator	56
3.4	Altri componenti hardware	56
3.5	Il microcontrollore STM32F746NGH6	58
3.5.1	DCMI (Digital Camera Interface) e DMA (Direct Memory Access)	58
3.5.2	LTDC (LCD-TFT Display Controller)	62
3.6	Scheda del sensore VG6640	63
4.	Implementazione Hardware	66
4.1	Descrizione delle schede realizzate	66
4.2	Pilotaggio del sensore	67
4.3	Scheda di Test	68
4.4	Scheda di Integrazione	73
4.5	Firmware	82
4.5.1	Inizializzazione	83
4.5.2	Firmware scheda di test	86
4.5.2.1	Timing scheda test	86
4.5.2.2	Limitazioni dovute a LTDC	87
4.5.3	Firmware scheda di integrazione	87
4.5.3.1	Timing scheda integrazione	88
4.6	Inizializzazione camera	89
4.7	Diagramma a blocchi e descrizione dei firmware	91
4.7.1	Scheda di test	91
4.7.2	Scheda di integrazione	93
5.	Conclusioni e sviluppi futuri	95
	Bibliografia	98

Indice delle figure

FIGURA 1.1 DIVISIONE DELLA DOPPIA ELICA DI DNA.....	4
FIGURA 1.2 I PRIMERS SI UNISCONO ALL'ESTREMITA' COMPLEMENTARE	5
FIGURA 1.3 LA DNA POLIMERASI A PARTIRE DAI PRIMERS, DUPLICA LA CATENA	5
FIGURA 1.4 EVOLUZIONE DELLA TEMPERATURA E DELLA REPLICAZIONE DEL DNA DOPO 4 CICLI DI PCR	6
FIGURA 1.5. ANDAMENTO NUMERO DI COPPIE IN FUNZIONE DEI CICLI	7
FIGURA 1.6 ESEMPIO DI DNA LADDER IN FUNZIONE DELLA CONCENTRAZIONE DI AGAROSIO	9
FIGURA 1.7 SCHEMA DI RIVELAZIONE OTTICO DELLA <i>REAL-TIME</i> PCR	11
FIGURA 1.8 SONO EVIDENZIATE LE 4 FASI DELLA REAZIONE	12
FIGURA 1.9 MOLECOLE DI SYBR GREEN SI LEGANO CON I NUOVI FILAMENTI E AUMENTA LA FLUORESCENZA DURANTE LA POLIMERIZZAZIONE	13
FIGURA 1.10 IBRIDAZIONE DELLA SONDA TAQ-MAN AL FILAMENTO DI DNA E SUCCESSIVA IDROLISI	14
FIGURA 1.11 SINTESI DELLA FLUORESCENZA	16
FIGURA 1.12 STOKES SHIFT	17
FIGURA 1.13 GRAFICI DELL'ANDAMENTO DELLA FLUORESCENZA PER DIVERSE CONCENTRAZIONI INIZIALI	18
FIGURA 1.14 RETTA DI CALIBRAZIONE	19
FIGURA 2.1 Q3 PLUS	23
FIGURA 2.2 STRUTTURA LAB-ON-CHIP	24
FIGURA 2.3 PARTE INFERIORE DEL CHIP DI SILICIO	25
FIGURA 2.4 SCHEMA A BLOCCHI DI FUNZIONAMENTO DELLA TCS.....	26
FIGURA 2.5 SCHEMA CIRCUITALE PER IL RISCALDAMENTO.....	27
FIGURA 2.6 SCHEMA CIRCUITALE RAFFREDDAMENTO	28
FIGURA 2.7 SCHEMA CIRCUITALE PER LA LETTURA DELLA TEMPERATURA.....	29
FIGURA 2.8 ESEMPIO DI SPETTRO DI EMISSIONE DEI LED E SPETTRI DI ASSORBIMENTO DEI FLUOROFORI FAM E VIC	31
FIGURA 2.9 SPETTRI DI EMISSIONE DEI QUATTRO FLUOROFORI E SPETTRI DI TRASMISSIONE DEI RELATIVI FILTRI DI TRASMISSIONE ..	32
FIGURA 2.10 SPETTRI DI ASSORBIMENTO DEI QUATTRO FLUOROFORI E SPETTRI DI TRASMISSIONE DEI RELATIVI FILTRI DI ECCITAZIONE	33
FIGURA 2.11 RAPPRESENTAZIONE CIRCUITALE DI UN PIXEL NELLA CONFIGURAZIONE 3T APS	34
FIGURA 2.12 SCHEMA DI UN SENSORE CMOS CON MATRICE DI PIXEL, DECODIFICATORE DI RIGA, AMPLIFICATORI DI COLONNA, CONVERTITORE ADC E AMPLIFICATORE DI USCITA	36
FIGURA 2.13 SENSORE VW6558	38
FIGURA 2.14 PATTERN DI BAYER	39
FIGURA 2.15 QUANTUM EFFICIENCY RESPONSE DATA.....	41
FIGURA 3.1 SENSORE VX6640.....	45
FIGURA 3.2 DIFFERENTI VERSIONI DELLO STESSO SENSORE	45
FIGURA 3.3 SCHEMA A BLOCCHI DEL SENSORE VG6640	47

FIGURA 3.4 ESPOSIZIONE MULTIPLA PER SISTEMA HDR.....	48
FIGURA 3.5 PROTOCOLLO DI TRASFERIMENTO DATI.....	50
FIGURA 3.6 STRUTTURA SINCRONIZZAZIONE HARDWARE.....	51
FIGURA 3.7 RAPPRESENTAZIONE STATI DI FUNZIONAMENTO.....	52
FIGURA 3.8 DIAGRAMMA GENERAZIONE PIXELCLOCK.....	53
FIGURA 3.9 FORMATO REGISTRO ANALOG GAIN.....	55
FIGURA 3.10 STM32F746G-DISCO.....	56
FIGURA 3.11 CONNETTORE DCMI PRESENTE SULLA SCHEDA 32F746GDISCOVERY.....	57
FIGURA 3.12 POSIZIONE DEI DATI PROVENIENTI DAL SENSORE IN WORD DA 32BIT.....	59
FIGURA 3.13 CROP.....	59
FIGURA 3.14 DIAGRAMMA A BLOCCHI DMA.....	60
FIGURA 3.15 BOTTOM SCHEDA SENSORE.....	63
FIGURA 3.16 TOP SCHEDA SENSORE.....	63
FIGURA 4.1 SCHEMATICO CONNETTORE CAMERA LATO 32F746GDISCOVERY.....	68
FIGURA 4.2 SCHEMATICO CONNETTORE CAMERA LATO SCHEDA DI TEST.....	69
FIGURA 4.3 SCHEMATICO DEL COMPONENTE J8 CONNETTORE PER PROTOCOLLO PARALLELO.....	70
FIGURA 4.4 TOP LAYER SCHEDA DI TEST.....	71
FIGURA 4.5 BOTTOM LAYER SCHEDA DI TEST.....	71
FIGURA 4.6 TOP SCHEDA DI TEST CON COMPONENTI SALDATI.....	72
FIGURA 4.7 ST-LINK/V2-1.....	73
FIGURA 4.8 SCHEMATICO USB CON RELATIVO FILTRO EMI.....	74
FIGURA 4.9 SCHEMATICO CONNESSIONI DEBUGGER CON MICROCONTROLORE.....	75
FIGURA 4.10 SCHEMATICO CONNETTORE FLEX COMUNICANTE CON TCS.....	75
FIGURA 4.11 PILOTAGGIO PIN OTG AD OPERA DELLA TCS O DEL MINI-USB.....	76
FIGURA 4.12 REGOLATORI DI TENSIONE DELLA SCHEDA D' INTEGRAZIONE.....	76
FIGURA 4.13 SCHEMATICO SDRAM.....	77
FIGURA 4.14 CAPACITÀ DI DISACCOPPIAMENTO DELLE ALIMENTAZIONI.....	78
FIGURA 4.15 CONNESSIONI MICROCONTROLORE.....	78
FIGURA 4.16 BOTTOM LAYER.....	79
FIGURA 4.17 TOP LAYER.....	79
FIGURA 4.18 SOPRA: TOP SCHEDA DI VALUTAZIONE, SOTTO: BOTTOM SCHEDA DI VALUTAZIONE.....	80
FIGURA 4.19 BOTTOM SCHEDA DI TEST, CON CAPACITÀ DI COMPENSAZIONE.....	81
FIGURA 4.20 PIXEL CLOCK A 3.9MHZ.....	88
FIGURA 4.21 ALBERO DEL CLOCK PER GENERAZIONE DEI 48MHZ PER USB.....	89
FIGURA 4.22 DIAGRAMMA DI FLUSSO PER IL FIRMWARE DELLA SCHEDA DI TEST.....	91
FIGURA 4.23 DAL SENSORE AL DISPLAY.....	92
FIGURA 4.24 DIAGRAMMA DI FLUSSO PER IL FIRMWARE DELLA SCHEDA DI INTEGRAZIONE.....	93
FIGURA 5.1 FLUORESCENZA DEL CY5.....	95

Sommario

La scoperta del DNA e il successivo sviluppo di tecniche per sfruttare le informazioni che immagazzina, rappresentano le grandi rivoluzioni dello scorso secolo nel campo della biologia molecolare.

Nel 1983 Kary Mullis sviluppa la PCR, una tecnica attualmente indispensabile, usata per diverse applicazioni dalla medicina alla diagnostica forense e nel campo agroalimentare. L'interesse che ha suscitato la PCR ha portato a sviluppare diverse tecniche volte ad ottimizzare le informazioni ottenibili dall'analisi. Ad esempio la *Real-Time PCR*, grazie ad un'analisi di fluorescenza, fornisce risultati quantitativi, rispetto alla classica PCR intrinsecamente qualitativa.

Ciò ha permesso di raggiungere obiettivi importanti, ad esempio nel 2003 è stata completata la mappatura completa del genoma umano ad opera del HGP (Human Genome Project) un progetto di ricerca scientifica internazionale. Esso ha permesso l'identificazione dei geni responsabili di determinate malattie o mutazioni. Per poter effettuare analisi comparative oltre ad essere in possesso di una sequenza d'interesse di DNA, è necessario uno strumento che permetta di analizzare i campioni.

Allo stato attuale lo strumento più utilizzato è il termociclatore, che oltre ad essere ingombrante, necessita di un laboratorio attrezzato per la preparazione del campione. Poter effettuare queste analisi con versatilità nel luogo dove è necessario, garantendo comunque le prestazioni di uno strumento di laboratorio è un prerequisito dello spostamento verso test diagnostici al *point of care*. Ciò ha portato lo sviluppo di tecnologie in grado di analizzare campioni di DNA con strumenti che possano rispondere alle principali esigenze di utilizzo (alta specificità, poco ingombro, consumo energetico contenuto, costo dei reagenti limitato). Date queste esigenze, molte aziende hanno iniziato a investire nel campo della miniaturizzazione di strumenti in grado di effettuare analisi specifiche senza l'ausilio di laboratorio e personale specializzato.

L'azienda di semiconduttori STMicroelectronics ha progettato e sviluppato un innovativo sistema di *Real-time PCR* basato su Lab-On-Chip. Il sistema oggetto di analisi in questo lavoro di tesi è lo strumento Q3 Plus. Attualmente il dispositivo è in grado di monitorare

fino a quattro target nello stesso test. Il sistema è composto da tre elementi fondamentali: una parte di controllo termico, una di eccitazione e rivelazione ottica e il chip *disposable* in cui è presente il campione e dove avviene la reazione. Le fasi della reazione sono controllate dalla scheda di controllo termico (TCS), che al momento opportuno invia un segnale alla scheda di controllo ottico (OCS), per effettuare un'analisi di fluorescenza del campione. Un sistema di LED e filtri ottici eccita il campione e un sensore CMOS rileva il segnale di risposta all'eccitazione. In base all'analisi dei dati è possibile ricavare informazioni riguardo il campione analizzato.

Il presente lavoro di tesi si incentra sull'analisi delle limitazioni del sistema di rilevazione dell'attuale sistema. Ciò è seguito dalla ricerca e verifica di un sensore ottico che possa superare tali limiti. La tesi si sviluppa nelle seguenti sezioni:

- Capitolo 1: descrizione delle principali tecniche di amplificazione e rivelazione del DNA, evidenziando vantaggi, svantaggi e principali applicazioni e strumenti utilizzati;
- Capitolo 2: analisi delle caratteristiche del dispositivo in esame. Di esso vengono analizzate le parti che lo compongono, il cui studio è necessario per giustificare le scelte di progetto compiute;
- Capitolo 3: scelta del sensore e descrizione dei componenti necessari alla valutazione; descrizione dello svolgimento del lavoro a seguito una fase di progettazione di una nuova scheda di test per verificare l'interfacciamento e di una scheda di integrazione per dialogare con PC e TCS;
- Capitolo 4: dettagli dell'implementazione hardware e realizzazione firmware del microcontrollore per la gestione del hardware;
- Capitolo 5: conclusioni con le necessarie considerazioni per un possibile sviluppo futuro per il miglioramento del sistema.

Abstract

Since the discovery of DNA and its decoding through the revolutionary PCR technique, the biomolecular research sector obtained a great success thanks to the benefits that this kind of information brought, from forensic, to medical and agroindustrial fields.

Different techniques consequently developed from PCR, in order to obtain more information from the same sample. For example, *Real time* PCR gives also quantitative information despite of pure qualitative analysis of PCR. In 2003 HGP project turned out with the classification of the complete human genome. It created, therefore, a complete classification of human genes and allowed the identification of which of those bring mutations and diseases.

The most used instrument to make these kind of analysis is the termociclador. It is a bulky instrument and it only analyzes an already prepared sample, so the presence of specialized operators and equipment is necessary. Avoiding the demand of specialized laboratory and operators could bring to the development of point-of-care diagnostic tests.

The new aspiration is to develop an instrument with high portability, user-friendly, cheap and with the same specificity of a laboratory instrument. A great number of companies began to invest in this kind of devices.

STMicroelectronics has developed a *Real-time PCR* system based on Lab-On-Chip: the Q3Plus. The Q3 Plus is able to recognize up to four different targets in a single test. It is structured in three sub-systems: a disposable chip where the reaction takes place, a thermal control system (TCS) that manages the execution of the experiment and at a precise moment of the operation, it sends a signal to the optical control system (OCS) which leads the detection. Beside the presence of a CMOS sensor to acquire the image, the OCS is composed of four LED system, each one provided with particular optical filter. LEDs through an excitation filter light the sample and the CMOS sensor reads the filtered signal from an emission filter arranged in the front of it. After the acquisition of the image, the data are ready to be sent to a PC which retrieves the information from the complete data analysis.

This thesis is focused on the investigation of the optical system in order to improve the quality of data and to increase the number of observable targets in the same test. Starting from the selection and description of a new sensor capable of going beyond these limitations, this work concludes with the test of the selected sensor. The present work is organized in the following chapters:

- Chapter 1: description of the fundamental techniques of DNA detection, underlining benefits, disadvantages and foremost application and instruments;
- Chapter 2: introduction to the system under examination, in order to analyze its limitation and justify the choices made through the work;
- Chapter 3: delineation of the chosen sensor and description of the components needed and the methodology used for evaluation;
- Chapter 4: details of hardware implementation and firmware description to manage peripherals;
- Chapter 5: conclusions and overview of improvements.

1. L'importanza del DNA e la sua rilevazione

1.1 Introduzione

Il DNA (acido deossiribonucleico) scoperto nel 1953, è la molecola in cui sono immagazzinate le informazioni genetiche utilizzate per la crescita, lo sviluppo e riproduzione di tutti gli organismi viventi e di alcuni virus. Da questa scoperta sono nate nuove branche scientifiche come la genomica, lo studio dei geni, ovvero di porzioni localizzate di DNA. Poter accedere alle informazioni contenute nel codice genetico è stata l'ambizione di un'importante parte della comunità scientifica. Capire il modo in cui sono codificate le informazioni contenute nel codice genetico è stata una rivoluzione. Nel 1993 Kary Mullis ricevette il premio Nobel per aver contribuito all'ideazione di un processo di sintesi del DNA: la PCR (*Polymerase Chain Reaction*). Sviluppata nel 1983, la PCR è attualmente una tecnica indispensabile usata per diverse applicazioni. Queste includono sintesi e clonaggio del DNA, analisi funzionale dei geni e rivelazione di agenti patogeni. La semplicità della reazione ha permesso lo sviluppo di test diagnostici che possono essere utilizzati in vari campi: dalla diagnostica forense ad analisi biomolecolari. [1][2][4][9][15]

Nelle ultime due decadi, dallo sviluppo della PCR, la rivelazione delle sequenze e di conseguenza delle variazioni genetiche ha permesso lo sviluppo di altre aree della genomica e della genetica e di portare a termine obiettivi come il sequenziamento del DNA e il completamento del Humane Genome Project nel 2003. Questo progetto si era posto il fine di catalogare l'intera sequenza del genoma umano, circa 20.000 geni.

Poter rivelare variazioni genetiche in tempi brevi garantisce di diagnosticare mutazioni genetiche o malattie ereditarie e consente inoltre di stabilire se un campione è contaminato o meno, data la possibilità di conoscere il genoma dell'agente contaminante, virus o batteri.

La rivelazione dei prodotti sintetizzati della PCR, è stata presto condizionata miglioramenti tecnologici che hanno portato questa tecnica verso nuovi contesti e utilizzi. Il più rivoluzionario è certamente la *Real-Time* PCR la quale ha risolto alcune delle limitazioni della PCR. La *Real-Time* PCR permette di osservare in tempo reale il sequenziamento, permettendo di fare analisi quantitative che la PCR invece non consentiva. Questo capitolo

è dedicato all'approfondimento di queste tecniche per arrivare alle principali applicazioni e ai vantaggi concreti che la *Real-Time* PCR può offrire alla ricerca e allo sviluppo di nuove tecnologie. [2][5][14]

1.2 La PCR (Polymerase Chain Reaction)

La molecola di DNA è formata da due catene, che sono complementari l'una all'altra. È su questo principio che si basa la replicazione del DNA. Ogni catena può essere considerata il *template* per la formazione di una nuova catena complementare ad essa. In questo modo è possibile ottenere due paia di catene dove inizialmente era presente una sola copia. Di conseguenza la sequenza di coppie di basi sarà duplicata esattamente. [1] [3]

La PCR è una reazione a catena enzimatica che sfrutta la DNA polimerasi per replicare rapidamente specifiche sequenze di DNA. In biologia molecolare, le DNA polimerasi sono enzimi che catalizzano i legami dei desossiribonucleotidi, le singola unità (monomeri) di DNA. Questi enzimi sono essenziali per la duplicazione del DNA, utilizzando come stampo il "*template*", un altro filamento di DNA e generando quindi un filamento complementare al primo nel processo di replicazione. [3]

Gli elementi indispensabili affinché tale reazione avvenga sono:

- Desossiribonucleotidi trifosfati (dNTPs)
I Desossiribonucleotidi trifosfati sono i nucleotidi da polimerizzare. Essi costituiscono il monomero della molecola di DNA. Sono costituiti da 2-desossiribosio, uno zucchero pentoso privo del gruppo ossidrilico OH in posizione 2', presente in struttura ciclica, cui si lega una base azotata in posizione 1' e un gruppo fosfato in posizione 5'. In particolare, i nucleotidi usati come reagenti presentano 3 gruppi fosfato PO₄²⁻, cioè sono trifosfati. Essi vengono idrolizzati dalla DNA polimerasi a monofosfati dNMP e incorporati nella catena di DNA, lasciando il pirofosfato PPi (pirofosfato) come prodotto di scarto della reazione di polimerizzazione;
- Il DNA *template*
È la molecola di DNA di partenza contenente la sequenza nucleotidica *target* che si vuole amplificare per poi rivelare. È necessario che sia denaturato, ovvero le due eliche che compongono il filamento stampo devono essere già separate. In molti

casi, la concentrazione della molecola *target* non è nota a priori e potrebbe anche essere nulla. L'esperimento di PCR è condotto al fine di rivelare l'eventuale presenza o assenza della sequenza ricercata.

- *Primer*

Il segmento da sintetizzare può solo essere prolungato, per cui sono necessari gli inneschi, detti *primer*, costituiti da una breve sequenza di DNA. Questi sono sequenze corte di 20-30 nucleotidi che si appaiano mediante legami idrogeno al singolo frammento di DNA denaturato. Utilizzando una coppia di *primer* specifici, che si legano alle estremità del filamento *target* da amplificare, è possibile stabilire quale segmento di DNA andare a replicare. Infatti, la DNA polimerasi può solo aggiungere nuovi nucleotidi a una sequenza già esistente, il *primer* appunto. Il *primer forward* si appaia su un filamento dello stampo, mentre il *primer reverse* si appaia sul filamento opposto. Pertanto considerando entrambi i *primer* posti alle due estremità, le due molecole sintetizzate risulteranno esattamente pari alla molecola *target* e al suo complementare. Ciò rende la reazione PCR specifica rispetto al *target*.

- DNA polimerasi termo-resistente

La DNA polimerasi è l'enzima catalizzatore per la reazione di polimerizzazione dei filamenti di DNA. In presenza di opportune condizioni di temperatura e PH, nonché di nucleotidi liberi, sotto forma di desossiribonucleotidi trifosfati, l'enzima ricostruisce la parte complementare di una elica di DNA denaturato. La sintesi del nuovo filamento avviene nella direzione 5'–3' rispetto a quello già presente. L'enzima aggiunge i desossiribonucleotidi al gruppo 3'–OH del nucleotide già presente, a partire dal primer. La DNA polimerasi umana viene distrutta a temperature in cui il DNA denatura per cui si fa ricorso alle polimerasi appartenenti a organismi termofili, ad esempio la Taq polimerasi. [4]

- Ione magnesio (Mg⁺⁺)

Lo ione magnesio influenza l'attività della Taq polimerasi. La scelta della sua concentrazione è un parametro critico, in quanto oltre a condizionare l'attività dell'enzima, condiziona l'ibridizzazione dei *primer* e aumenta la temperatura a cui il DNA stampo si denatura. Un tipico valore di concentrazione è 1.5 mM, ma varia a seconda dell'esperimento.

- Cloruro di Potassio (KCl)

L'aggiunta di cloruro di potassio facilita l'*annealing* dei *primer* e per aumentare l'efficienza della Taq polimerasi. Occorre controllare però che la concentrazione di KCl non superi 50 mM circa, poiché concentrazioni elevate tendono a inibire l'enzima.

- Soluzione tampone

La soluzione acquosa in cui sono contenuti i reagenti contiene un tampone per mantenere il pH a un valore controllato e ottimale per l'attività enzimatica della polimerasi. Tipicamente si utilizza un tampone di Tris-HCl 10-50 mM, con un pH compreso tra 8 e 8.3.

1.3 Schema ed efficienza di una reazione PCR

Il metodo si basa su dei cicli termici, consiste in una serie di cicli in cui la temperatura della reazione aumenta e diminuisce per favorire la replicazione enzimatica del DNA. Nel ciclo successivo al primo, il DNA generato è lui stesso il *template* per la successiva replicazione, mettendo in moto una reazione a catena in cui il DNA è amplificato esponenzialmente. Un'amplificazione tipicamente consiste in una serie di 20-40 cicli termici ripetuti, in ogni ciclo ci sono 3 step:

Denaturazione: nel primo passaggio sono presenti: la doppia elica originale di DNA, che viene divisa in due singole, i nucleotidi da polimerizzare, i *primer* e la Taq polimerasi: il tutto viene portato a temperature di circa 90-96 °C.

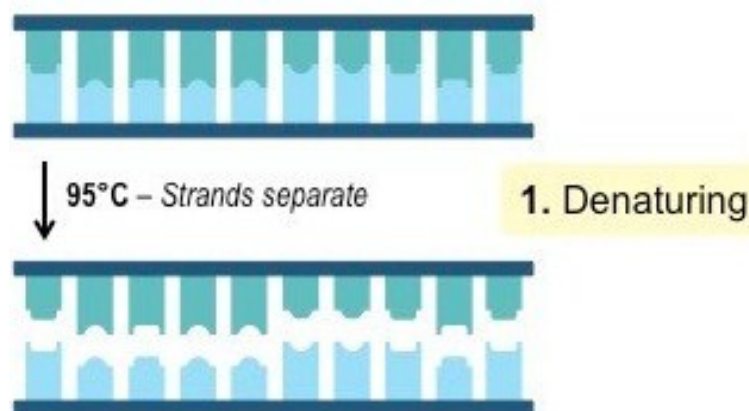


FIGURA 1.1 DIVISIONE DELLA DOPPIA ELICA DI DNA

Ibridazione: la temperatura viene abbassata a 60-50 °C per 30 sec- 1 minuto. I *primer* vanno ad unirsi con l'estremità complementare di una specifica sequenza di DNA denaturato. In questo modo si delimita la regione da amplificare.

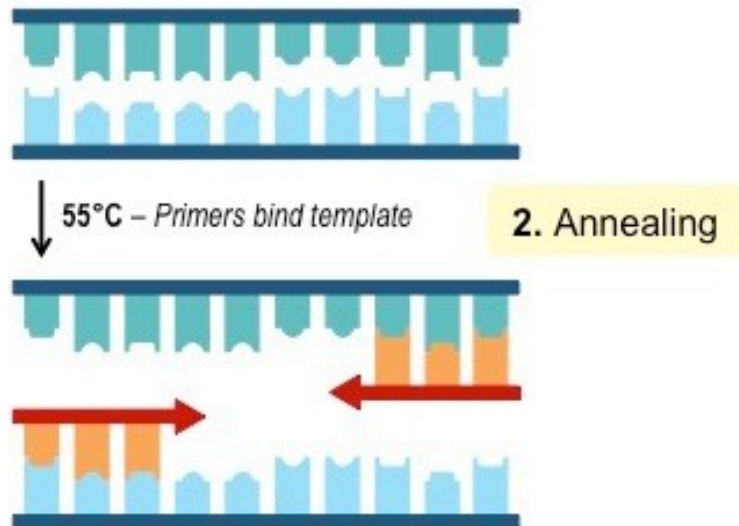


FIGURA 1.2 I PRIMERS SI UNISCONO ALL'ESTREMITA' COMPLEMENTARE

Estensione: la temperatura viene portata sui 70 °C circa per 40 secondi minimo fino a un massimo di qualche minuto. Questa temperatura dipende molto dal tipo di DNA polimerasi utilizzato e ha lo scopo di massimizzare l'azione della Taq polimerasi. In queste condizioni, l'enzima si lega al gruppo ossidrilico libero del deossiribosio all'estremità 3' dei *primer* appaiati. Ha inizio la reazione di polimerizzazione, in cui i deossinucleotidi trifosfati vengono ridotti a monofosfato, con rilascio di una molecola di pirofosfato, si legano alla

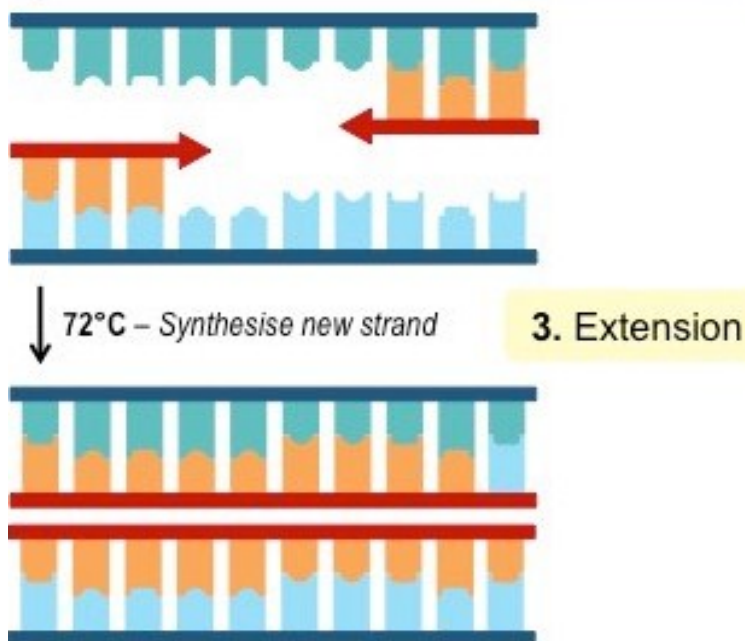


FIGURA 1.3 LA DNA POLIMERASI A PARTIRE DAI PRIMERS, DUPLICA LA CATENA

catena principale. I nucleotidi incorporati sono complementari a quelli del filamento stampo.

Al termine di ogni ciclo, si ottengono due copie della molecola di DNA di partenza. Considerando che ad ogni ciclo il numero di doppie eliche contenenti la sola sequenza di DNA *target*, raddoppia.

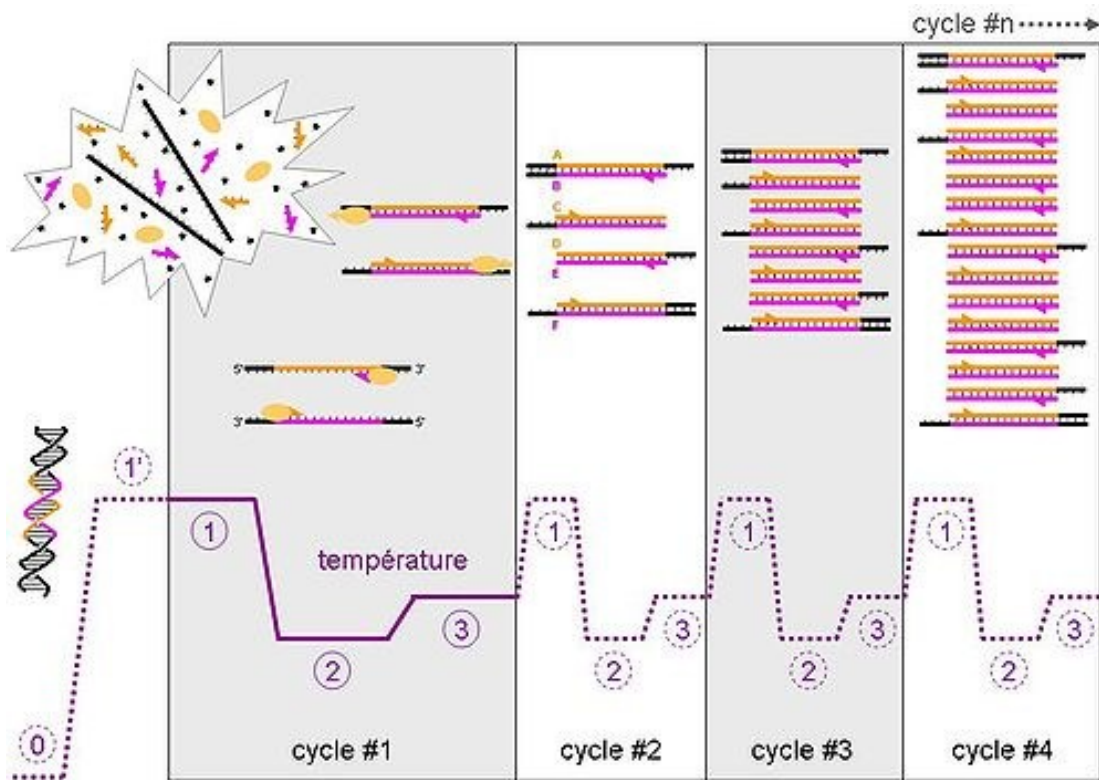


FIGURA 1.4 EVOLUZIONE DELLA TEMPERATURA E DELLA REPLICAZIONE DEL DNA DOPO 4 CICLI DI PCR

In figura 1.4 è visualizzata l'evoluzione della reazione durante i cicli. Chiamiamo la concentrazione iniziale N_0 di DNA stampo contenente la sequenza di *target*, la concentrazione N_n ottenuta dopo n cicli ed ipotizzando un'efficienza unitaria è:

$$N_n = N_0 \cdot 2^n \quad (1)$$

Nel caso reale tuttavia, l'efficienza della reazione non è mai pari a 1. Nel corso dei cicli la polimerasi tende comunque a degradarsi a causa delle variazioni termiche. L'efficienza è inoltre influenzata anche dalla concentrazione di primer e nucleotidi nella soluzione, che tende a diminuire al passare dei cicli. Per questo motivo all'equazione del valore teorico, si aggiunge un fattore di efficienza (α) variabile tra 0 e 1 (tipicamente compreso tra 0.7 e 0.8), ottenendo una nuova espressione per la concentrazione al variare dei cicli.

$$N_n = N_0 \cdot (1 + \alpha)^n \quad (2)$$

Il ciclo è ripetuto per 30-40 volte, utilizzando le molecole sintetizzate al ciclo precedente come molecole di partenza.

In figura 1.5 sono invece messe in evidenza il numero di coppie in funzione dei cicli. Le molecole target crescono linearmente ai numeri dei cicli durante la fase esponenziale. Questa fase dura circa 30 cicli in condizioni standard, prima di raggiungere la fase di plateau

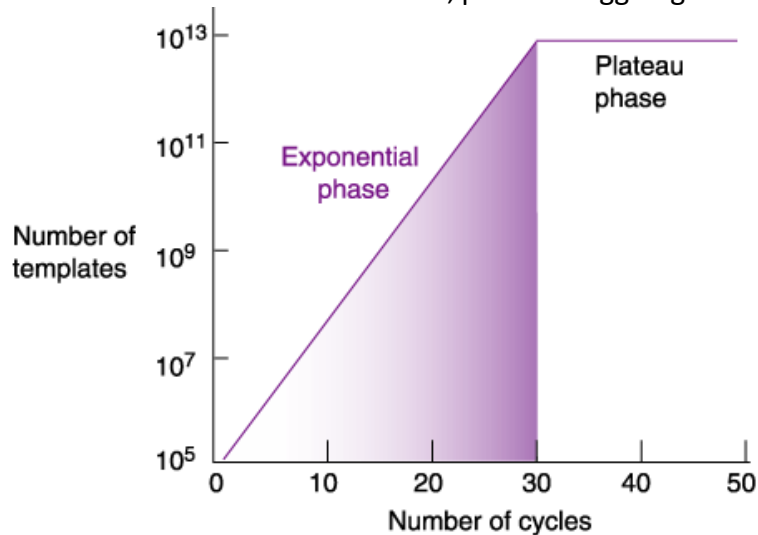


FIGURA 1.5. ANDAMENTO NUMERO DI COPPIE IN FUNZIONE DEI CICLI

Assumendo una reazione ideale, la quantità di prodotto alla fine di ogni ciclo è raddoppiata. Dopo alcuni cicli, si osserva l'aumento esponenziale del livello di concentrazione (fase esponenziale). In questa fase si ha il massimo di sensibilità della reazione: solo una piccola parte di DNA è necessaria affinché avvenga l'amplificazione.

Si nota che quando la concentrazione di prodotto comincia ad essere elevata (tipicamente 0.3- 1nM) dopo il 30esimo ciclo, la reazione raggiunge una fase di *plateau* e nei cicli successivi non vengono prodotti ulteriori frammenti.

Nella tradizionale tecnica di PCR, la rilevazione del frammento *target* di DNA viene fatta su gel una volta raggiunta la fase di *plateau*. Data l'elevata variabilità nella resa del prodotto quando si è in questa fase, non è possibile ricavare informazioni sulla concentrazione iniziale del DNA *target*.

1.4 Rivelazione per elettroforesi

L'elettroforesi è un processo che si basa sul movimento di particelle elettricamente cariche all'interno di un fluido. Particelle cariche poste in soluzione in un mezzo viscoso si separano se sottoposte ad un campo elettrico esterno, con una velocità che dipende dalla loro carica e dalla dimensione. Il DNA a causa della presenza dei gruppi fosfato risulta complessivamente carico negativamente.

Con questa tecnica è possibile valutare la specificità della reazione di PCR, ovvero quanto dell'amplificato corrisponda effettivamente al frammento di DNA *target*. Infatti, è possibile determinare la dimensione in numero di basi della catena nucleotidica.

Essa è espressione dell'equilibrio che raggiunge la particella nel fluido tra la forza esercitata dal campo elettrico e la forza di attrito che si oppone allo spostamento. La prima è espressa nell'equazione (1) come prodotto tra il valore del campo elettrico stesso e quello della carica q .

$$F_e = q \cdot E \quad (3)$$

La seconda invece, ipotizzando una particella sferica di raggio r , dipende dalla sua velocità e dal coefficiente di viscosità η , (2):

$$F_a = -6\pi\eta \cdot r \cdot v \quad (4)$$

dove r è il raggio della particella e v è la sua velocità. All'equilibrio si ha che le due forze opposte si eguagliano in modulo, per cui si ricava l'espressione (3) della mobilità:

$$\mu_e = \frac{q}{6\pi r \eta} \quad (5)$$

dove q è la carica della particella. Si osserva che a parità di carica, la mobilità diminuisce con la dimensione e a pari dimensione la mobilità aumenta con la carica. In definitiva, la velocità di deriva è ottenibile dalla relazione (4):

$$v = \mu_e \cdot E = \frac{q}{6\pi r \eta} \cdot \frac{V}{d} \quad (6)$$

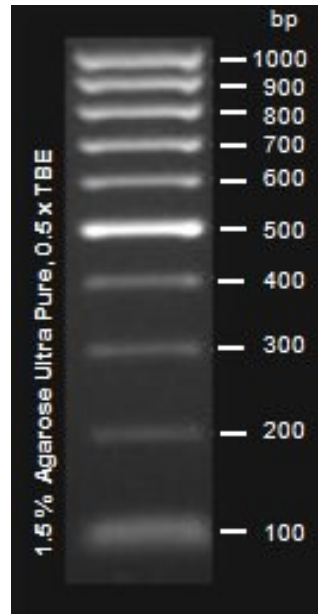


FIGURA 1.6 ESEMPIO DI DNA LADDER IN FUNZIONE DELLA CONCENTRAZIONE DI AGAROSIO

Le molecole di DNA sono fortemente cariche negativamente per la presenza dei gruppi fosfati ionizzati in soluzione. Tuttavia, il rapporto tra carica negativa e massa della molecola tende a essere costante e indipendente dal numero di nucleotidi in catena, per cui frammenti di dimensioni diverse presentano la stessa mobilità elettroforetica. Per riuscire a separare i frammenti in base alla loro dimensione, si ricorre all'elettroforesi su gel di agarosio. La particolarità di questo gel è che ha una struttura porosa per cui è in grado di separare le molecole di DNA in base alla loro dimensione. Le catene più piccole incontreranno meno ostacoli rispetto alle molecole con grandezza confrontabile con la misura del poro. Per questo motivo le catene più piccole arriveranno con più facilità e più velocemente. Terminata la corsa elettroforetica la rivelazione avviene per via ottica, dato che il gel viene bagnato con bromuro di etidio, il quale contiene una molecola fluorescente. Il campione viene eccitato con luce ultravioletta (300-350 nm), emettendo luce visibile (500-600nm). Fotografando il setup, quando emette fluorescenza, si noteranno delle bande. Ogni banda corrisponde alla distanza percorsa dalle molecole e quindi la loro dimensione. Per avere un riferimento assoluto si utilizzano dei *DNA ladder* (figura 1.6). Queste "scale di DNA" contengono un set noto di frammenti di DNA con differenti dimensioni di catene. In questo modo possiamo stimare la dimensione del frammento ignoto confrontandolo con la banda più vicina.

1.5 Vantaggi e svantaggi della PCR

Questa tecnica ha rappresentato una grande rivoluzione nel campo della biologia molecolare, permettendo l'applicazione in diversi ambiti. I motivi per cui ha riscosso interesse dalla comunità scientifica sono sicuramente:

- il tempo necessario ad ottenere la sintesi del campione iniziale, poche ore rispetto a tempi più lunghi necessari in altre tecniche;
- l'automatizzazione del processo: una volta definito un protocollo termico, il processo è facilmente automatizzabile.
- elevata sensibilità: questa tecnica è in grado di sintetizzare il campione desiderato anche se la concentrazione iniziale nella miscela è molto piccola.

Nonostante i vantaggi, è necessario considerare i limiti della tecnica. Finora abbiamo considerato che gli enzimi riproducano perfettamente la catena senza errori, in realtà ci possono essere mutazioni nei frammenti generati

Un altro limite della tecnica PCR è il fatto che la lettura venga effettuata in fase di *plateau*, che effettivamente corrisponde ad una saturazione della reazione. La PCR non permette quindi di eseguire un'analisi quantitativa, per cui due campioni in quantità diverse nella miscela iniziale potrebbero risultare in un'uguale configurazione finale.

1.6 La Real-Time PCR

La *Real-Time* PCR, nota anche come PCR quantitativa in tempo reale, nasce come evoluzione della reazione di PCR. A differenza della tradizionale PCR, la *Real-Time* PCR consente di quantificare la concentrazione di DNA presente in reazione monitorando la reazione di amplificazione in tempo reale. [5], [6], [7], [8], [9], [11].

La reazione base è identica alla PCR tradizionale, così come identici i cicli termici e i reagenti utilizzati, in particolare i *primer* e l'enzima Taq polimerasi. La differenza sta nell'osservazione continua della reazione e quindi della concentrazione di DNA. Si utilizzano particolari molecole fluorescenti che si intercalano nella struttura a doppia elica. Stimolando il campione con un adeguata radiazione luminosa, viene letto il segnale di fluorescenza emesso dagli intercalanti. Questo segnale sarà proporzionale alla concentrazione di intercalante e quindi di DNA presente.

Adoperando un rivelatore ottico e monitorando con continuità il segnale di fluorescenza e tramite un'opportuna elaborazione dei dati, è possibile ottenere una stima accurata della concentrazione iniziale di molecole di DNA *target* presenti in soluzione.

In particolare, in base alla cinetica della reazione, si osservano i cicli necessari a raggiungere un certo livello di fluorescenza. Minore è il numero di cicli a cui si osserva una data fluorescenza, maggiore sarà la concentrazione di molecole *target* inizialmente presenti.

La figura 1.7 è una sintesi di come avviene la rivelazione. La sorgente di eccitazione, tramite

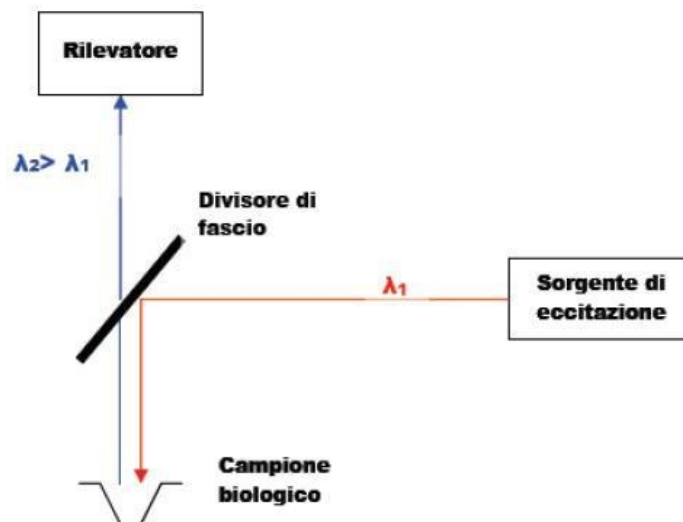


FIGURA 1.7 SCHEMA DI RIVELAZIONE OTTICO DELLA *REAL-TIME* PCR

λ_1 , eccita il fluoroforo intercalante nel campione biologico con una sorgente a spettro stretto; ad esempio si possono utilizzare sorgenti LED e un filtro di eccitazione passa-banda per ottenere una radiazione pressoché monocromatica alla lunghezza d'onda di interesse, pari al picco di assorbimento della molecola. Tale lunghezza d'onda è specifica per ogni fluoroforo, così come la fluorescenza emessa. Il segnale di fluorescenza è filtrato da un secondo filtro passa-banda, il filtro di emissione, centrato attorno al picco di emissione, e viene rivelato dal sensore ottico. Il sistema è collegato ad un computer che effettua l'analisi dei dati e si interfaccia con l'operatore. Rispetto alla tecnica PCR, la *Real-Time* PCR non necessita più di rivelazione tramite elettroforesi per valutare il risultato. Questo perché, nonostante sia una tecnica cinetica, la PCR è valutata al termine della reazione, nella fase di *plateau*. Nella *Real-Time* l'utilizzo di marcatori fluorescenti e di sensori per la rivelazione consente di ottenere maggiore sensibilità rispetto alla rivelazione tramite tecnica elettroforetica. La lettura elettroforetica è necessaria solo per verificare dei risultati non certi.

In Figura 1.8 sono mostrati i livelli di intensità di fluorescenza in funzione dei cicli. Si possono riconoscere quattro fasi: *ground*, esponenziale, lineare, *plateau*. Terminata la fase esponenziale, la concentrazione di prodotto tende ad aumentare linearmente (fase lineare). La reazione rallenta dopo il 30esimo ciclo: questo è dovuto al fatto che uno o più reagenti cominciano ad essere limitanti per la reazione o la stessa DNA polimerasi perde efficienza. La resa della reazione in questa fase è caratterizzata da un'elevata variabilità e scarsa riproducibilità tra diversi esperimenti.

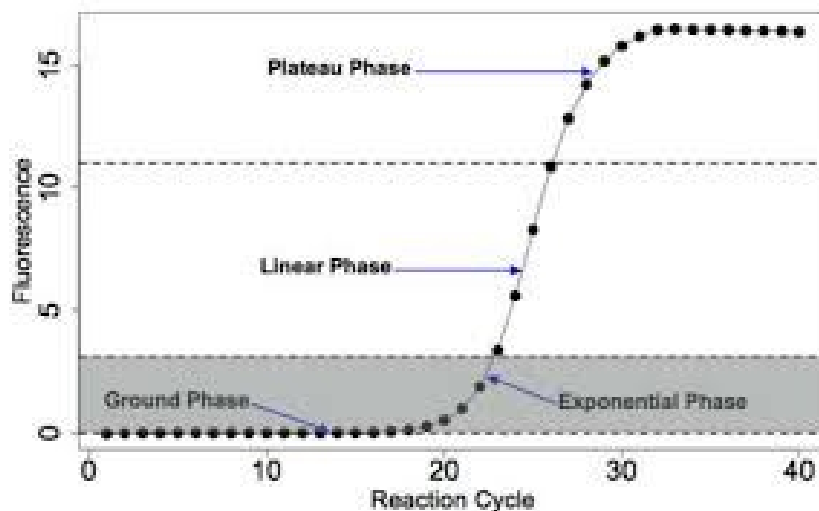


FIGURA 1.8 SONO EVIDENZIATE LE 4 FASI DELLA REAZIONE

1.7 Tecniche di marcatura

Le molecole di DNA sono marcate in modo da correlare la replicazione con un aumento di segnale di fluorescenza. Ad oggi, esistono due principali tecniche di marcatura utilizzate in *Real-Time* PCR che si differenziano per la loro specificità. La prima utilizza intercalanti che si legano in maniera aspecifica al DNA presente in forma di doppio filamento. La seconda tecnica utilizza invece delle sonde, cioè frammenti di DNA marcati con molecole fluorescenti che si legano con i frammenti complementari in maniera specifica.

1.7.1 Marcatura con intercalanti: SYBR Green

Gli intercalanti sono sostanze che s'inseriscono all'interno della doppia elica di DNA, assumendo una struttura simile a quella delle basi azotate. Il numero di molecole intercalate segue proporzionalmente il numero di molecole di DNA presenti in soluzione. Per questo motivo, l'intensità di fluorescenza è proporzionale alla concentrazione del DNA amplificato. Gli intercalanti sono marcatori aspecifici, per cui si legano anche a prodotti non specifici o potrebbe addirittura non legarsi. Questo causa rumore di fondo. L'intercalante più utilizzato è il SYBR Green [10]. Il complesso DNA-intercalante assorbe luce a lunghezza d'onda di 488 nm (blu) ed emette luce a lunghezza d'onda di 522 nm (verde).

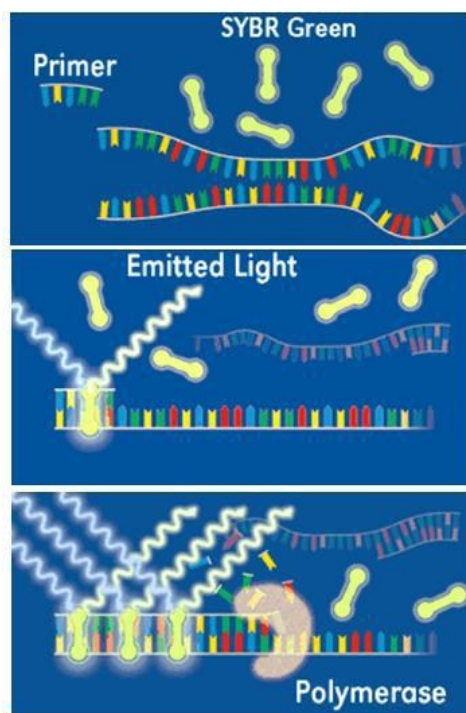


FIGURA 1.9 MOLECOLE DI SYBR GREEN SI LEGANO CON I NUOVI FILAMENTI E AUMENTA LA FLUORESCENZA DURANTE LA POLIMERIZZAZIONE

Durante la fase di denaturazione, il SYBR Green si trova libero in soluzione e non emette fluorescenza (rispetto al rumore di fondo sempre presente). In fase di ibridazione, il SYBR Green si lega alla molecola di DNA laddove sono presenti dei doppi filamenti, cioè nelle regioni di ibridazione con i *primer*. Si ha così un primo segnale di fluorescenza. Infine, in fase di estensione, la creazione di nuovi filamenti aumenta la concentrazione di DNA a doppio filamento, pertanto aumenta la concentrazione di SYBR Green legato. Quindi il segnale di fluorescenza è istante per istante proporzionale alla quantità di DNA presente in soluzione.

In genere, la rivelazione avviene al termine della fase di estensione per ogni ciclo, quindi con segnale massimo. L'utilizzo del SYBR Green in *Real-Time* PCR non necessita d'informazioni a priori sulla sequenza *target* che si vuole amplificare (necessaria comunque per la creazione dei *primer*), per cui si rende uno strumento versatile, oltre a essere poco costoso.

Tuttavia, la marcatura con intercalante rimane una tecnica di marcatura non specifica, poiché il SYBR Green si lega a qualsiasi molecola di DNA in forma di doppio filamento presente in soluzione, compresi *primer* inattivi e ibridati e sequenze non specifiche amplificate. È comunque possibile valutare il livello di specificità della reazione di amplificazione a posteriori e quindi indagare la specificità del segnale osservato in fase di esperimento.

1.7.2 Marcatura con sonde TaqMan

Le sonde TaqMan sono brevi sequenze specifiche di DNA (oligonucleotidi) caratterizzate dalla presenza di un fluoroforo detto *reporter*, posto all'estremità 5', e di una molecola

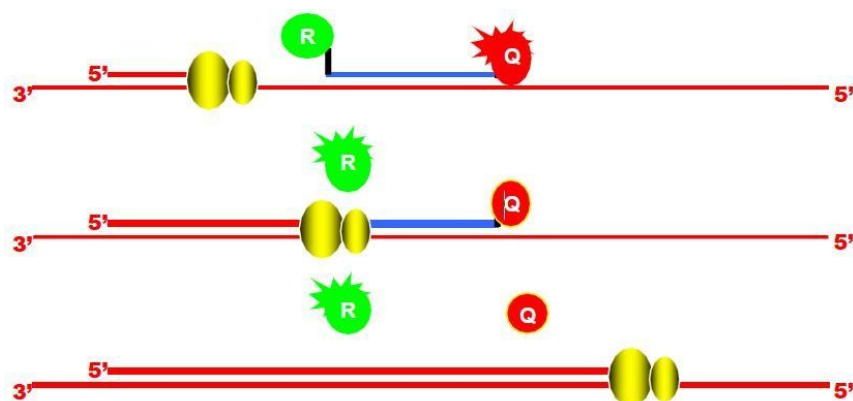


FIGURA 1.10 IBRIDAZIONE DELLA SONDA TAQ-MAN AL FILAMENTO DI DNA E SUCCESSIVA IDROLISI

quencher, all'estremità 3', in grado di inibire la fluorescenza tramite trasferimento energetico FRET non radiativo. L'inibizione avviene quando il *quencher* è posto in prossimità del *reporter*. La sequenza nucleotidica è progettata in modo tale che in soluzione la sonda vada ad appaiarsi in maniera specifica al DNA stampo in una regione compresa tra i due *primer*. L'enzima Taq polimerasi sintetizza un nuovo filamento complementare al DNA stampo e una volta raggiunta la sonda è in grado di idrolizzarla a partire dall'estremità 5'. La sonda libera in soluzione il *reporter* che si allontana dal *quencher* ed emette così fluorescenza. Poiché la sequenza della sonda è complementare alla sequenza *target*, si idrolizza a seguito della creazione di nuove sequenze, per cui si ha un aumento di fluorescenza dovuto al *reporter* rilasciato, che è proporzionale alla concentrazione di DNA amplificato. Occorre tenere presente che la reazione di degradazione della sonda è irreversibile, per cui ad ogni ciclo il *reporter* che viene rilasciato si va a sommare a quello già liberato in soluzione nei cicli precedenti. Registrando la quantità di emissione fluorescente per ogni ciclo è possibile monitorare la reazione di polimerizzazione durante la sua fase esponenziale, nella quale il primo incremento significativo di prodotti neo-sintetizzati è collegato alla concentrazione iniziale di stampo nel campione. Infatti, maggiore è il numero di copie iniziali dell'acido nucleico, prima si osserverà un incremento significativo della fluorescenza. Si può effettuare una quantificazione assoluta delle concentrazioni di specifici RNA producendo una curva standard di calibrazione; in alternativa si può effettuare una quantificazione relativa rapportando la loro quantità rispetto a quella di un gene di controllo. Il principale vantaggio di questa tecnica consiste nel fatto che la progettazione delle sonde è tale da permettere di ottenere un segnale di fluorescenza dovuto alle sole molecole di DNA *target*, per cui aumenta la specificità della rivelazione.

1.7.3 Rivelazione per Fluorescenza e la scelta delle sonde

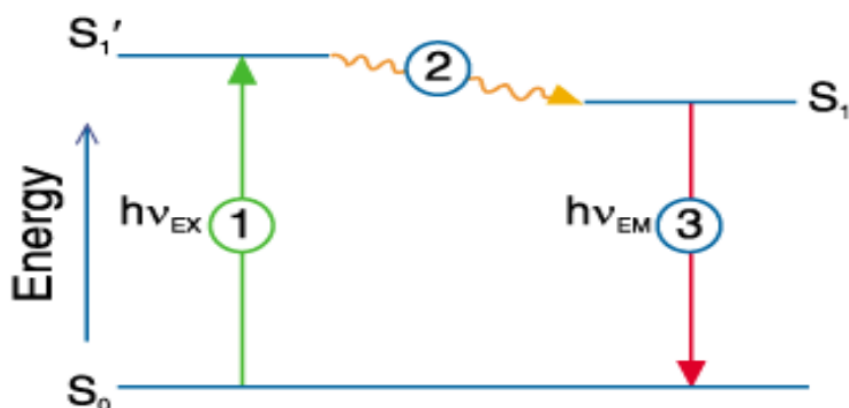


FIGURA 1.11 SINTESI DELLA FLUORESCENZA

La fluorescenza è un processo fisico che avviene quando diamo energia sufficiente, $h\nu_{EX}$, ad un atomo tale da permettere la promozione di un elettrone dalla banda base, S_0 , agli stati superiori più energetici S_1' . La promozione avviene in tempi rapidissimi, dell'ordine di 10^{-15} s. Lo stato eccitato del fluoroforo ha durata breve, dell'ordine di 10^{-12} s. Parte dell'energia assorbita viene dissipata senza emissione di radiazione, portando il fluoroforo ad un stato eccitato di singoletto ad energia più bassa S_1 . Questo stato eccitato è più stabile del precedente ed ha una durata maggiore, tipicamente compresa tra 10^{-9} e $10 \cdot 10^{-9}$ s. Dopo la promozione gli elettroni tendono a tornare in S_0 dopo un certo tempo e per la legge di conservazione dell'energia emettono una radiazione luminosa, $h\nu_{EM}$ (anche detta radiazione fluorescente) in una banda con lunghezza d'onda maggiore rispetto quella fornitagli inizialmente. L'emissione di una lunghezza d'onda maggiore di quella iniziale è dovuta alla dissipazione di energia che avviene tra S_1' e S_1 .

In figura 1.11 è mostrato il diagramma di *Jablonski*, è piuttosto semplificato rispetto alla situazione reale. I fluorofori sono molecole poliatomiche quindi hanno strutture molto più complesse. I livelli energetici S_1' e S_1 , non sono livelli discreti ma piuttosto bande energetiche, questo è uno dei motivi per l'analisi di fluorescenza per l'emissione e l'assorbimento non sono singole linee ma sono, appunto. Spettri. I parametri che descrivono un fluoroforo sono:

- Lo *Stokes shift*: ossia la differenza tra la lunghezza d'onda del picco dello spettro di emissione e il picco dello spettro di assorbimento del fluoroforo.

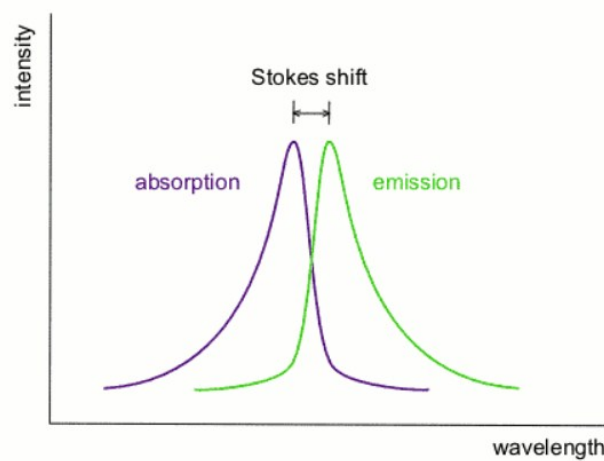


FIGURA 1.12 STOKES SHIFT

- Il *Quantum yield*(QY): indica la frazione di fotoni assorbiti, N_A , convertiti i fotoni emessi N_{EM} . Non è detto che tutti i fotoni assorbiti intervengano nella fluorescenza, possono perdere energia in collisioni molecolari e non raggiungere lo stato S1.

$$QY = \frac{N_A}{N_{EM}} \quad (11)$$

Tipicamente QY, in applicazioni biologiche ha valori intorno a 0.4-0.5.

Un ulteriore fenomeno legato alla fluorescenza da evitare è il *photobleaching*. Nel caso di forte intensità di eccitazione, si può verificare la distruzione irreversibile del fluoroforo. Per evitare questo fenomeno, occorre massimizzare la sensibilità del sistema di rivelazione in modo da richiedere minore potenza della sorgente di eccitazione, oltre a utilizzare fluorofori meno fotolabili.

1.8 Analisi dei dati

Al termine di una *Real-Time* PCR i dati relativi all'intensità di fluorescenza raccolti al termine di ogni fase di estensione saranno in funzione del numero di ciclo.

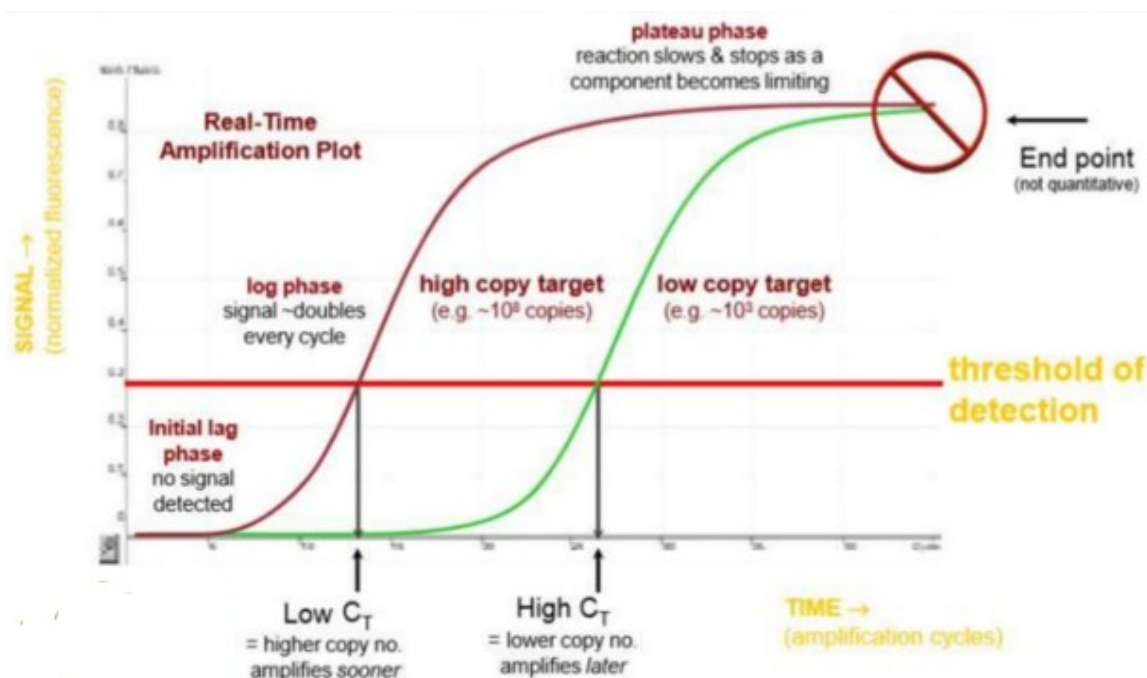


FIGURA 1.13 GRAFICI DELL'ANDAMENTO DELLA FLUORESCENZA PER DIVERSE CONCENTRAZIONI INIZIALI

In figura 1.13 la linea rossa rappresenta il ciclo soglia C_T : è il primo ciclo in cui la fluorescenza rilevata supera la significativamente quella di *background*. Per determinare questo valore si usa una miscela non contenente DNA (spesso acqua) dove l'intensità di fluorescenza è ancora a livello di *background*. Maggiore è il numero di concentrazione iniziale di DNA, minore sarà il numero di cicli necessari al superamento del livello di *background*. Per poter estrarre informazioni di tipo quantitativo si eseguono diversi esperimenti di PCR, utilizzando ogni volta un valore differente ma noto di concentrazione iniziale C_i di un'opportuna sequenza di DNA simile in dimensione e composizione alla sequenza *target*. Per ogni valore di concentrazione iniziale C_i si calcola, poi il relativo ciclo soglia C_T e si riporta in un grafico semilogaritmico il valore di C_T in funzione del $\log_{10}(C_i)$. Si costruisce in questo modo la retta di calibrazione (figura 1.14), dalla quale è possibile ricavare la concentrazione iniziale di DNA *target*, noto il valore di C_T .

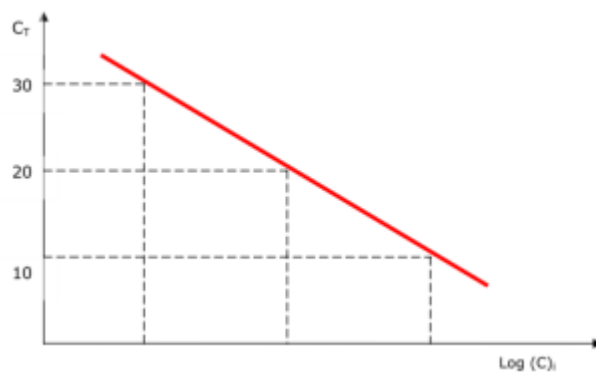


FIGURA 1.14 RETTA DI CALIBRAZIONE

1.9 Applicazioni e strumentazione

La *Real-Time* PCR si è dimostrata essere il metodo con maggiori sensibilità, specificità, risoluzione e range dinamico per la rivelazione e quantificazione accurata di acidi nucleici, DNA e RNA, in campioni biologici. Per questo motivo trova sempre più applicazioni nella ricerca e in altri settori. In campo medico l'alta sensibilità e specificità della *Real-Time* PCR viene sfruttata per identificare la presenza di determinati patogeni per la diagnosi di malattie infettive.

In campo agroalimentare la *Real-Time* PCR è ampiamente utilizzata nell'identificazione di organismi OGM o nell'individuazione di patogeni. Anche in campo forense e medico-legale la *Real-Time* PCR si è imposta come strumento valido di analisi su resti biologici, nelle perizie condotte in sede processuale a scopo probatorio.

La *Multiplex* PCR è una tecnica di *Real-Time* PCR che permette di amplificare e rivelare contemporaneamente diversi *target* specifici nello stesso campione (ad esempio utilizzando sonde differenti). In questo modo risulta semplice e veloce diagnosticare contemporaneamente la presenza di più patogeni. L'analisi con *Real-Time* PCR è un ottimo strumento per la diagnosi di malattie dovute a mutazioni genetiche, anche prenatale, la diagnosi tumorale anche precoce tramite l'individuazione di marker tumorali e il monitoraggio post-intervento dopo interventi chirurgici di asportazione di tumori. Essa consente inoltre di identificare particolari sequenze geniche legate alla risposta di un paziente nei confronti di un particolare farmaco, fornendo quindi la possibilità di ottimizzare e personalizzare la terapia.

Sono molte le strade che questa tecnica ha permesso di intraprendere. Purtroppo il suo utilizzo è limitato dalla necessità di un operatore esperto che esegua la misura e un laboratorio attrezzato dove eseguire i test, dato l'ingombro della strumentazione attualmente utilizzata, ovvero i termociclatori[11]. La possibilità di avere uno strumento che consenta di eseguire queste analisi in posti differenti da un laboratorio e in modo che possano essere effettuate da qualsiasi tipo di utente, nella forma di un test al *point of care*, è l'obiettivo a cui stanno puntando diverse aziende nel campo biomedicale.

Il mio lavoro di tesi si inserisce all'interno di un sistema di *Real-Time* PCR portatile prodotto dall'azienda STMicroelectronics, che verrà descritto approfonditamente nel capitolo successivo. L'obiettivo è stato quello di ottimizzare la parte di rivelazione ottica in modo da incrementare la sensibilità e la risoluzione dello strumento per aumentare la molteplicità dei target osservabili all'interno dello stesso test. Dopo aver discusso delle limitazioni e scelto un sensore che punta al superamento di questi limiti, viene descritto come è avvenuta la fase di test del sensore e verifica per una possibile integrazione del sensore nel sistema già esistente.

2. Il sistema di STMicroelectronics

2.1 Introduzione ai Lab on Chip

Data l'enorme varietà di applicazioni della PCR e della *Real-Time* PCR, negli anni '90 diverse aziende hanno iniziato ad esplorare tecniche per cercare di miniaturizzare operazioni biochimiche come la PCR. La microfluidica è certamente il campo che ha dato maggior contributo. Essa è un campo di ricerca interdisciplinare che si interessa alla manipolazione e al trasporto di piccolissimi volumi di liquido (nano-picolitri). Una delle applicazioni più interessanti sono certamente i Lab-On-Chip[14].

Lo scopo dei Lab-On-Chip è quello di svolgere in un solo chip diversi processi di analisi di tipo chimico o biologico. Per raggiungere questo scopo è necessario integrare su un unico chip tutte le funzioni necessarie per svolgere un'analisi sfruttando microcanali, microcamere, pompe, valvole e sensori quali flussimetri e viscosimetri. Grazie allo sviluppo tecnologico, in particolare nello sviluppo dei sistemi MEMS (*Micro Electro Mechanical System*), l'obiettivo è iniziato a diventare tangibile. Questi sistemi elettro-meccanici permettono di integrare in un unico chip elementi di tipo elettronico, fluidico, ottico e meccanico, consentendo quindi ad un unico dispositivo integrato di svolgere molteplici funzioni. Interessante è la possibilità di integrare microattuatori (riscaldatori, pompe, valvole) e microsensori (ad esempio sensori di temperatura, sensori ottici, sensori inerziali come accelerometri e giroscopi). La creazione di strutture meccaniche è ottenuta tramite tecnica di *micromachining*. Tramite tecnologia integrata è poi possibile realizzare la componente elettronica di elaborazione dell'informazione ottenuta dai sensori e di controllo sugli attuatori.

Nel caso specifico della *Real-Time* PCR si integrano in un chip le funzioni di riscaldamento, raffreddamento e monitoraggio della temperatura per la reazione di polimerizzazione. I materiali utilizzati devono essere biocompatibili, non devono inibire o compromettere la reazione; a seconda dell'applicazione ogni materiale deve avere il giusto grado di bagnabilità o idrofobicità. Per questo motivo, alla tecnologia fotolitografica di lavorazione del silicio si sono affiancate altre tecniche di prototipazione che permettono la lavorazione di altri materiali, come vetro, ceramica e polimeri quali polidimetilsilossano (PDMS),

policarbonato (PC), polimetilmetacrilato (PMMA), tramite incisione, deposizione di film, electroplating, injection molding, embossing, oltre a trattamenti superficiali volti a funzionalizzare il materiale o a ridurre eventuali assorbimenti e a modificare il grado di bagnabilità.

Il dispositivo preso in esame per questo lavoro di tesi è il Q3 Plus di STMicroelectronics. Il sistema realizza un'analisi multiplex *Real-Time* PCR, cioè un'analisi a multi-lunghezza d'onda in modo da poter utilizzare più fluorofori durante la stessa reazione. Garantendo che il sistema di rivelazione adottato non filtri parti dello spettro in cui emettono i fluorofori e che il sensore d'immagine sia sufficientemente sensibile alle basse intensità, è possibile sfruttare una marcatura multipla in modo da rivelare e quantificare più molecole di sequenze target di DNA dallo stesso campione, aumentando quindi il contenuto informativo.

2.2 Struttura del dispositivo di STMicroelectronics

Il sistema è stato progettato con l'obiettivo di creare un sistema portatile, automatizzato e di facile utilizzo, garantendo comunque i vantaggi della *Real-Time* PCR. Il dispositivo è costituito da un Lab-On-Chip su cui avviene la reazione di polimerizzazione gestita da un sistema di controllo termico che gestisce tempi e temperature del protocollo. La reazione



FIGURA 2.1 Q3 PLUS

è monitorata da un sistema ottico a fluorescenza che al termine di ogni ciclo invia un'immagine contenente i dati di fluorescenza al PC. Il Lab-On-Chip è l'elemento monouso del dispositivo, dove sono presenti i pozzetti in cui l'operatore inserisce il campione da analizzare tramite pipettatura ed attraverso l'interfaccia utente definisce i parametri dell'esperimento.

2.3 Il Lab-On-Chip

È la parte dove avviene la reazione ed è l'unica rimovibile. Essa si struttura in tre parti.

- I pozzetti in cui avviene la PCR, o la camera di reazione. È realizzata in polycarbonato un materiale biocompatibile e idoneo per confinare la reazione all'interno dei pozzetti, in figura 2.2 è l'area in bianco; inoltre non interferisce ai fini della rivelazione. È anche necessario tenere conto della forma dei pozzetti per evitare la formazione di bolle d'aria che potrebbero causare disomogeneità termica e influenzare la dinamica della reazione. Per questo motivo sono rettangolari con gli angoli smussati. Ogni pozzetto è profondo 3 mm e può contenere da 2 a 15ul in base all'applicazione. La cartuccia è fornita con i reagenti necessari alla reazione coperti di cera. La cera permette il trasporto dei chip evitando che i reagenti si



FIGURA 2.2 STRUTTURA LAB-ON-CHIP

disperdano. Durante la ciclatura termica la cera fonderà, risultando ininfluente sia ai fini della reazione che ai fini della rivelazione ottica.

- Lo strato adesivo. La camera di reazione è incollata al chip di silicio tramite uno strato adesivo di 0.1mm di PDMS, in giallo in figura 2.2, comunemente chiamato silicone, il quale resiste alle alte temperature a cui la cartuccia sarà soggetta.
- Il chip in silicio. Spesso 675 um e di dimensioni 17,5 x 12,2 mm. La superficie è ossidata per essere resa biocompatibile e per essere incollata alla camera di reazione. Il diossido di silicio aumenta l'idrofilicità della superficie per non rischiare

di inibire la reazione. Si è scelto di utilizzare il silicio poiché grazie alla tecnologia microelettronica per la lavorazione di questo elemento è possibile integrare una termoresistenza per la misura di temperatura e dei resistori per effettuare il riscaldamento.

I resistori fungono da attuatori, sono quattro in parallelo in modo da garantire una distribuzione uniforme sul chip fatta eccezione per la parte centrale dove è situato il sensore di temperatura e su un lato dove sono posti i contatti. Facendo scorrere una corrente all'interno dei resistori la temperatura aumenta a causa di dissipazione di energia termica per effetto Joule.

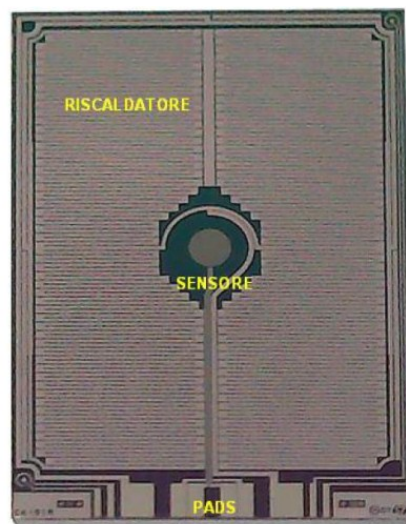


FIGURA 2.3 PARTE INFERIORE DEL CHIP DI SILICIO

Il sensore di temperatura è invece una termoresistenza in alluminio (*Resistance Temperature Detector, RTD*) ed è basato sulla lettura della temperatura tramite variazione resistiva. La variazione di resistività in funzione della temperatura, $\rho(T)$, è uguale alla resistività iniziale, ρ_0 , moltiplicata per un coefficiente linearmente dipendente dalla variazione di temperatura ($T - T_0$).

$$\rho(T) = \rho_0 \cdot [1 + \alpha(T - T_0)] \quad (7)$$

α è il coefficiente di proporzionalità, che nel Lab-On-Chip in questione assume il valore di $3.9 \cdot 10^{-3} \text{ } ^\circ\text{C}^{-1}$. Poiché la resistenza R dipende proporzionalmente alla resistività, di conseguenza anche R è proporzionale alla variazione di temperatura. È importante sfruttare questa linearità dato che premette di calibrare lo strumento.

Il valore di temperatura letto non corrisponde alla temperatura all'interno dei pozzetti nonostante le ottime proprietà termiche del silicio, per questo è necessaria una taratura del dispositivo per avere un'accurata misura in tempo reale. Attuatori e RTD comunicano con l'unità di controllo termico attraverso una contattiera a sei pad, collegata alla scheda di controllo termico attraverso la Flex-CCC board. Questa è una scheda di tipo flex che ospita anche i contatti per l'accensione della ventola che raffredda il chip e un sensore di temperatura digitale Sensirion STS21, utilizzato in fase di calibrazione.

2.4 Sistema di controllo termico

Il sistema di controllo termico, abbreviato come TCS, gestisce tutte le operazioni di riscaldamento e raffreddamento della camera di reazione secondo il protocollo impostato inizialmente dall'operatore. Il protocollo definisce sia il valore di temperature e il periodo di applicazione di ogni temperatura. Oltre che regolare il momento di accensione della sorgente di eccitazione nel preciso istante della fine della fase di estensione.

In questo modello le operazioni della scheda sono gestite dal microcontrollore STM32F103 di STMicroelectronics, connesso al chip tramite la Flex-CCC e connesso alla scheda per la gestione del sistema ottico tramite il protocollo UART (*Universal Asynchronous*

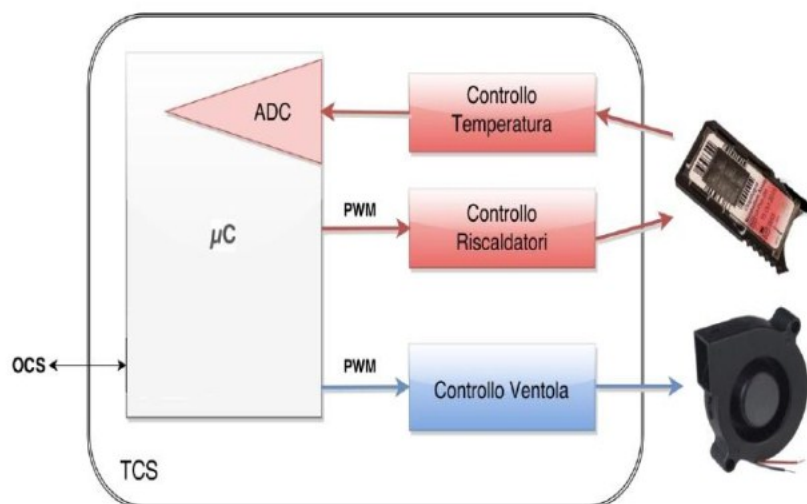


FIGURA 2.4 SCHEMA A BLOCCHI DI FUNZIONAMENTO DELLA TCS

Receiver/Transmitter). La scheda è alimentata a 12V da un connettore jack. Le tensioni necessarie per pilotare i componenti (ventola o riscaldatore) provengono dai regolatori di tensione. Sia il circuito di riscaldamento che di raffreddamento contengono un n-mos che

agisce come switch, il cui *gate* è modulato da un segnale PWM (*Pulse Width Modulation*). Il PWM è un segnale digitale, rappresentato come un onda quadra che assume valore pari a 0V (per il livello logico basso) o 3.3V per il livello logico alto. Il parametro modulabile è il *duty cycle*, ossia la frazione di periodo destinata al livello logico alto o basso. Poiché il periodo del segnale di modulazione è pari a 600Hz (nell'ordine dei ms); è molto inferiore rispetto al tempo impiegato effettivamente dalla resistenza per riscaldarsi o dalla ventola per raffreddare il sistema (sulle decine di secondi). Per cui intrinsecamente il sistema svolge un filtraggio passa-basso, che ci permette di parlare di potenza media dissipata e semplificare la trattazione. Il sistema di controllo termico si occupa, quindi:

- Riscaldamento: le resistenze che agiscono da attuatori hanno un valore di circa 23 Ω ; in questa fase si utilizzano direttamente i 12V dell'alimentazione principali poiché una tensione minore causerebbe un'esecuzione della reazione molto lenta. Il segnale PWM generato dal microcontrollore controlla il gate di un n-mos che agisce da switch. Nello stato *on* lo switch consente il passaggio di corrente necessario ai riscaldatori per il riscaldamento. In condizione *off* non passa corrente. Il chip è connesso tramite un p-mos all'alimentazione per evitare sovratensioni. La potenza media sarà data dall'equazione (8):

$$P_{dissipata} = \frac{V^2 \cdot DC}{R_{riscaldatori}} \quad (8)$$

dove *DC* indica il *duty cycle*, è un valore che varia da 0 a 1. R è la resistenza degli attuatori.

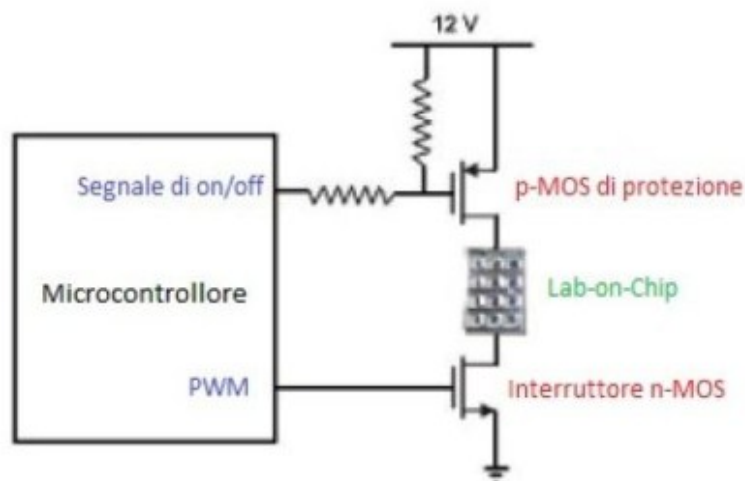


FIGURA 2.5 SCHEMA CIRCUITALE PER IL RISCALDAMENTO

- Raffreddamento: l'operazione di raffreddamento viene eseguita da una ventola alimentata a 12 V e un altro segnale PWM che modula l'accensione dello switch. Sul gate dell'n-mos c'è anche una capacità in parallelo di circa 100nF, per garantire il filtraggio passa-basso e quindi lo smorzamento del segnale.

Il modello di ventola utilizzato nel Q3 Plus (*GB1205PHVX-8AY* di *Sunon*) utilizza un motore brushless e ha una potenza di 2 W, con un massimo di velocità di rotazione pari a 6000 RPM. L'aria in uscita viene convogliata in un canale ed investe il chip che viene così raffreddato attraverso scambio termico convettivo. La ventola utilizzata è di tipo centrifuga, cioè il flusso d'aria è diretto perpendicolarmente all'asse di rotazione delle pale. È collocata al di sotto del chip; il flusso d'aria entra attraverso una struttura troncoconica (sbuffatore) e viene spinto all'esterno del dispositivo tramite dei fori applicati nella parte inferiore del case.

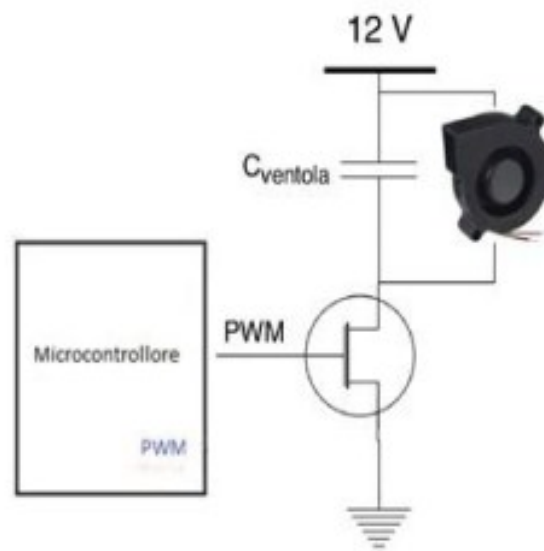


FIGURA 2.6 SCHEMA CIRCUITALE RAFFREDDAMENTO

- Controllo della temperatura: il valore della temperatura è letto tramite RTD; affinché la temperatura sia effettivamente quella desiderata, è necessario utilizzare un sistema di controllo retroazionato. Si utilizzano algoritmi di tipo PID(*Proportional-Integral-Derivative*). Lo scopo di questi algoritmi è di trovare il valore di *duty cycle* affinché l'errore (dato dalla differenza della temperatura desiderata ed effettiva) sia nullo. Il *Q3 Plus* utilizza l'algoritmo PID solo quando l'uscita effettiva si discosta da quella desiderata di più o meno di 2°C. Infatti, quando il valore di temperatura misurato supera di più di 2°C quello della temperatura

desiderata, i riscaldatori vengono spenti e la ventola azionata; al contrario se la temperatura è più di 2°C inferiore alla temperatura desiderata viene spenta la ventola e sono azionati i riscaldatori con massimo valore di *duty cycle*.

È necessaria una calibrazione della scheda per garantire un risultato affidabile. Questa operazione ha l'obiettivo di definire la relazione tra la variazione di temperatura impostata e la variazione effettiva. Per la calibrazione si utilizza un generatore di corrente continua di 2.4mA (anch'esso dipendente dalle variazioni di temperatura), e due resistenze di valore 1kΩ e 1.3kΩ.

Durante la calibrazione iniziale il microcontrollore, attraverso il MUX, fa scorrere la corrente nelle resistenze note. Le tensioni lette consentono di ricavare la retta di calibrazione, la cui pendenza rappresenta la corrente stessa. Una volta nota la

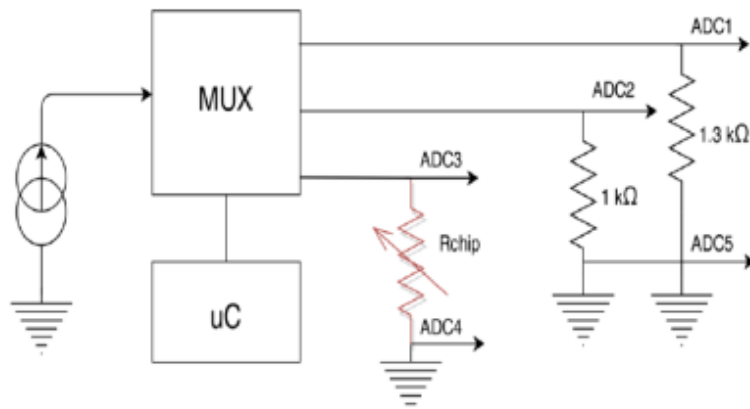


FIGURA 2.7 SCHEMA CIRCUITALE PER LA LETTURA DELLA TEMPERATURA

corrente si può procedere con la lettura della caduta di tensione ai capi della resistenza del chip. Si ricava dalla resistenza di 1kΩ la variazione percentuale della corrente rispetto al valore precedente e la stessa variazione viene applicata alla resistenza del chip. La calibrazione del chip invece è eseguita con l'obiettivo di associare una variazione del valore di resistenza ad un valore assoluto di temperatura. Per fare ciò si utilizza un sensore *Sensirion STS21* con uscita digitale, posto nel canale di ventilazione. Durante questa fase di calibrazione, la ventola è fatta girare a massimo regime in modo che il sensore digitale e il chip siano in equilibrio termico. In queste condizioni si calcolano i valori della temperatura e della resistenza e, sfruttando un'apposita analisi statistica di proprietà dell'azienda *STMicroelectronics*, si ricava il valore del coefficiente di relazione lineare tra la resistenza e la temperatura.

2.5 Sistema di rivelazione ottico

La scheda di rivelazione ottica (OCS), ha dimensioni di 3.7 cm x 4 cm ed è collocata nella testa dello strumento *Q3 Plus*. È connessa tramite flex alla TCS, la quale all'occorrenza invia un segnale al microcontrollore STM32F207VE che è situato nell'OCS e controlla una serie di LED che eccitano il campione nella camera di reazione. Il segnale di fluorescenza emesso è letto da quattro sensori d'immagine CMOS interfacciati tramite *DCMI (Digital Camera Interface)*. Dopodiché i dati relativi ad ogni esperimento eseguito sono salvati in una memoria *FLASH* presente nella scheda di rivelazione ottica. È presente anche una porta USB per mandare i dati al PC e un modulo *Bluetooth* che permette di gestire il dispositivo da un *tablet* o *smartphone Android*. Dall'immagine di fluorescenza verranno selezionate di volta in volta le ROI (*Region of Interest*) di interesse da cui poi sono ottenuti i valori di luminosità in scala di grigi.

2.5.1 Le Sonde

Il *Q3 Plus* è progettato per eseguire analisi fino a quattro lunghezze d'onda, ossia utilizza quattro fluorofori contemporaneamente, ognuno con il suo spettro di emissione ed eccitazione. La lettura della fluorescenza potrebbe risultare complicata a causa di sovrapposizioni tra gli spettri dei fluorofori (fenomeno chiamato *cross-talking*). L'ottimo è rappresentato dall'utilizzo di fluorofori con alti valori di *Stokes shift*, ossia picco di emissione e assorbimento ben separati, e spettri stretti in modo da permetterne la rivelazione con opportuni filtri ottici. Dalle considerazioni fatte risulta evidente l'importanza della scelta dei fluorofori. I fluorofori, quindi, vengono utilizzati come *reporter* per marcare le sonde TaqMan sono, Nel *Q3 Plus* FAM, NED, VIC E ROX.

2.5.2 I LED di emissione

Come sorgenti luminose sono utilizzate coppie LED per l'eccitazione di ogni fluoroforo. I LED (*Light Emitting Diode*) sono giunzioni p-n le quali, se polarizzate direttamente, emettono luce per ricombinazione radiativa tra un elettrone presente in banda di conduzione e una lacuna presente in banda di valenza. Il fotone emesso ha energia pari alla differenza energetica tra i due livelli energetici. Poiché elettroni e lacune occupano le due bande con una certa distribuzione, approssimabile alla distribuzione di Boltzmann, si ha che l'emissione di fotoni non avviene ad un'unica riga, ma si ha uno spettro di emissione

con una certa larghezza di banda. Nel nostro specifico caso è necessario che lo spettro di emissione del LED utilizzato si sovrapponga almeno in parte con lo spettro di eccitazione della molecola fluorescente in modo da poterne stimolare l'emissione. Tra il campione e la sorgente si utilizza un filtro passa-banda di eccitazione, centrato attorno al picco di emissione del fluoroforo, consente di eliminare le componenti spettrali non utili per l'eccitazione del fluoroforo, in modo da minimizzare il rischio di artefatti nella misura.

Le sorgenti utilizzate sono prodotti della serie *XLAMP XP-E* di *Cree Inc.* e in particolare sono utilizzati una coppia di LED blu (465-485 nm) per l'eccitazione del FAM, due coppie di LED verdi (520-530 nm) per VIC e NED, e una di LED gialli (590-595 nm) per il ROX. La discriminazione tra l'eccitazione del VIC e quella del NED è interamente deputata ai filtri ottici a valle.

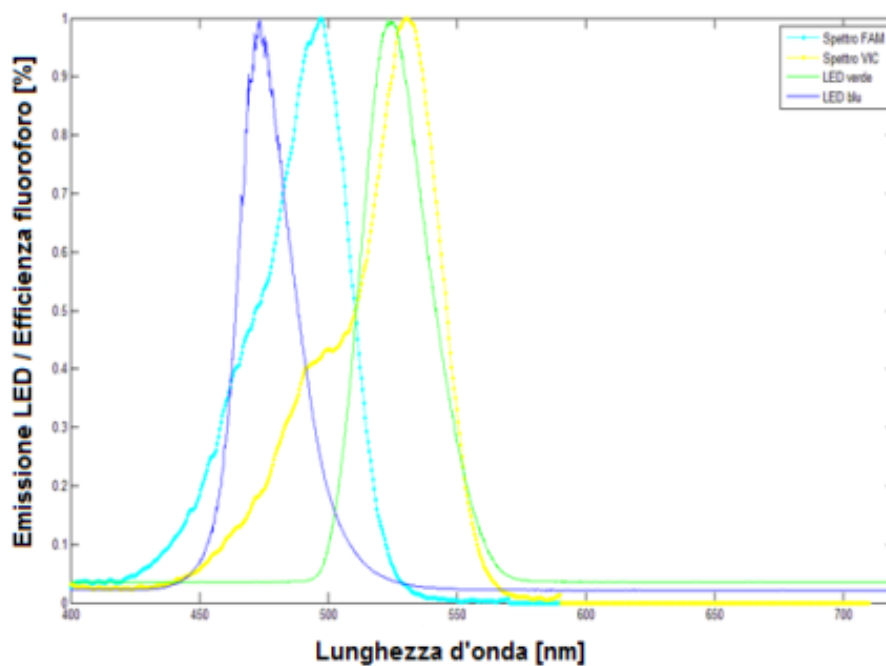


FIGURA 2.8 ESEMPIO DI SPETTRO DI EMISSIONE DEI LED E SPETTRI DI ASSORBIMENTO DEI FLUOROFORI FAM E VIC

2.5.3 I filtri ottici

Il filtraggio è la parte più delicata dell'intero progetto, nella testa ottica del *Q3 Plus* sono presenti due set di filtri ottici: il primo permette di illuminare il campione con la lunghezza d'onda specifica affinché sia assorbita dal determinato fluoroforo; il secondo set serve per filtrare lo spettro emesso dai fluorofori in modo tale che solo la radiazione di fluorescenza arrivi al sensore. Se non fosse per la presenza dei filtri il sensore non sarebbe in grado di riconoscere il segnale utile da luce ambientale o auto fluorescenza del campione, inoltre serve anche a limitare il fenomeno d'interferenza tra i vari fluorofori. I filtri attuano una selezione di tipo passabanda, la cui banda dipende dal fluoroforo che si vuole rivelare. Per ciascun fluoroforo viene scelta una coppia di filtri (uno per l'eccitazione e uno per l'emissione) nel seguente modo: posto $a_i(\lambda)$ lo spettro di assorbimento del fluoroforo i -esimo normalizzato rispetto al suo massimo, η_i la sua efficienza (parametro che pone in relazione tra loro i diversi spettri) e considerando una sorgente ad ampio spettro, si vuole scegliere un filtro di assorbimento che massimizzi la potenza assorbita dal fluoroforo i -esimo rispetto agli altri fluorofori. In pratica, gli estremi λ_1 e λ_2 della banda passante del

$$\int_{\lambda_1}^{\lambda_2} \eta_i t(\lambda) a_i(\lambda) d\lambda - \sum_{j \neq i} \int_{\lambda_1}^{\lambda_2} \eta_j t(\lambda) a_j(\lambda) d\lambda \quad \lambda_2 > \lambda_1 \quad (12)$$

filtro e il suo spettro di trasmissione $t(\lambda)$ devono massimizzare la seguente cifra di merito. Spiegato in maniera più intuitiva, bisogna cercare, analiticamente o iterativamente, i valori di λ_1 e λ_2 e i valori di $t(\lambda)$ per cui la sovrapposizione tra spettro di emissione e spettro di trasmissione sia massimo.

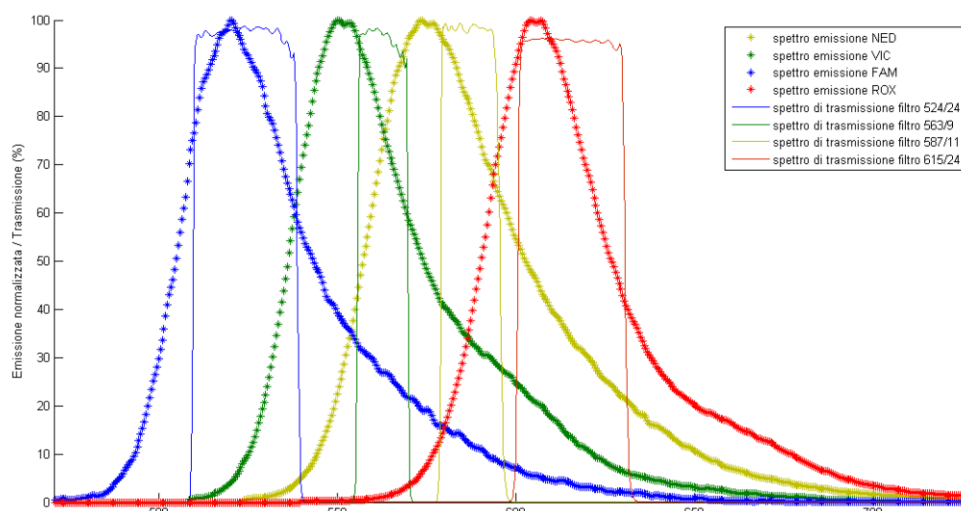


FIGURA 2.9 SPETTRI DI EMISSIONE DEI QUATTRO FLUOROFORI E SPETTRI DI TRASMISSIONE DEI RELATIVI FILTRI DI TRASMISSIONE

Per il filtro di assorbimento si segue circa lo stesso procedimento: occorre massimizzare la potenza ottica emessa per fluorescenza e trasmessa dal fluoroforo *i*-esimo rispetto agli altri fluorofori. Si possono avere problemi di *cross-talk* quando lo spettro di emissione di un fluoroforo *j*-esimo cade nella zona di transizione del filtro *i*-esimo in corrispondenza di valori di trasmissione.

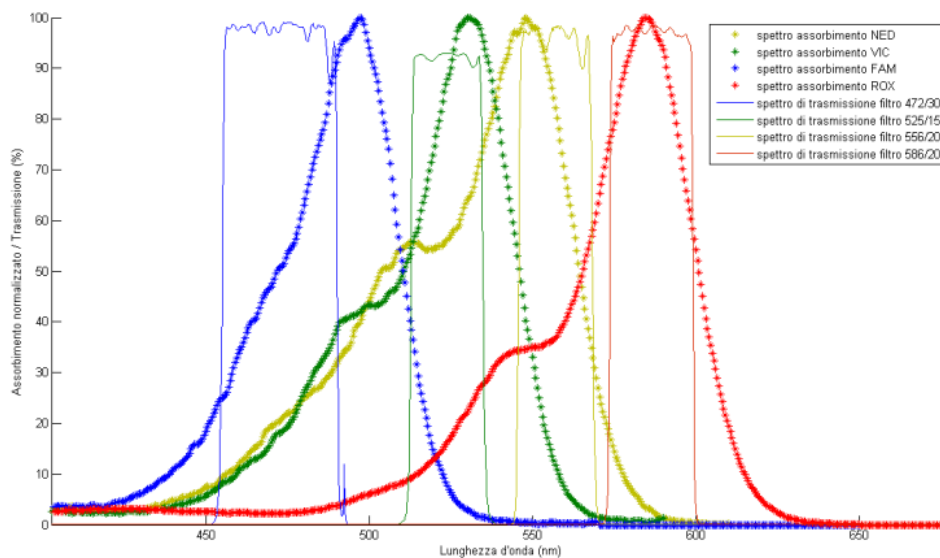


FIGURA 2.10 SPETTRI DI ASSORBIMENTO DEI QUATTRO FLUOROFORI E SPETTRI DI TRASMISSIONE DEI RELATIVI FILTRI DI ECCITAZIONE

Si utilizzano filtri dicroici multistrato. Su un substrato di vetro, viene deposta una serie alternata di materiali dielettrici ad alto e basso indice di rifrazione. Lo spessore degli strati dipende dalla lunghezza d'onda che si desidera venga trasmessa. L'effetto di filtraggio è dato dal fenomeno di interferenza distruttiva tra onda riflessa e onda incidente che si verifica all'interfaccia dei diversi strati che compongono il filtro. La selettività del filtro dipende dal numero di strati utilizzati. Questa tecnologia permette di raggiungere un profilo di trasmissione quasi ideale (profilo rettangolare).

La scelta di utilizzare dei filtri ottici per garantire la rivelazione dei fluorofori ha uno svantaggio: il *cross talk*. Le concentrazioni delle molecole *target* e l'efficienza di emissione di ciascuna molecola fluorescente sono differenti. Un caso emblematico è quello di un fluoroforo molto efficiente con sequenza *target* associata molto concentrata. Esso presenterà uno spettro di emissione che ha picco nella zona di transizione dello spettro di trasmissione del filtro associato ad un secondo fluoroforo, che invece è poco efficiente e con sequenza *target* poco concentrata.

Sul *Q3 Plus* sono utilizzati filtri ottici della linea *BrightLine* di *Semrock*, diversi per ogni canale di acquisizione. Sulle prestazioni del filtro influisce anche l'angolo con cui la luce lo attraversa. La meccanica dello strumento garantisce che la radiazione incida perpendicolarmente alla superficie del filtro.

2.5.4 I sensori CMOS

Per capire le prestazioni oggetto di ottimizzazione nel seguente lavoro di tesi è necessario descrivere il funzionamento di un sensore CMOS. La tecnologia attualmente più diffusa è certamente la 3-T APS (*Active Pixel Sensor*), figura 2.11, costituita da tre transistori e il fotodiodo. La carica fotogenerata viene collezionata fotodiodo, generando una tensione

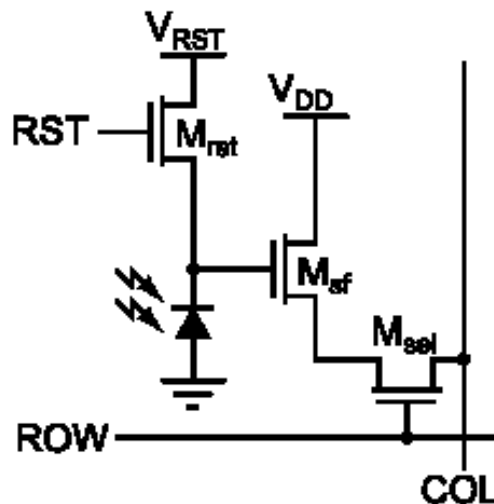


FIGURA 2.11 RAPPRESENTAZIONE CIRCUITALE DI UN PIXEL NELLA CONFIGURAZIONE 3T APS

letta da altri transistori che gestiscono l'accesso e il *reset* del transistore di raccolta. Il transistore M_{RST} posto tra anodo e alimentazione porta la tensione del fotodiodo al livello di *reset*, a meno della tensione di accensione del transistor V_T . M_{SF} opera in modalità *source follower* e riporta in uscita il valore di tensione all'anodo del fotodiodo alla fine del tempo di integrazione quando viene attivata la selezione del pixel: il gate di M_{SEL} si accende e fungendo da carico al *source follower*, M_{SF} , agisce da buffer di tensione riportando sul buffer di colonna il valore di tensione presente nel fotodiodo. A causa della presenza dei transistori di lettura, selezione e *reset*, l'area attiva del pixel (A_D) è costituita solamente da massimo il 45% dell'area totale ossia l'area del fotodiodo.

Il fotodiodo è costituito da una giunzione p-n polarizzata in inversa. La polarizzazione inversa è necessaria per avere una zona svuotata non troppo profonda, x_{dep} in modo da garantire una capacità di svuotamento, quindi di raccolta, abbastanza grande, C_{dep} .

$$x_{dep} = \sqrt{\frac{2\varepsilon_{Si}(V_{bi} + V_{RST})}{qN_A}} \quad (13)$$

$$C_{dep} = \varepsilon_{Si} \cdot \frac{A_D}{x_{dep}} \quad (14)$$

Dove A_D è l'area attiva di arrivo dei fotoni e x_{dep} è la profondità della zona svuotata che dipende dalla tensione di polarizzazione applicata. V_{RST} è la tensione di polarizzazione inversa applicata in fase di *reset*. Ai capi della zona svuotata si trova quasi tutta la caduta di potenziale. In inversa tra la zona n e la zona p la barriera di potenziale è molto alta. La carica contenuta nella zona svuotata è pari a:

$$Q_{dep,init} = \sqrt{2\varepsilon_{Si}qN_A(V_{bi} + V_{RST})} \cdot A_D \quad (15)$$

Essa dipende esclusivamente dai parametri di progetto: N_A è la concentrazione di atomi accettori per unità di volume (caso di giunzione unilatera con zona n maggiormente drogata) e V_{bi} è la tensione di *built-in* della giunzione. Durante la fase d'integrazione il sensore è sottoposto al flusso luminoso Φ_{ph} i fotoni incidono sul pixel, vengono assorbiti e ognuno genera una coppia elettrone-lacuna. Il campo elettrico presente all'interno della giunzione tenderà a portare le lacune generate nella zona p e gli elettroni nella zona n. Questa corrente fotoelettrica i_{ph} che si è generata tenderà a diminuire la caduta di potenziale nella regione svuotata.

$$Q_{gen} = (i_{ph} + i_{dark}) \cdot t_{int}, \quad \text{con } i_{ph} = \eta \frac{\Phi_{ph}}{E_{ph}} A_D \quad (16)$$

T_{int} è il tempo di integrazione, i_{dark} è la corrente che si genera a causa di termalizzazioni spontanee nel bulk, η è l'efficienza quantica del materiale, E_{ph} è l'energia media dei fotoni incidenti. La variazione della tensione ai capi della giunzione rispetto al valore iniziale è in prima approssimazione proporzionale alla corrente i_{ph} e quindi al flusso luminoso.

$$V_{out} = \frac{Q_{dep,init} - (i_{ph} + i_{dark}) \cdot t_{int}}{C_{dep}} \quad (17)$$

In realtà la capacità di svuotamento, C_{dep} , non è costante, poiché durante la fase d'integrazione, le cariche fotogenerate andranno a ridurre lo spessore della zona svuotata e quindi aumenta il valore della capacità. Ciò limita la linearità della misura. Ci sono altre configurazioni che risolvono questa problematica ma l'argomento non è oggetto di questa tesi. Questa trattazione ha lo scopo d'introdurre i parametri di merito di un sensore d'immagine, tra cui la linearità è certamente indispensabile. Un altro importante parametro è certamente un buon rapporto segnale rumore del sistema complessivo, per cui ora verranno descritte le cause

I pixel sono disposti in una matrice, figura 2.12. L'accesso alla carica fotogenerata di ciascun pixel avviene tramite indirizzamento per righe e per colonne. Utilizzando un decodificatore

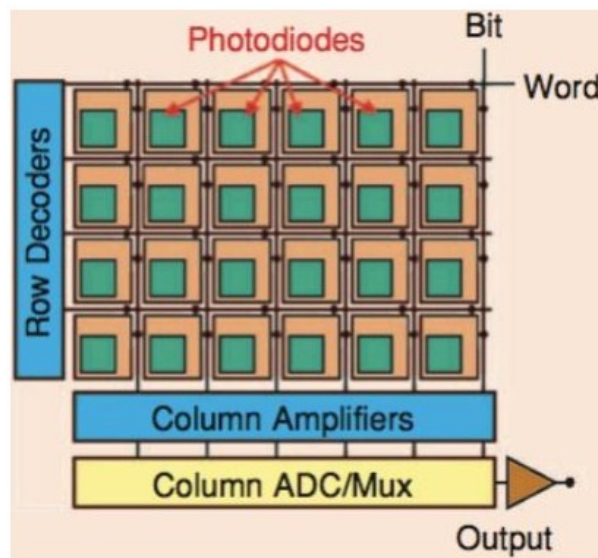


FIGURA 2.12 SCHEMA DI UN SENSORE CMOS CON MATRICE DI PIXEL, DECODIFICATORE DI RIGA, AMPLIFICATORI DI COLONNA, CONVERTITORE ADC E AMPLIFICATORE DI USCITA

di riga è possibile selezionare un'intera riga di pixel; azionando gli amplificatori posti al termine di ogni colonna vengono letti i valori della suddetta riga e passati ad un ADC che provvede alla conversione in digitale del valore.

È necessario considerare che la lettura del valore di tensione è affetta da rumore. Le possibili sorgenti di rumore sono raggruppate in due categorie:

1. *Temporal noise*: è il rumore dovuto a fluttuazioni statistiche che si hanno all'interno dello stesso pixel. Comprende il rumore fotonico di tipo poissoniano della sorgente di segnale; il rumore della corrente di buio, dovuto alla fluttuazione della carica generata termicamente, che anch'essa segue una statistica poissoniana; il rumore di *reset*, detto anche *KTC noise* per la sua espressione, dovuto a fluttuazioni sul valore di tensione di *reset*; infine, il rumore di *readout* dovuto all'elettronica analogica di lettura, riportato in ingresso in termini di carica di rumore equivalente.
2. *Fixed Pattern noise*: sono variazioni della risposta di un pixel rispetto a un altro pixel dovuto a variazione dei parametri per errori di processo. È utile descrivere questa variazione come una sorgente equivalente di rumore nell'immagine finale.

Tutti i contributi si sommano quadraticamente. In termini di carica, si ha una potenza di rumore complessiva pari a:

$$\sigma_q^2 = q(i_{ph} + i_{dark})t_{int} + KTC_D + \sigma_{readout}^2 + \sigma_{FPN}^2 \quad (18)$$

L'intervallo dinamico (*dynamic range*) ottenibile è definito come il rapporto tra il segnale più alto misurabile e il più piccolo segnale misurabile. Il più alto segnale misurabile si intende quello che porta il pixel a saturazione (per cui si perde informazione sull'effettivo valore di luminosità) ed è pari alla massima carica che la capacità di svuotamento può contenere. Mentre il più piccolo segnale misurabile per convenzione è il segnale che mi permette di avere un rapporto segnale rumore unitario:

$$DR = \frac{V_{RST} \cdot C_{dep}}{\sqrt{q i_{dark} t_{int} + KTC_D + \sigma_{readout}^2 + \sigma_{FPN}^2}} \quad (19)$$

Un buon sistema ottico di rivelazione del livello di fluorescenza deve godere di due proprietà fondamentali. La prima proprietà è una buona linearità, cioè il livello di grigio ottenuto da ciascun pixel deve essere proporzionale alla fluorescenza emessa dalla reazione. In questo modo è possibile relazionare due misure dello stesso campione o misure effettuate tra diversi campioni basandosi semplicemente sul valore digitalizzato fornito dal sensore. La seconda proprietà è un ampio *range* dinamico. Avere un *dynamic range* ampio permette di avere dettagli sia in regioni luminose di un immagine, senza che pixel vadano in saturazione, sia dettagli in zone poco luminose. Nell'applicazione

considerata in questo lavoro di tesi, una tale prestazione darebbe la possibilità di monitorare l'amplificazione anche di piccolissime quantità di DNA *target* presente in miscela e inoltre permetterebbe di diminuire l'intensità della luce di eccitazione, riducendo così il rischio di *photobleaching* dei fluorofori. Solitamente questi due requisiti sono in contrasto tra di loro, dato che per avere molti dettagli nelle zone buie è necessario aumentare il tempo d'integrazione rischiando di mandare alcuni pixel in saturazione a causa dell'elevato numero di fotoni che potrebbero incidervi. Poiché la raccolta dei fotoni segue una statistica poissoniana, aumentare il tempo di integrazione e di conseguenza i fotoni raccolti mi permette di avere un SNR più alto poiché la fluttuazione relativa di una statistica poissoniana diminuisce con l'aumentare del numero medio di eventi. Invece diminuendo il tempo di esposizione rischiamo di non raccogliere tutti i fotoni utili ma evitiamo la possibilità di saturazione.

Nel modello del *Q3 Plus* vengono impiegati 4 sensori CMOS (modello VW6558 di STMicroelectronics, figura 2.13) indipendenti, uno per ogni canale di fluorescenza. Ciascuno ha dimensione di $3.5 \times 3.03 \times 2.5 \text{ mm}^3$ (*package* BGA a 16 pin con tecnologia 0.13



FIGURA 2.13 SENSORE VW6558

um) e un costo minimo in confronto a sensori di risoluzione elevata utilizzati ad esempio in applicazioni cellulari. Questo sensore ha una risoluzione VGA, pari a 640×480 pixel e un campionamento con risoluzione di 10 bit sul livello di grigio. Essendo prodotto per applicazioni commerciali, il sensore è dotato di una lente integrata per cui è in grado di mettere a fuoco da 15 cm fino ad infinito con angolo di apertura di 60° . Dai test risulta avere un *dynamic range* di 60 dB.

È importante, inoltre, definire le motivazioni che hanno portato ad utilizzare un sensore CMOS rispetto a un CCD. Innanzitutto, per una questione di ingombro per cui è possibile utilizzare più unità all'interno dello stesso modulo. Inoltre, i sensori CMOS attuali

consentono di interfacciarsi facilmente con microcontrollori per la trasmissione dei dati. I sensori CMOS hanno un costo molto contenuto, mantenendo comunque delle prestazioni confrontabili.

Per questi motivi è risultato più semplice e anche meno costoso, utilizzare quattro sensori distinti, ognuno con il proprio filtro fisso. Attualmente nel Q3 vengono usati quattro sensori CMOS in una struttura matriciale, infatti l'ultima versione del sistema ottico si chiama proprio 4CMOS. Ogni sensore è quindi deputato alla rivelazione di un singolo fluoroforo, facendo del Q3 Plus un dispositivo in grado di acquisire fino a quattro diverse lunghezze d'onda. Analogamente, anche per l'eccitazione di ogni diverso marcatore viene utilizzata una coppia di LED differente, con davanti i rispettivi filtri di eccitazione. In un termociclature standard viene tipicamente utilizzata una sola ottica davanti alla quale viene meccanicamente posizionato il filtro passa-banda specifico del fluoroforo che si sta acquisendo. La 4CMOS rende il Q3 capace di acquisire fino a quattro diverse lunghezze d'onda e quindi di monitorare quattro *target* nel corso di un singolo test.

2.5.5 Pattern di Bayer

Questo sensore CMOS, come la maggior parte di quelli commercialmente disponibili, è dotato di filtri di assorbimento posti sulla superficie di ciascun pixel con tre diversi spettri (centrati sulle frequenze del rosso, verde e blu) e organizzati secondo uno schema ripetitivo detto *pattern di Bayer*.

Poiché le cariche fotogenerate nel silicio termalizzano rapidamente, non è possibile risalire alla lunghezza d'onda della radiazione incidente. Si effettua quindi un sotto campionamento dello spettro utilizzando 3 filtri colorati, con picco di trasmissione

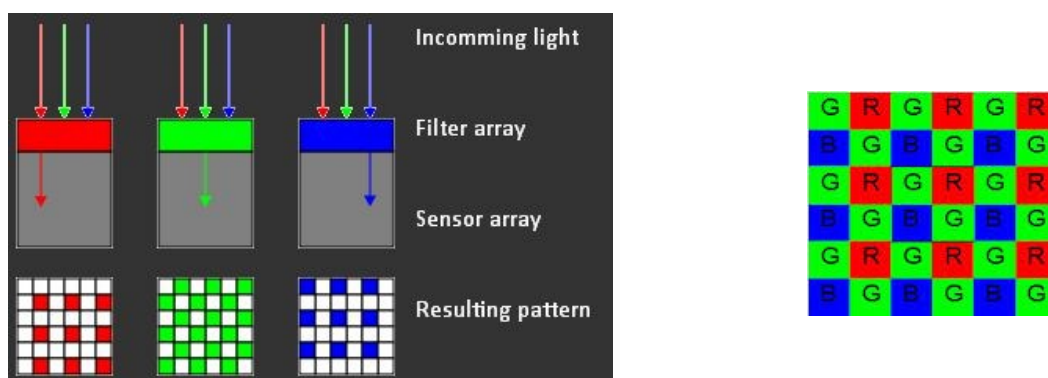


FIGURA 2.14 PATTERN DI BAYER

rispettivamente nel rosso, nel verde e nel blu. Lo schema di Bayer utilizza i 3 tipi di filtri organizzati in matrici 2x2, in cui il primo pixel in alto a sinistra è verde, seguito da uno rosso, mentre in seconda riga si ha un pixel blu seguito da uno verde. Il pixel verde presenta campionamento doppio, poiché la curva di sensitività dell'occhio umano, detta anche curva fotopica, che fornisce la luminosità percepita, ha un picco in corrispondenza della lunghezza d'onda del verde (circa 550 nm). Ciascun particolare spettro è rappresentabile in uno spazio tridimensionale con 3 coordinate di colore [r g b]'. Posta $S(\lambda)$ la responsività del silicio [A/W], $L(\lambda)$ lo spettro di potenza incidente [W/nm] e $c_i(\lambda)$ le curve di trasmissione dei 3 filtri, nell'ipotesi di sistema lineare i valori di tensione di segnale ottenuti saranno:

$$V_i = \int_{\lambda_{min}}^{\lambda_{max}} c_i(\lambda)L(\lambda)S(\lambda)d\lambda * t_{int} * CG \quad i = 1,3 \quad (21)$$

dove t_{int} è il tempo di esposizione e CG è il guadagno di conversione da carica a tensione. Per poter ottenere un'immagine a colori completa, è necessario ricavare la tripletta di coordinate di colore per ciascun pixel. Questa operazione è effettuata per interpolazione, ad esempio utilizzando i valori dei pixel vicini (che hanno filtro colorato differente) o con un'interpolazione bilineare. Per tenere in conto della diversa curva di trasmissione dei filtri impiegati, che non definiscono uno standard, il produttore fornisce una matrice di conversione da applicare al vettore [r g b]', detta *Color Correction Matrix*, che permette di passare dallo spazio *rgb* nativo della camera ad uno spazio *rgb* standard.

Per la (21) ogni tipo di pixel risulterà più luminoso a seconda dello spettro di emissione incidente, e quindi del fluoroforo utilizzato. Per l'applicazione specifica di analisi di fluorescenza ad ogni tipo di pixel viene associato un fluoroforo. L'analisi quantitativa viene effettuata sull'intensità di grigio di un particolare tipo di pixel, in base al fluoroforo considerato. Avere a disposizione tre informazioni linearmente indipendenti sullo spettro emesso è utile per l'implementazione di opportuni algoritmi di *post-processing* per meglio separare il contributo di ciascun fluoroforo.

Tuttavia, nonostante gli evidenti vantaggi che il *pattern di Bayer* offre, bisogna considerare che la presenza di un filtro sul pixel comporta la riduzione notevole di luce assorbita dal pixel e quindi della sensibilità. Consideriamo il grafico della QE (*Quantum Efficiency*), figura 2.15, in presenza del pattern di Bayer, si raggiungono valori massimi del 65%, ciò significa che solo questa percentuale di luce incidente viene effettivamente convertita in carica.

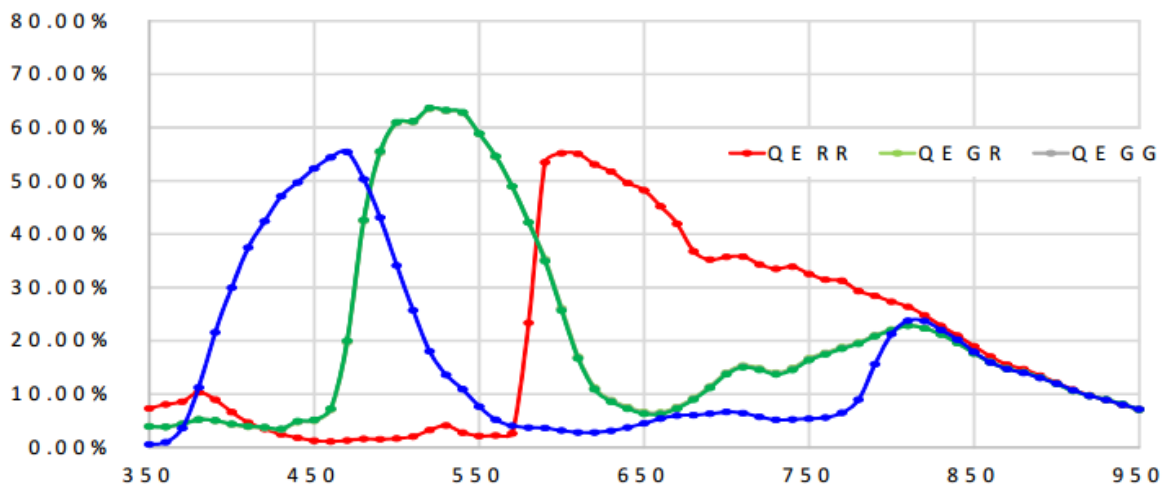


FIGURA 2.15 QUANTUM EFFICIENCY RESPONSE DATA

2.6 Scopo della tesi

L'obiettivo di questo lavoro di tesi è stato di selezionare un sensore ottico che abbia caratteristiche più flessibili per potersi adattare all'applicazione e nel contempo aumentare la qualità delle immagini di fluorescenza rispetto al modulo ottico con lente integrata.

Attualmente accade che la dinamica offerta non sia sufficiente e si raggiunga la saturazione dell'immagine ad esperimento ancora in corso. Oppure al contrario, che un *target* sia contenuto in bassa concentrazione per cui il sensore non riesce a rilevarne il segnale di fluorescenza, rispetto al rumore di fondo. Per poter estendere il *range* dinamico risulta necessario adattare i parametri di acquisizione ed eccitazione alla fluorescenza attesa.

Nonostante la presenza della lente integrata non focalizzi perfettamente i pozzetti, le analisi di fluorescenza mostrano risultati soddisfacenti per la rivelazione dei target: Progettare una lente con una caratterizzazione specifica per l'applicazione porterebbe ad un aumento qualitativo del contenuto informativo di fluorescenza.

I filtri di trasmissione risultano una limitazione in termini di risoluzione in frequenza. I filtri ottici già effettuano una selezione di spettro per la rivelazione del fluoroforo considerato.

La presenza di ulteriori filtri di trasmissione, come il *Pattern di Bayer*, diminuisce l'intensità di radiazione e quindi di rivelazione da parte del singolo pixel. Sarebbe opportuno per un'applicazione specifica come questa, utilizzare sensori di tipo CCCC.

Questo lavoro di tesi si è focalizzato sulla realizzazione di un prototipo di un nuovo sistema di acquisizione che permetta d'interfacciarsi con un sensore selezionato.

Tale sistema dovrà quindi rispondere a determinate specifiche:

- elevata sensibilità alle basse intensità, ottenibile con sensori con ad alto *range* dinamico;
- assenza di filtri integrati per la progettazione di un'ottica ottimizzata e per aumentare la probabilità di rilevazione in fluorescenza nel caso di target poco concentrati;
- elevata risoluzione: con un'adeguata ottica potrebbe essere utile per focalizzare un maggior numero di pozzetti e quindi poter eseguire più analisi in parallelo;
- possibilità di integrazione dei componenti ottici per la realizzazione di un componente che unisca acquisizione e filtraggio in un unico componente per garantire, comunque, uno strumento ad elevata portabilità e specificità.

3. Il prototipo del nuovo sistema di rilevazione

3.1 Introduzione

Nel precedente capitolo, è sorta la necessità d'incrementare la sensibilità dell'attuale versione dello strumento, per poter utilizzare fluorofori che emettono valori d'intensità attualmente non rilevabili. L'aumento di sensibilità di un sensore nel caso di scarso flusso luminoso può essere ottenuto aumentando il tempo d'integrazione della matrice di pixel. In questo modo i pixel relativi alle zone dell'immagine con poco contenuto informativo hanno maggior probabilità di ricevere fotoni. Nel frattempo i pixel relativi a zone dell'immagine molto luminose, a causa del tempo di integrazione lungo, tendono a saturare, perdendo il loro contenuto informativo. Per questi motivi esistono tecniche hardware che permettono di ottenere alta sensibilità in caso di bassa intensità garantendo comunque di evitare la sovraesposizione dei pixel molto illuminati. Queste tecniche sono implementate nei sistemi *HDR (High Dynamic Range)*.

La ricerca di questa caratteristica tecnica è stata una delle motivazioni principali che, all'interno del presente lavoro, hanno fatto ricadere la scelta sul sensore Vx6640 prodotto da STMicroelectronics, che è un sensore HDR grazie a una pipeline particolare che verrà descritta nei prossimi paragrafi. In questo modo si raggiungono valori di range dinamico fino a 132 dB rispetto ai 60 dB del sensore VW6558.

Un'altra caratteristica particolare è l'assenza della lente integrata. Il sensore può essere fornito con *package* Im2BGA oppure senza nessun *package*, sensori di questo tipo vengono definiti *bare die*, permettendo la realizzazione di una lente specifica per l'applicazione in modo da poter ottimizzare la focalizzazione rispetto all'applicazione.

Un'altra caratteristica interessante che ha motivato la scelta di questo sensore è la possibilità di scelta del sensore fornito di *pattern* di Bayer o con filtro CCCC (Clear), garantendo un ulteriore grado di libertà sulla progettazione dell'ottica. Filtri CCC di questo tipo implicano l'assenza del filtro IR, aprendo nuove opportunità nella scelta dei fluorofori. Da queste considerazioni è immediato capire i vantaggi che un sensore *nudo* porterebbe in un'applicazione di rivelazione di fluorescenza.

Nella prima parte di questo capitolo verrà descritto il sistema dei sensori della famiglia Vxx640, in particolar modo la *pipeline* che consente di ottenere immagini HDR. Nella seconda parte vengono descritti i componenti hardware utilizzati per testare il sensore e passare a una successiva fase di integrazione del sensore nel sistema di *Real-Time PCR*. Nel successivo capitolo saranno descritte le suddette fasi e le schede progettate per l'acquisizione e l'integrazione.

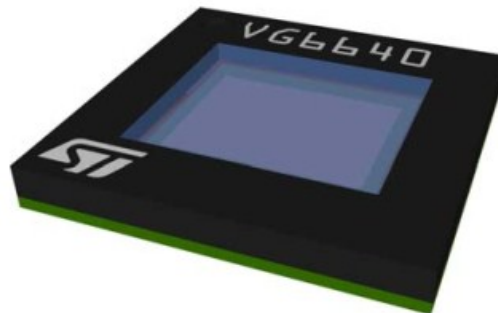


FIGURA 3.1 SENSORE VX6640

3.2 Il sensore Vxx640

Il sensore utilizzato (figura 3.1) ha una dimensione di 9.0 mm x 9.3 mm (*package* BGA a 100 pin con passo 0.65 nm). Il sensore garantisce una risoluzione 1304 x 980, maggiore della risoluzione del precedente sensore di 640 x 480.

Device	Color filter	Package
VG5640	CCCC	Im2BGA
VG6640	RGB Bayer	Im2BGA
VG8640	RCCC	Im2BGA
VD5640	CCCC	None (bare die)
VD6640	RGB Bayer	None (bare die)
VD8640	RCCC	None (bare die)

FIGURA 3.2 DIFFERENTI VERSIONI DELLO STESSO SENSORE

In figura 3.2 sono mostrate le variazioni disponibili del modello di sensore. Nella colonna *color filter* viene indicato quale set di filtri è posto sull'area sensibile del pixel, RGB Bayer indica la presenza del *pattern di Bayer* sulla matrice di pixel; CCCC vuol dire *clear*, ossia non è presente nessun filtro; RCCC indica la presenza del filtro rosso un pixel ogni quattro. Inoltre è possibile scegliere il tipo di *package*. Il sensore può essere fornito *nudo (bare die)* per applicazioni specifiche, oppure, già con package Im2BGA, sufficiente per l'applicazione in esame.

Il modello ottimale per questa applicazione sarebbe certamente, il VG5640, data l'assenza di filtri di colore e il package. Poiché questa tesi non tratta la valutazione delle prestazioni del sensore ma si limita a testarne la compatibilità con l'attuale sistema: per il lavoro di test e integrazione è stato utilizzato il VG6640, con filtro RGB Bayer e *package* Im2BGA.

Di particolare importanza per tutti i modelli della linea è l'assenza della lente integrata con cui veniva fornito, invece, il sensore VW6558, la quale era in grado di mettere a fuoco oltre 15cm e 60° di FOV (*Field Of View*). Nonostante i pozzetti fossero fuori fuoco, il sistema Q3 Plus, aveva una risoluzione sufficiente per l'analisi di fluorescenza. L'assenza della lente, permette la progettazione di una lente fatta su misura per l'applicazione che consentirebbe di incrementare il numero dei pozzetti focalizzabili.

Il VG6640 ha una risoluzione di campionamento a 12 bit sul livello di grigio. Il *Framerate* massimo ottenibile è funzione della risoluzione effettivamente utilizzata. Nel caso di risoluzione massima, si possono raggiungere i 45 *frame/s*. nel caso di risoluzione a 720p si raggiungono i 60 *frame/s*.

Il sensore d'immagine include le seguenti funzioni:

- *Master controller*: Responsabile delle operazioni del sistema con le seguenti caratteristiche:
 - *Microcontroller core*
 - *Reset* e gestione del *clock*
 - Controllo I²C
 - Controllo stato sensore (*standby-streaming*)
 - *NVM management*
- *CAB (Custom Analog Block)*: Contiene i componenti della matrice di pixel e le componenti analogiche.
- *Videotiming Block*: Genera i segnali di *timing* per CAB con opzione di sincronizzazione esterna.
- *HDR video-pipe*:
 - Processa i dati grezzi dal ADC nel CAB; contiene algoritmi di correzione e blocchi dedicati per la decodifica

- Gestisce la compressione da 22bit a 12 bit utilizzando una tabella PWL programmabile a 32 elementi.
- Interfacce per trasmissione seriali e parallelo
- Regolatori di tensione: forniscono la tensione necessaria al funzionamento del core
- *Clock* e PLL: generano i *clock* richiesti per il *video timing*
- NVM (*Non-Volatile Memory*): in cui sono memorizzati test data per migliorare la qualità dell'immagine.
- Sensore di temperatura: permette di monitorare la temperatura del sensore e prendere decisioni in merito.

Fondamentalmente lo schema di blocco del sensore può essere suddiviso in una parte

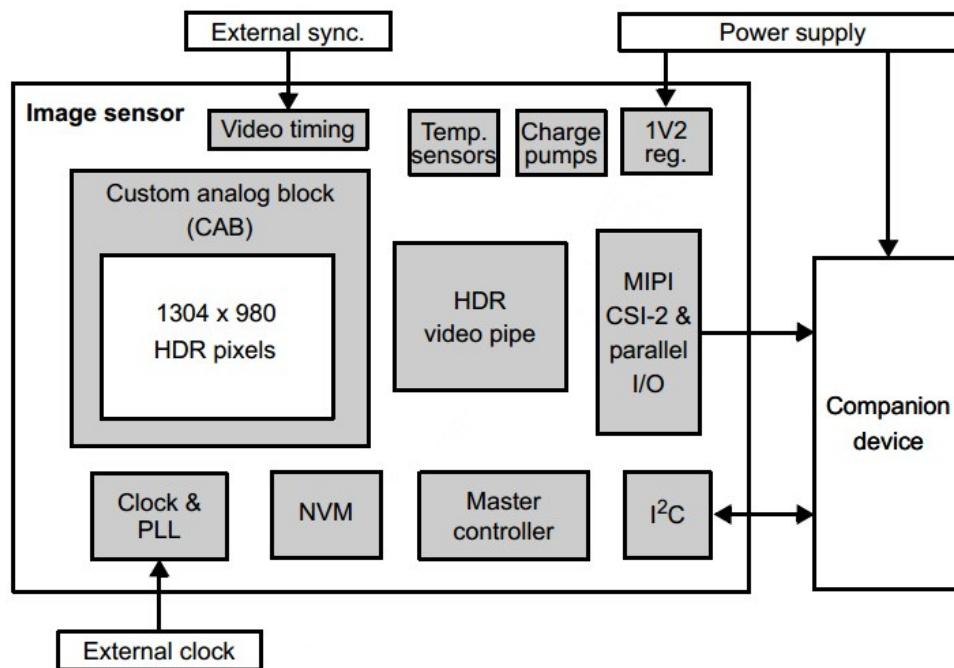


FIGURA 3.3 SCHEMA A BLOCCHI DEL SENSORE VG6640

analogica e una digitale. La parte analogica oltre a gestire l'alimentazione, l'indirizzamento dei dati e la conversione A/D dei valori di tensione e due SRAM, è caratterizzata da una matrice di *pixel HDR*. La risoluzione della matrice è 1280 x 960, con righe aggiuntive per ciascun lato, per un totale di 1304x980 pixel. Queste righe aggiuntive sono utilizzate per calibrare la *dark current* e per l'algoritmo della *HDR video pipe*. Di seguito è descritta la parte analogica implementata nel sensore per ottenere un'immagine HDR. Il blocco analogico è seguito da il blocco digitale che applica algoritmi di *post processing* volti a migliorare la qualità dell'immagine.

Un'immagine HDR viene ricostruita dalla combinazione di tre esposizioni, ossia di diversi tempi d'integrazione, per ciascun pixel. Una lunga esposizione è necessaria per avere dettagli delle parti scure dell'immagine, mentre una breve esposizione cattura dettagli nelle zone luminose. L'esposizione a media lunghezza cattura dettagli per zone con media luminosità. Durante la raccolta dei dati dai pixel, i dati riguardanti la lunga esposizione sono per primi immagazzinati nella SRAM, dopodiché vengono raccolti i dati della media esposizione e successivamente della corta e tramite un algoritmo di *merge*, i dati vengono riuniti e creano un valore unico del pixel HDR, (figura 3.4).

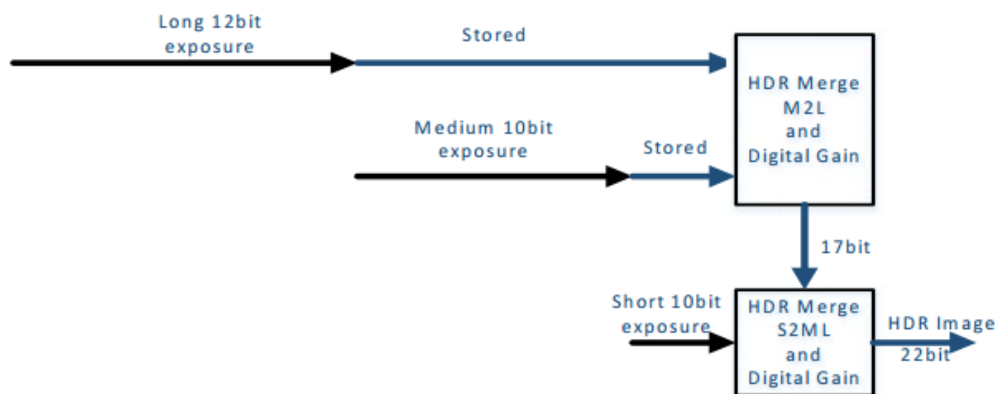


FIGURA 3.4 ESPOSIZIONE MULTIPLA PER SISTEMA HDR

Il blocco digitale, invece, fornisce:

- Tre *sub-pipes* per HDR;
- *Statistics gathering*: l'obiettivo di questo blocco è di collezionare e confrontare i valori dei pixel in preparazione degli algoritmi di esposizione e bilanciamento del bianco. Di conseguenza genera gli istogrammi accessibili dalle *status* e *trailer lines*;
- *Pattern generator*: genera dei test *pattern* che possono essere utilizzati per testare l'intera video-pipe;
- *PWL compression*: contiene un algoritmo di compressione di tipo logaritmico per ridurre la profondità dei dati trasmessi ed evitare un'eccessiva larghezza di banda. Questo tipo di compressione è senza perdite (*lossless*), nel senso che ogni perdita di qualità è sotto il livello del rumore dell'immagine;
- *Status and Trailer lines*: includono in ogni frame, un certo tipo di dati (*metadata*) come: numero di identificazione, stato configurato, statistiche dell'immagine con relativi istogrammi.

3.2.1 HDR sub-pipes

Ogni *sub-pipe* contiene i seguenti blocchi che operano per ogni esposizione:

- *Dark calibration*: un algoritmo che stima la corrente di buio di ogni pixel per ogni esposizione. La corrente di buio stimata è così sottratta dal valore misurato. Il modulo dispone di un array di dark pixel, i quali ad ogni acquisizione presentano stesso tempo di esposizione e stesso guadagno analogico del circuito di readout dei normali pixel, ma sono schermati dalla luce tramite uno strato metallico.
- Allineamento dell'esposizione: linee di memoria, preservano il dato della lunga e media esposizione finché il valore dell'esposizione breve non è disponibile.
- Correzione dei difetti: un algoritmo di questo tipo può essere configurato per gestire il dato grezzo: le coppie di pixel difettati viene salvata in una zona della memoria NVM (non-volatile memory) fino a 32 pixel possono essere mappati.
- Guadagno digitale: può essere ottenuto un sistema più performante avendo un ulteriore grado di libertà in combinazione con il guadagno analogico. Il guadagno digitale può essere usato per compensare il *coarse step* del guadagno poiché il blocco digitale ha un passo più fine dell'analogico.

3.2.2 Interfaccia di controllo: I²C

I dati di stato e controllo sono trasferiti da e verso il sensore d'immagine utilizzando un'interfaccia di controllo. I registri interni al sensore possono essere configurati o letti attraverso il protocollo I²C. Questo protocollo seriale richiede due linee (SDA e SCL): *Serial Data Line* e *Serial Clock Line*. Esso si distingue in *Standard Speed* per frequenza di *clock* fino a 100 kHz, *Fast Speed* per *clock* compreso tra 100 kHz e 400 kHz. Tutti i dispositivi collegati al *bus* devono utilizzare pin con uscita *open-drain* in grado di forzare il livello logico basso, ma non quello alto. Per portare le due linee al livello logico alto (qui 2.8V), si utilizzano due resistori di *pull-up*. Le linee risultano alte solo se nessun *device* sta forzando il livello basso in uscita. In questo modo è possibile avere più *device* che condividono lo stesso *bus* I²C. Il microcontrollore in questo caso agisce da *Master*, mentre il sensore agisce da *Slave*. Un trasferimento inizia sempre con un bit di *start* e termina con un bit di *stop* o con un nuovo bit di *start* (in questo caso si parla di *restart*).

Il bit di *start* consiste in una transizione alto-basso di *SDA* quando *SCL* è alto, mentre il bit di *stop* consiste in una transizione basso-alto di *SDA* quando *SCL* è alto. I bit di *start* e *stop* sono sempre generati dal *Master*, così come il segnale di *clock* su *SCL*. I dati sono inviati come byte seguiti da un nono bit di *Acknowledge* ACK fornito dal ricevente. In particolare, se il ricevente forza la linea *SDA* bassa al nono periodo di *clock*, si ha *Acknowledge* ACK, mentre se la linea *SDA* rimane alta si parla di *Not Acknowledge* NACK.

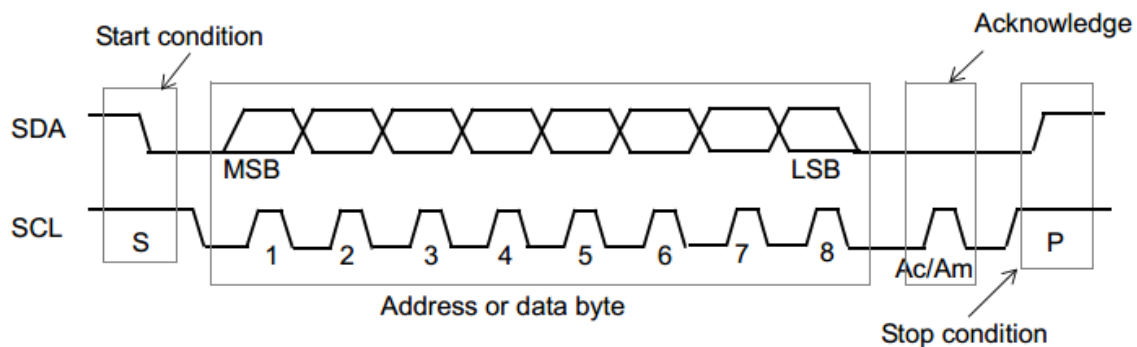


FIGURA 3.5 PROTOCOLLO DI TRASFERIMENTO DATI

Il primo byte ad essere inviato dopo il bit di *start* è l'indirizzo dello *Slave*, in questo caso il sensore (indirizzo 20_{16}). In particolare, l'ultimo bit dell'indirizzo è 0 se il *Master* deve scrivere allo *Slave* o 1 se invece deve ricevere. Se lo *Slave* riconosce il proprio indirizzo, risponde con un ACK e procede nella comunicazione, altrimenti la ignora. Nel caso di scrittura, lo *Slave* risponde ad ogni Byte con un ACK. Nel caso di lettura, è invece il *Master* a rispondere ad ogni byte con un ACK, eccetto per l'ultimo byte cui risponde con un NACK. Per trasmettere un byte si accede in scrittura al *Data Register* I2C_DR. Per leggere l'ultimo byte ricevuto, si accede in lettura allo stesso registro.

3.2.3 Protocollo ITU

Il sensore permette, tramite apposita configurazione dei registri, di utilizzare un protocollo di trasmissione parallelo a 12 bit. Tale interfaccia arriva fino a un massimo di 792Mbit/sec. Un'immagine ad alta risoluzione può raggiungere un massimo di 45 fps e un'immagine a 720p arriva fino a 60fps. I dati sono trasmessi su 12 linee e vengono trasmessi sincronizzati al segnale di *PixelClock*.

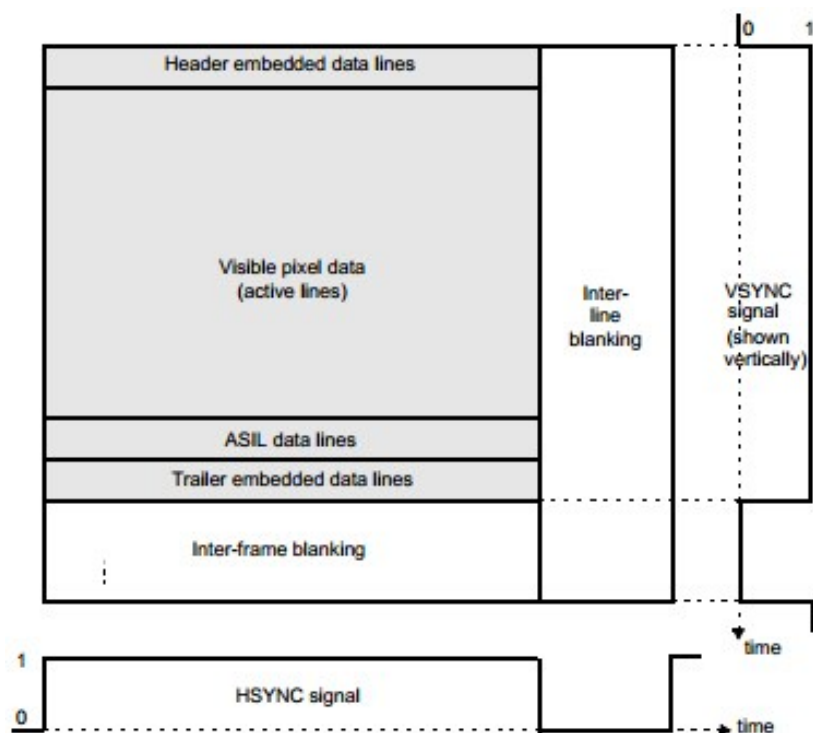


FIGURA 3.6 STRUTTURA SINCRONIZZAZIONE HARDWARE

Il sensore d'immagine fornisce anche la possibilità di scegliere tra una sincronizzazione hardware oppure esterna. In questo caso è stata scelta un hardware *syncro*. Come si vede in figura 3.6 questo tipo di sincronizzazione utilizza due segnali di sincronia: VSYNC e HSYNC la cui polarità è programmabile. Il *frame* è inviato per linee.

In corrispondenza di dati validi, i segnali *HSYNC* e *VSYNC* sono in stato attivo. *HSYNC* commuta a fine linea e ritorna attivo a inizio della linea successiva. Il segnale *VSYNC* si attiva a inizio della prima linea e commuta al termine dell'ultima linea. In corrispondenza di *HSYNC* o *VSYNC* non attivi, si hanno dati non validi, rispettivamente *blanking* orizzontale e *blanking* verticale. La frequenza di commutazione di *VSYNC* corrisponde quindi al *Framerate* delle immagini. I soli dati validi sono campionati dal microcontrollore.

3.2.4 Stati di funzionamento

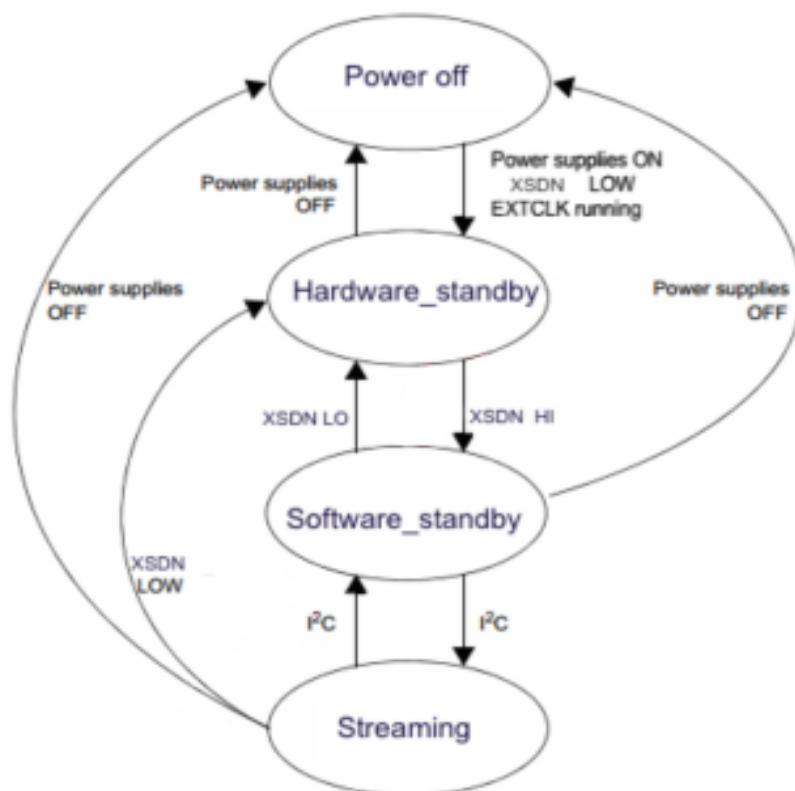


FIGURA 3.7 RAPPRESENTAZIONE STATI DI FUNZIONAMENTO

All'accensione, il modulo si trova in stato di *Hardware standby*, a basso consumo, con sia la circuiteria analogica che digitale non alimentate e con le uscite in alta impedenza. La transizione a *Software standby* è ottenuta tramite il pin di XSDN. Per entrare in questo stato è necessario settare XSDN alto. In questa modalità è attiva la periferica per la comunicazione seriale tramite protocollo I2C per poter scrivere e leggere nei registri interni di controllo e di stato del modulo.

Ogni volta che XSDN viene portato alto, i registri si resettano ai loro valori di *default*. Il blocco digitale e la circuiteria analogica sono abilitate solo in modalità *Streaming*, a cui si accede settando il registro *mode_select*. Fintanto che la modalità *Streaming* è attiva, i pin in uscita sono abilitati e il sensore fornisce dati via seriale o parallela al microprocessore in modalità *free-running*. La modalità streaming viene sospesa o abbassando XSDN o settando nuovamente il registro *mode_select* oppure impostando un reset del sensore tramite il registro *software_reset*.

3.2.5 Timing

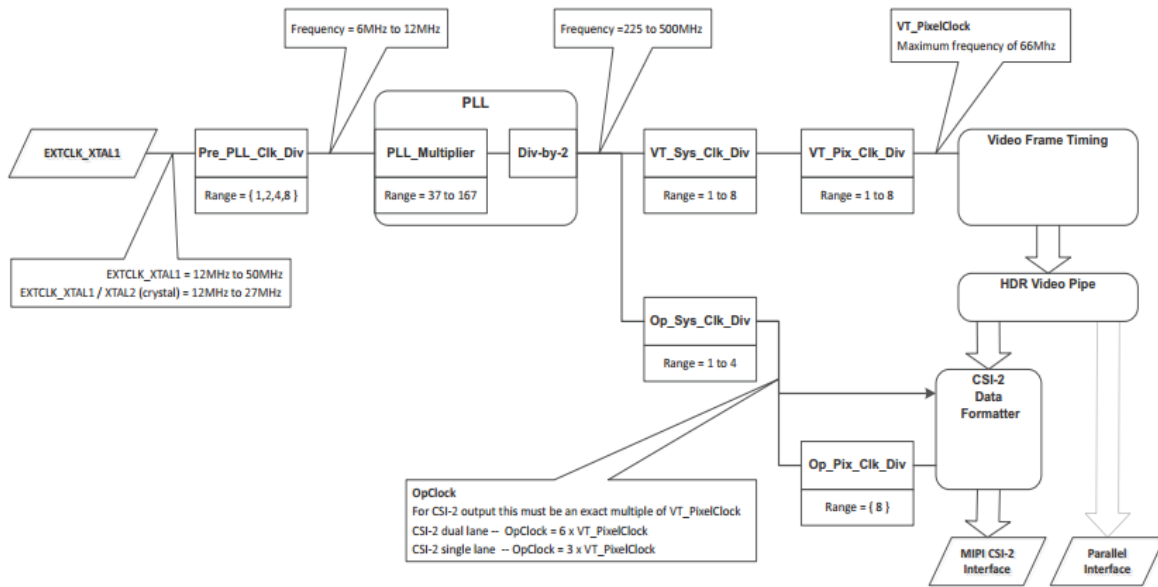


FIGURA 3.8 DIAGRAMMA GENERAZIONE PIXELCLOCK

Le frequenze necessarie alla lettura dei valori dei pixel e per lo streaming dei dati sono ottenute dal blocco PLL (figura 3.8), mentre il *clock* esterno è usato direttamente come ingresso per la periferica di comunicazione I2C (l'unica abilitata in condizioni di *Software standby*). Il *clock* esterno viene diviso prima di passare per il blocco PLL. Il Pre_PLL_clk_Div può generare un *clock* tra 6Mhz e 12Mhz. In uscita il blocco PLL può generare una frequenza che varia da 225Mhz a 500Mhz e tramite due divisori si ottiene il PixelClock che può raggiungere un massimo di 66Mhz.

Questa è la stessa frequenza con cui sono inviati i dati parallelamente al microcontrollore tramite protocollo ITU. Il *PixelClock* rappresenta il *throughput* effettivo di ciascun pixel ed è pari a circa un decimo del *clock* di sistema. Il valore specifico è ottenuto dalla seguente equazione:

$$PixelClock = \frac{Clk_{esterno} * Moltiplicatore_{PLL}}{PreDivisore_{PLL} * 2 * PostDivisore_{PLL}} \quad (19)$$

Poiché lo *streaming* dei dati è continuo, il *Framerate* è determinato dal *PixelClock* e dalla dimensione del *frame*. Il *frame* è caratterizzato da una lunghezza di linea, espressa in unità di pixel, e dalla lunghezza di frame, espressa in numero di linee. È quindi possibile determinare il *Framerate* utilizzato dalla seguente equazione:

$$Framerate = \frac{PixelClk}{LunghezzaLinea * LunghezzaFrame} \quad (20)$$

Attraverso la lunghezza di linea e di frame, modificabili entro certi range, è possibile di volta in volta impostare il *Framerate* desiderato. Ad esempio, con un *PixelClock* di 3.5MHz, per ottenere un *Framerate* di 1 *frame/s* si può scegliere una lunghezza linea di 3000. Il *Framerate* effettivo così ottenuto è di 1.14 *frame/s*. Oppure, se si scegliesse una lunghezza di linea di 345 si ottiene un *Framerate* di 9.99 *frame/s*, che è la miglior approssimazione ottenibile per i 10 *frame/s*. Poiché la variabile lunghezza di linea è memorizzata in un registro a 16 bit, esiste un limite massimo al valore utilizzabile, pari a $2^{16}-1 = 65535$. Ciò corrisponde a un *Framerate* di 0.05Hz, cioè un periodo di 20 secondi.

3.3 Video System

3.3.1 Tempo di esposizione e guadagno

Il sensore di immagine non ha nessuna forma di controllo automatico per l'esposizione. Per produrre immagine correttamente esposte, i periodi di integrazione, guadagno digitale e analogico devono essere calcolati da un algoritmo di controllo esposizione implementato esternamente. I parametri saranno poi scritti nei registri utilizzando l'interfaccia di controllo.

I principali parametri di controllo dell'esposizione di cui stiamo parlando sono: tempi d'integrazione (lungo, medio, corto) e i guadagni digitali e analogici.

Coarse integration time: il tempo di integrazione è la quantità di tempo tra il reset di una riga di pixel e quando la riga è letta. Maggiore il tempo d'integrazione, maggiore è la luce raccolta. Questo sensore supporta solo il *Coarse Integration time* in cui il periodo di integrazione è misurato in numeri interi di linee, valore derivato dal *PixelClock*.

Il sensore fornisce l'uscita HDR integrando ogni pixel tre volte per frame e successivamente facendo un merge dei dati. Le tre esposizioni comprendono lunga media e corta esposizione. Alla fine dell'esposizione lunga, l'informazione è letta in una certa riga e memorizzata. I pixel di readout sono resettati e comincia la media esposizione, anch'essa memorizzata. Il pixel di readout viene nuovamente resettato e comincia l'integrazione

breve. Infine anche l'informazione sulla breve viene letta, di conseguenza i tre dati sono digitalmente uniti per dare un singolo valore in output.

Il range dinamico dei pixel aumenta grazie alle tre differenti esposizioni per ogni pixel. Solo *il coarse integration time* può essere settato, in multipli di linee. I parametri di esposizione e guadagno analogico sono impostati manualmente tramite opportuni registri di controllo da 16 bit.

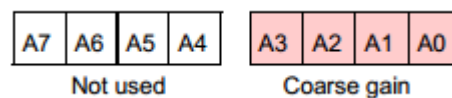


FIGURA 3.9 FORMATO REGISTRO ANALOG GAIN

Guadagno analogico: Il guadagno selezionato viene applicato a tutte le sotto-immagini (lunga-media-corta). Quando l'esposizione lunga viene impostata, ogni pixel è letto da due convertitori A/D simultaneamente, in cui uno ha guadagno x1 e l'altro ha un guadagno x4. Questi guadagni si riferiscono alle *pipes* della lunga esposizione, Long1 e Long4. Queste due pipes vengono poi unite per ottenere i 12 bit dell'esposizione lunga, che vengono memorizzati mentre le integrazioni Media e Corta hanno luogo. Il guadagno analogico viene scritto in un registro di 1 byte per cui il valore può variare tra x1 e x16 per Long1 e da x4 a x64 per Long4.

Per compensare le differenze nei tempi di integrazione tra le tre esposizioni, il sensore contiene dei moltiplicatori digitali che servono ad aumentare la granularità del sistema di guadagno. **Il guadagno digitale** è così suddiviso:

- Un set per il guadagno digitale del bilanciamento del bianco, applicato prima di fare il merge dei frame ottenuti dall'integrazione media e lunga.
- Un set per i moltiplicatori digitali in uscita al merge finale dei frame medio corto e lungo;

Ogni set di moltiplicatori digitali consiste in quattro registri a 16bit, uno per ogni canale di Bayer (GR, R, B, GB). Il range del guadagno digitale per ogni canale va da minimo $0100_{16}=1.00_2$ a $FFFF_{16}=255.9961_2$.

Il **pixel gain** è un guadagno ulteriore che ci permette di migliorare la sensibilità in caso di poca luce, alto guadagno di conversione, oppure in caso di scena con tanta luce viene applicato un basso guadagno di conversione. Il registro per il pixel gain è di 8 bit. Il rapporto tra basso e alto guadagno è di circa 5.8.

3.3.2 Test Pattern Generator

Questi test vengono utilizzati per verificare la correttezza dell'intero sistema video. Il VG6640 contiene un generatore di *Test Pattern* il quale inserisce valori deterministici nel percorso dei pixel-data. I test pattern sono inseriti indipendentemente nei tre percorsi di Lunga, Media e Corta esposizione prima che i dati vengano uniti. Il blocco di generazione dei test pattern funziona in tre modalità diverse: standard, Digital ASIL e HDR ramp. La selezione della modalità è definita nell'apposito registro "TestPatternSelect".

3.4 Altri componenti hardware

Prima di passare all'integrazione del sensore nel sistema di *Real-Time* PCR, è stato necessario verificare la compatibilità del sensore con il sistema attuale e verificare l'attinenza dei settaggi dei registri all'applicazione considerata, per questo motivo prima di passare a una fase di integrazione, è stata opportuna una fase di verifica. Si è scelto di utilizzare un sistema basato su microcontrollore che presentasse sia le interfacce



FIGURA 3.10 STM32F746G-DISCO

necessarie per comunicare con il sensore e acquisirne i dati, sia un display già implementato. Grazie a ciò è stato possibile realizzare un sistema che consenta un riscontro diretto ed immediato delle modifiche apportate ai registri del sensore. Per questo motivo è stato scelto un Discovery kit STM32F746 (32F746GDISCOVERY), figura 3.10. Si tratta di una scheda realizzata da STMicroelectronics per sviluppare applicazioni, basata su un core ARM® Cortex®-M7 core. In questo kit è presente un microcontrollore STM32F746NGH6 con 1Mbyte di memoria Flash e 340Kbytes di RAM, con un package BGA216. È già fornito di programmatore on-board ST-Link/V2-1, accessibile tramite USB. È stata scelta questa scheda poiché, oltre ad essere una delle più performanti della linea, è dotata per il nostro scopo di:

- Display LCD-TFT da 4.3-inch 480x272 con touch-screen capacitivo: provvisto di interfaccia a 24-bit in parallelo con codifica RGB888;
- Interfaccia DCMI a 8 bit direttamente accessibile tramite apposito connettore.

Per poter interfacciare la scheda 32F746GDISCOVERY con il sensore è stato necessario progettare una scheda, dotata di interfaccia DCMI per connettere i due elementi. La scheda 32F746GDISCOVERY è dotata di un'interfaccia DCMI a 14 bit (D0-D14) ma in questo kit solo 8 bit (D0-D7) sono connessi direttamente al connettore DCMI, mentre il sensore comunica tramite un'interfaccia a 12 bit in parallelo. Per questo sono stati saldati dei collegamenti esterni per connettere gli altri 4 bit (D8-D11) come visibile in figura 3.11.

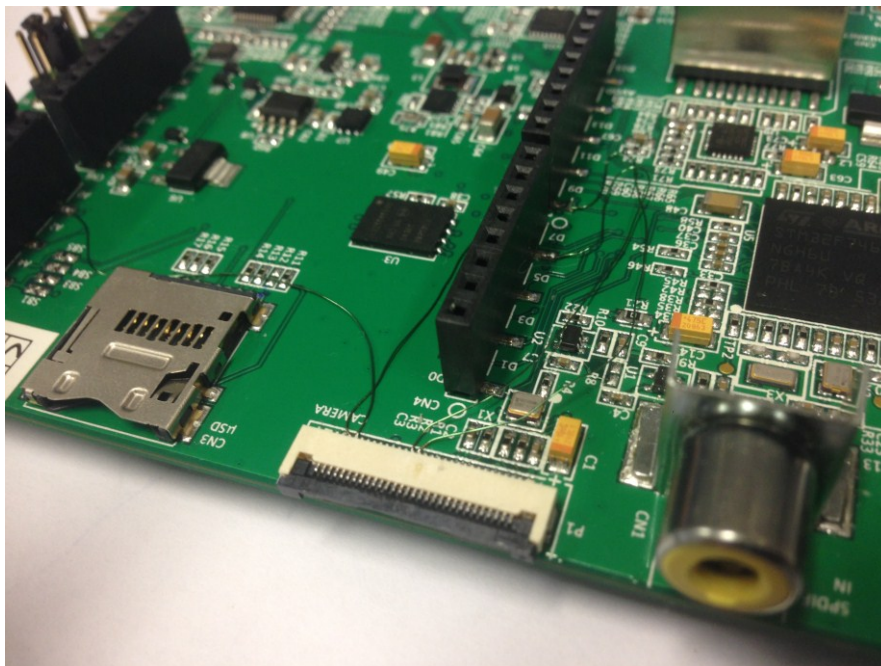


FIGURA 3.11 CONNETTORE DCMI PRESENTE SULLA SCHEDA 32F746GDISCOVERY

3.5 Il microcontrollore STM32F746NGH6

Il microcontrollore appartiene alla famiglia STM32F74xxx basato su un ARM® Cortex®-M7 32-bit con un *core* che opera fino a 216MHz. Esso dispone di un oscillatore HSI (*High Speed Internal*) di 16MHz, oppure può essere selezionato un oscillatore esterno HSE da 4 a 26 MHz. Questo *clock* è l'input di un blocco PLL che permette ai vari bus di arrivare fino a frequenze di 216MHz. Diversi *pre-scalers* permettono la configurazione dei due AHB *buses* (*Advanced Hardware Bus*) e dei due APB *buses* (*Advanced Peripheral Bus*), di cui uno *high-speed* che arriva fino a 108MHz e l'altro *low-speed* che può arrivare fino a 54 MHz. Sono incorporate una memoria Flash fino a 1MB e 340KB di SRAM. Per la nostra applicazione verranno utilizzate le seguenti interfacce:

- DCMI per comunicare con il sensore CMOS.
- DMA (*Direct Memory Access*) si occupa di trasferimenti ad alta velocità tra periferiche e memoria o tra memoria e memoria, per cui la CPU rimane libera per altre operazioni
- I²C (*Inter-Integrated Circuit*) per gestire il settaggio o la lettura dei registri del sensore da parte del microcontrollore
- LTDC (*LCD-TFT Controller*) è usato dallo schermo per accedere alla memoria, utilizza anch'essa l'interfaccia DMA
- FMC (*Flexible memory controller*) gestisce l'interfaccia con le memorie esterne, ha un *controller* per ciascuna di esse: SDRAM, NAND, NOR.

3.5.1 DCMI (Digital Camera Interface) e DMA (Direct Memory Access)

I microcontrollori della famiglia STM32F7 dispongono di una periferica Digital Camera Interface DCMI che consente l'acquisizione di dati immagine con protocollo parallelo fino a 14 bit. Tramite questa periferica il sensore comunica con il microcontrollore, utilizzando segnali di sincronizzazione (HSYNC, VSYNC, PIXCLK). I dati ricevuti dal sensore sono organizzati in linee e *frames*. Il flusso di dati è sincronizzato con i segnali HSYNC per determinare inizio e fine di una linea e VSYNC per determinare inizio e fine del frame; tutti i dati inviati con HSYNC o VSYNC non attivi sono ignorati dalla periferica. La polarità per il PIXCLK è programmabile quindi si può campionare il dato sia sul fronte di salita sia di discesa del clock. La scelta deve essere coerente con quella selezionata nel sensore, in

modo da garantire un corretto campionamento dei dati. La periferica utilizza due *clock*, PIXCLK e HCLK. HCLK è il *clock* utilizzato dal bus AHB, a cui sono collegati i registri della periferica DCMI per le operazioni di lettura/scrittura. Il *clock* di sistema non è diviso (*prescaler* impostato con fattore di divisione 1), per cui HCLK è pari a 216 MHz. I segnali generati con PIXCLK sono campionati sul fronte di salita di HCLK una volta stabili. Un segnale di *enable* è generato nel dominio di HCLK per indicare che i dati in ingresso dalla camera sono stabili e si può procedere con il campionamento.

I dati sono memorizzati in un registro a 32 bit, Data Register DCMI_DR e poi trasferiti tramite un canale DMA. Il buffer dell'immagine è gestito dalla DMA e non dalla DCMI. La periferica è impostata per operare in modalità 12-bit data: ad ogni periodo PIXCLK, 12 bit corrispondenti alle 12 linee dati abilitate (D0-D11) sono campionati. Per riempire una word da 32 bit occorrono quindi 2 periodi di PIXCLK. Poiché i dati di ciascun pixel sono memorizzati in formato da due byte, ne consegue che il registro DCMI_DR contiene 2 pixel ed è riempito ogni 2 periodi di PIXCLK. 16 bit ogni pixel di cui solo i primi 12 bit sono significativi, i restanti sono settati a 0, come mostrato in figura 3.12:

Byte address	31:28	27:16	15:12	11:0
0	0	D _{n+1} [11:0]	0	D _n [11:0]

FIGURA 3.12 POSIZIONE DEI DATI PROVENIENTI DAL SENSORE IN WORD DA 32BIT

Il DCMI_CR (*Control Register*) è un registro a 32-bit in cui vengono impostati i *settings*, tra cui l'abilitazione nel CAPTURE bit. L'interfaccia supporta due tipologie di cattura dell'immagine: *snapshot*, viene salvato il singolo *frame*; oppure *continuos*. La modalità viene selezionata nel registro CM (*Capture Mode*) in DCMI_CR. La periferica supporta una

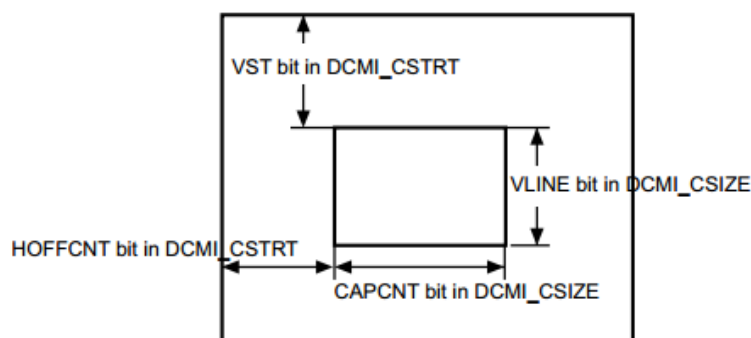


FIGURA 3.13 CROP

funzionalità di *cropping* dell'immagine anche questa settata nel registro *CROP* di DCMI_CR (figura 3.13).

Viene selezionata una finestra rettangolare dai dati ricevuti, specificando coordinate del primo pixel in alto a sinistra, larghezza del rettangolo tramite numero di colpi di *PixelClock* e lunghezza del rettangolo in numero di linee. Queste specifiche sono salvate nei registri a 32-bit di (DCMI_CWSTRT e DCMI_CWSIZE). La coordinata y di inizio è specificata nei bit VST del registro *Crop Window Start* DCMI_CWSTRT, ed è espressa in numero di linee (0 per la prima linea); la coordinata x di inizio è specificata nei bit HOFFCNT dello stesso registro, ed è espresso in periodi di PIXCLK (0 per il primo periodo). La lunghezza e la larghezza sono specificate rispettivamente nei bit CAPCNT e VLINE del registro *Crop Window Size* DCMI_CWSIZE, con VLINE espresso in numero di linee (0 per 1 linea) e CAPCNT in numero di periodi di PIXCLK (0 per un periodo) può essere solo multipli di 4. Ad esempio considerando un *crop* di 480x270, VLINE è impostato a 269 e CAPCNT è impostato a 479.

Il trasferimento dei dati campionati dal *data register* DCMI_DR alla memoria SRAM è gestito dalla periferica DMA *Direct Memory Acces* (figura 3.14).

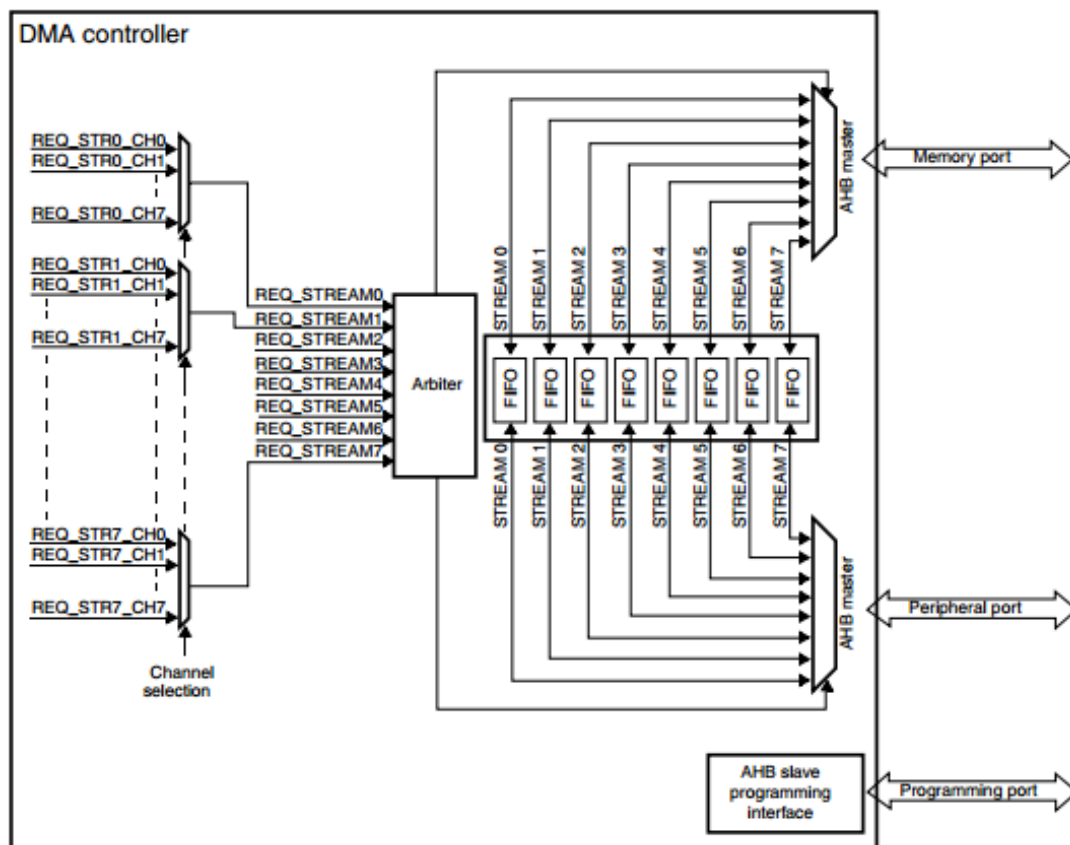


FIGURA 3.14 DIAGRAMMA A BLOCCHI DMA

Il microcontrollore STM32F7 dispone di due *controller* DMA, DMA1 e DMA2. Ciascuno è caratterizzato da 8 *stream* e ogni *stream* dispone di un *buffer* FIFO a 4 *word* da 32 bit. Infine, ogni *stream* può essere associato a uno fra 8 possibili canali. Le periferiche che lo supportano possono inviare una *request* al *controller* DMA, se lo *stream* e il canale associato a quella *request* sono abilitati, la *request* è inoltrata a un *arbiter*, che gestisce la priorità tra le diverse *request* (la priorità è impostabile via software). In totale, quindi, un *controller* DMA può ricevere fino a 8 *request*, una per *stream*. La *request* della periferica DCMI è inoltrata ogni volta che il registro DCMI_DR viene riempito, ed è associata al DMA2, *stream* 1, canale 1. In generale, ogni *request* comporta il trasferimento di dati da periferica a memoria o viceversa. Per permettere ciò, entrambi i *controller* DMA sono collegati al bus AHB tramite 3 porte: una per la programmazione del DMA stesso, una per collegarsi alla memoria e una per collegarsi alle periferiche. È possibile specificare la dimensione di sorgente e destinazione scegliendo tra *byte*, *halfword* (16 bit), *word* (32 bit); se sono tra loro diverse, il *controller* gestisce tramite FIFO l'impacchettamento e spaccettamento dei dati. In questo progetto il trasferimento è da periferica a memoria e da *word* a *word*. Non si fa utilizzo del *buffer* FIFO, cioè si utilizza la modalità diretta per cui ad ogni *request* si ha immediato trasferimento di una *word* da 32 bit in memoria. L'indirizzo del registro DCMI_DR è impostato come indirizzo periferica (registro DMA_S2PAR) ed è utilizzato come indirizzo sorgente. Come indirizzo memoria di destinazione (registro DMA_S2M0AR) è impostato l'indirizzo di un *buffer* di valori a 32 bit, inizializzato via software nella memoria esterna SDRAM.

Ad ogni *request* viene eseguito un trasferimento. È possibile stabilire se incrementare o meno l'indirizzo della periferica e/o della memoria dopo ogni trasferimento. Nel progetto si mantiene fisso l'indirizzo periferica e si incrementa di 4 byte l'indirizzo memoria dopo ogni trasferimento, in modo da riempire progressivamente il *buffer* con i dati dell'immagine. Il numero totale di trasferimenti, ipotizzando una crop di 480x272 è pari a 65280 (480 x 272 pixel * 2 Byte/pixel: 4 Byte/trasferimento = 65280 trasferimenti) viene memorizzato nel registro a 16 bit DMA_S2NDTR prima di abilitare lo *stream*. Il valore del registro è decrementato dopo ogni trasferimento. In modalità *normal*, una volta che il registro DMA_S2NDTR raggiunge il valore 0 non si hanno più nuovi trasferimenti. In modalità *circular*, i valori di DMA_S2NDTR e dell'indirizzo memoria sono re inizializzati, in

modo da proseguire i trasferimenti e ottenere così un *buffer* circolare. Per sapere quando un'immagine completa è stata acquisita, la periferica DCMI è abilitata a generare interrupt alla fine del *frame*. Alla seconda chiamata della *Interrupt Service Routine* (fine del secondo *frame*), viene eseguita una conversione dei dati ricevuti da RGB565 a RGB888 in modo da passare i dati alla periferica LTDC.

3.5.2 LTDC (LCD-TFT Display Controller)

La gestione grafica del dispositivo è assegnata alla periferica di controllo di LCD-TFT (*Liquid Crystal Display - Thin Film Transistor*), chiamata *LTDC (LCD-TFT Display Controller)*. La particolare architettura del microcontrollore riesce a sgravare il core dalla maggior parte del carico generato dalle attività grafiche, sfruttando l'acceleratore *Chrom-ART* che ha lo scopo di gestire le informazioni legate alla rappresentazione grafica in modo molto più veloce ed efficiente rispetto al core stesso. *Chrom-Art Accelerator (DMA2D)* è un DMA specializzato nella manipolazione delle immagini, in grado di gestire in modo autonomo ed indipendente non solo il pannello LCD utilizzato, ma anche la modalità di comunicazione con esso, come ad esempio operazioni grafiche su immagini, testi, colori e oggetti in generale. Il controller del display fornisce i segnali paralleli digitali RGB a 24bit (RGB888), 8 bit per pixel, i segnali di sincronizzazione orizzontale e verticale, *PixelClock* e un pin dedicato all'*enable* per sincronizzazione esterna.

3.6 Scheda del sensore VG6640

Per questo lavoro di test e sviluppo del sensore, è stata utilizzata una scheda di valutazione universale che ha la funzione principale di interfacciare i pad del sensore con l'esterno.

Come è visibile dal *bottom* della scheda di valutazione in figura 3.15. I due connettori in posizione parallela portano i segnali per il protocollo di trasmissione seriale. Il protocollo ITU, trasmissione dei bit in parallelo, è implementato dal connettore centrale in alto.

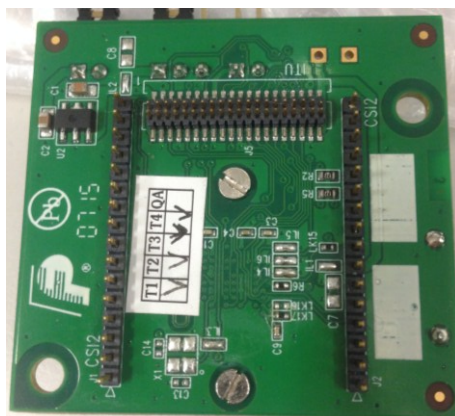


FIGURA 3.15 BOTTOM SCHEDA SENSORE

La scheda necessita di tre alimentazioni: VANA è necessario per il funzionamento del blocco analogico, VDIG per gli I/O digitali e VCORE è la tensione di funzionamento del *core*, soprattutto alimenta il PLL interno al sensore. VANA è 2.8V e VDIG 1.8V, è necessario fornirle dall'esterno. Mentre VCORE è possibile che sia generato dal sensore stesso oppure da un regolatore esterno. La scelta è effettuata con il pin XSHUTDOWN, il cui settaggio è possibile con un *jumper* (in alto a destra nella figura 3.16). Connettendo XSHUTDOWN a massa stiamo abilitando il regolatore di tensione esterno, connesso a VDIG è abilitato il regolatore interno. In alto a sinistra nella figura 3.15 è visibile il regolatore di tensione esterno al sensore (componente U2).



FIGURA 3.16 TOP SCHEDA SENSORE

In figura 3.16 è mostrato il top della scheda e i jumper, in alto a destra, che consentono di settare dei pin. Tramite jumper si effettua il settaggio dei pin

- EXTCLK_EN: se connesso a VDIG, indica l'abilitazione del *clock* esterno altrimenti il *clock* sarà fornito dall'oscillatore presente sulla scheda.
- XSDN per passare dallo stato di *Hardware standby* a di *Software standby* in cui è abilitata l'interfaccia I²C. In questo stato è possibile accedere ai registri variare i settaggi in base alle esigenze dell'applicazione. Ha la funzione di una sorta di interruttore.

Poiché stiamo utilizzando una scheda universale il pin S_RESETN del sensore, sulla scheda è chiamato XSDN. Per questo motivo nelle prossime pagine si farà riferimento a questo pin con il nome presente sulla scheda di valutazione.

Sono presenti anche dei pin di I/O nel caso in cui fosse necessaria una sincronizzazione esterna. (FSI/FSO) La scheda di valutazione mette a disposizione anche dei pad per monitorare gli andamenti del PIXCLK, SDA, SCL, HSYNC e VSYNC

4. Implementazione Hardware

4.1 Descrizione delle schede realizzate

Nei precedenti capitoli sono state evidenziate le limitazioni dell'attuale sistema. In base a queste è stato selezionato un sensore con l'intento di incrementare la specificità e la versatilità. Al fine di realizzare un sistema di valutazione del sensore Vxx640 e di possibile integrazione in una piattaforma di *Real-Time PCR*, il mio lavoro di tesi presso l'azienda STMicroelectronics è consistito nello sviluppare due schede di seguito descritte:

Scheda di test: è principalmente una scheda di connessione tra il sensore esaminato e la 32F746GDISCOVERY, la quale grazie alla presenza del LCD consente di avere un riscontro diretto con le modifiche effettuate nei registri. Fornisce le tensioni necessarie al funzionamento del sensore e si interfaccia con la scheda del sensore CMOS.

Scheda di integrazione: la fase di test è stata seguita da una fase di valutazione dell'integrabilità del sensore nell'attuale sistema di *Real-Time PCR*. Motivo per cui è stata progettata una scheda che oltre la funzione d'interfaccia con il sensore CMOS svolga anche l'acquisizione delle immagini. Perciò sarà presente il microcontrollore, un oscillatore e una memoria SDRAM esterna, inoltre integra le interfacce per comunicare con la TCS e integrare la gestione dei LED

Prima di procedere con la descrizione dell'implementazione delle schede, è necessario fare una panoramica della scheda del sensore, per evidenziare i segnali che è stato necessario pilotare esternamente e le scelte progettuali fatte in merito che hanno motivato i passaggi successivi.

4.2 Pilotaggio del sensore

Sulla scheda sono disponibili dei jumper per impostare il pin EXTCLK_EN di abilitazione del clock esterno e il pin XSHUTDOWN di abilitazione del regolatore esterno di tensione del core (VCORE). Per evitare problemi di sincronizzazione tra le schede si è scelto di mantenere per sensore e microcontrollore la stessa sorgente di clock e quindi tramite il jumper JP2 il pin EXTCLK_EN è stato portato a VDIG.

È stato scelto di generare VCORE esternamente al sensore. Generarlo internamente tramite un LDO (*Low Dropout Regulator*) aumenterebbe il rischio che un'elevata potenza dissipata alteri l'acquisizione. Inoltre VCORE alimenta il PLL, ossia il blocco che genera il *PixelClock*, quindi è importante che sia molto stabile. Per disabilitare il regolatore di tensione interno del sensore il pin XSHUTDOWN è connesso a massa con il jumper JP3.

I connettori seriali non sono utilizzati per questa applicazione, per semplicità d'interfacciamento è stato utilizzato il protocollo parallelo, poichè comporta l'utilizzo di meno componenti e frequenze di lavoro meno elevate, quindi requisiti di sincronizzazione meno stringenti. Tramite firmware si seleziona il protocollo utilizzato. Data, comunque, la presenza dei connettori seriali sulla scheda di valutazione, sono stati utilizzati per supporto meccanico del sensore, per garantire non si muova durante la trasmissione rischiando di interrompere la connessione.

4.3 Scheda di Test

Questa scheda ha la funzione di fornire le tensioni necessarie e connettere la scheda 32F746GDISCOVERY con il sensore con approccio in parallelo. In figura 4.1 sono visibili i segnali messi a disposizione dal connettore connesso alla periferica DCMI del microcontrollore. DCMI_D0 a DCMI_D7 sono gli otto bit connessi; per portare anche i segnali D8-D11 al livello della DCMI è stato necessario fare dei collegamenti al di fuori delle

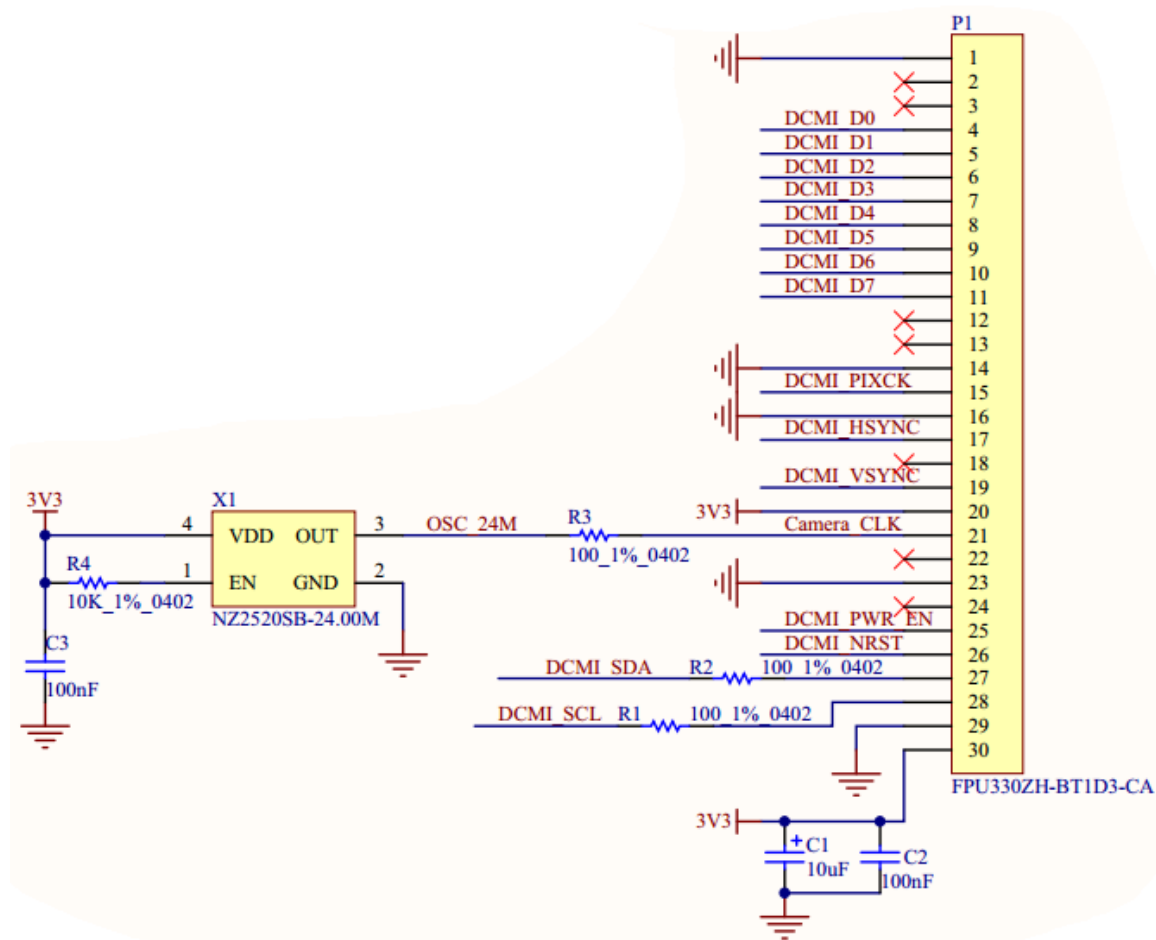


FIGURA 4.1 SCHEMATICO CONNETTORE CAMERA LATO 32F746GDISCOVERY

piste della scheda, rischiando effetti capacitivi sulle linee (D8-D11) e di conseguenza possibili ritardi tra le piste. Come detto precedentemente, il processo di trasmissione è sincronizzato con i segnali di HSYNC e VSYNC, un eventuale ritardo della linea comporta una trasmissione fallace. DCMI_PIXCK porta il *PixelClock* generato dal sensore insieme agli altri segnali di sincronia (DCMI_HSYNC e DCMI_VSYNC). Il pin 20 e 30 portano alla scheda del sensore l'alimentazione 3.3V. Sulla 32F746GDISCOVERY è presente l'oscillatore X1 che fornisce il *clock* 24MHz sul pin 21. I pin 25 e 26 sono due GPIO per la gestione dell'accensione o del reset della periferica. Dal lato sensore è necessario pilotare la linea

XSDN che determina il passaggio dallo stato di *Hardware standby* a *Software standby*. Per questo motivo è stato associato al pin 25(DCMI_PWR_EN). Mentre Il pin 26 (DCMI_NRST) non è connesso a nulla e rimane aperto, come visibile dalla figura 4.2, in cui è raffigurato lo schematico del connettore DCMI dal lato della scheda di test.

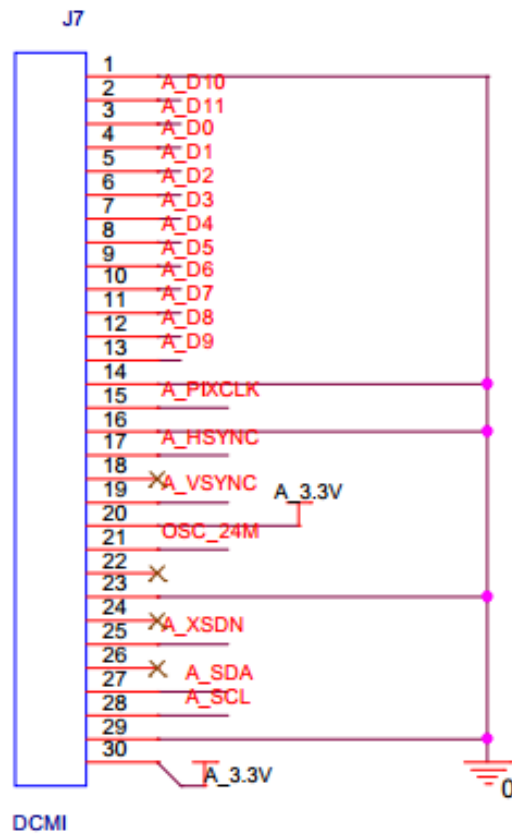


FIGURA 4.2 SCHEMATICO CONNETTORE CAMERA LATO SCHEDA DI TEST

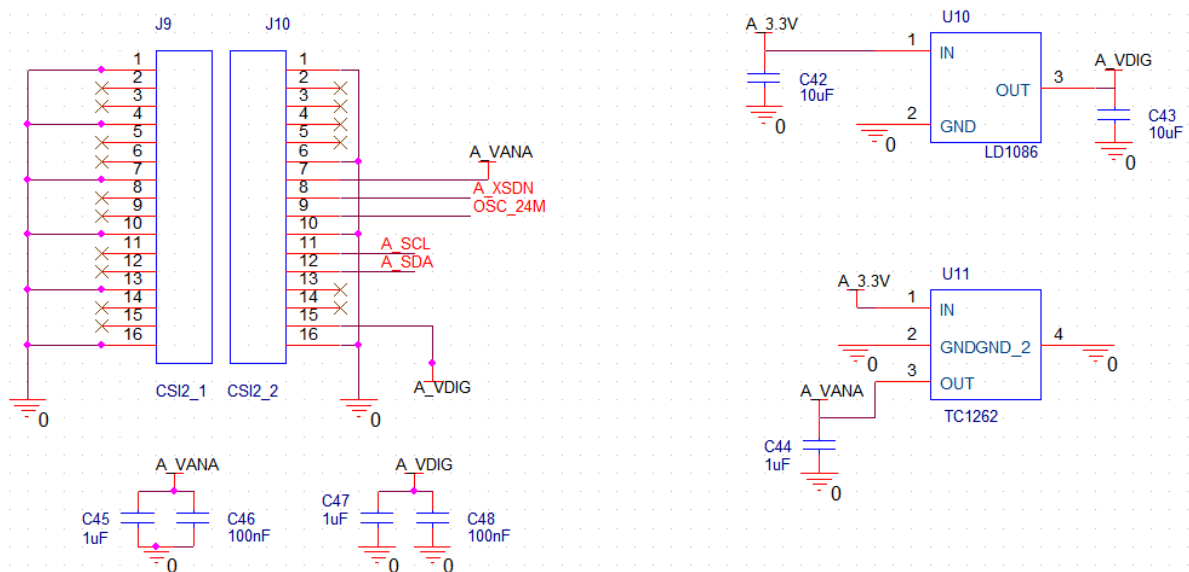


FIGURA 4.3 SCHEMATICO REGOLATORI DI TENSIONE U10 E U11 CON CONNETTORI DI SUPPORTO J9 E J10

DCMI_SCL e DCMI_SDA sono le linee che si occupano dell'interfaccia I²C per il settaggio dei registri. Il connettore DCMI fornisce alla scheda l'alimentazione da 3.3V, mentre al sensore sono necessarie le alimentazioni VANA e VDIG, per questo sono stati inseriti i regolatori di tensione U10 e U11. Entrambi sfruttano i 3.3V per generare le tensioni necessarie, figura 4.3.

I componenti, J9 e J10 in figura 4.3, sono stati connessi a massa o lasciati aperti coerentemente con i componenti sulla scheda del sensore. Hanno principalmente funzione di supporto del sensore e oltre che garantire un'ulteriore linea di trasmissione per la comunicazione I²C per l'oscillatore e per le alimentazioni.

Per evitare problemi di ritardi tra i segnali, è stato opportuno progettare le linee I²C e di clock di lunghezza simile alle stesse linee portate dal connettore J8. Il componente J8 è l'interfaccia con la scheda del sensore. Si tratta di un *socket strip* di 40 pin, disposti in due colonne, con 2mm di pitch.

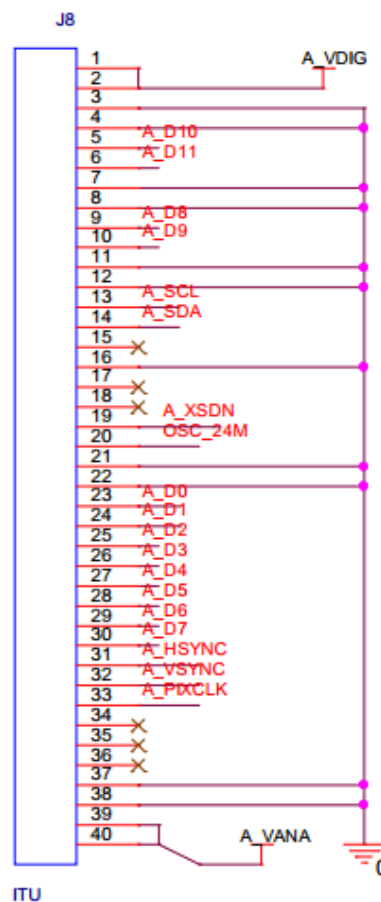


FIGURA 4.3 SCHEMATICO DEL COMPONENTE J8 CONNETTORE PER PROTOCOLLO PARALLELO

Di seguito sono riportate i layout della PCB della scheda di test realizzata:

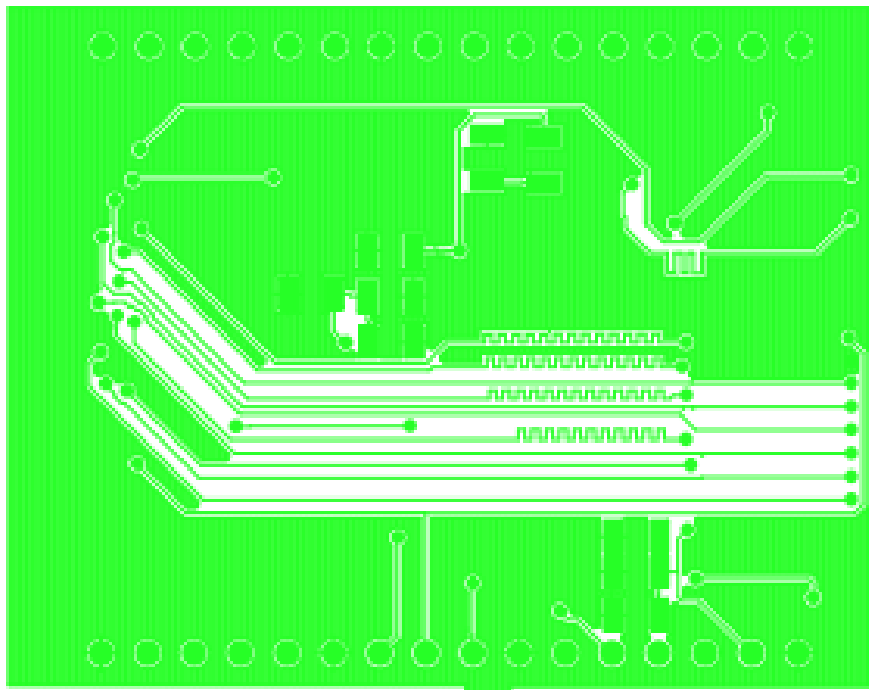


FIGURA 4.4 TOP LAYER SCHEDA DI TEST

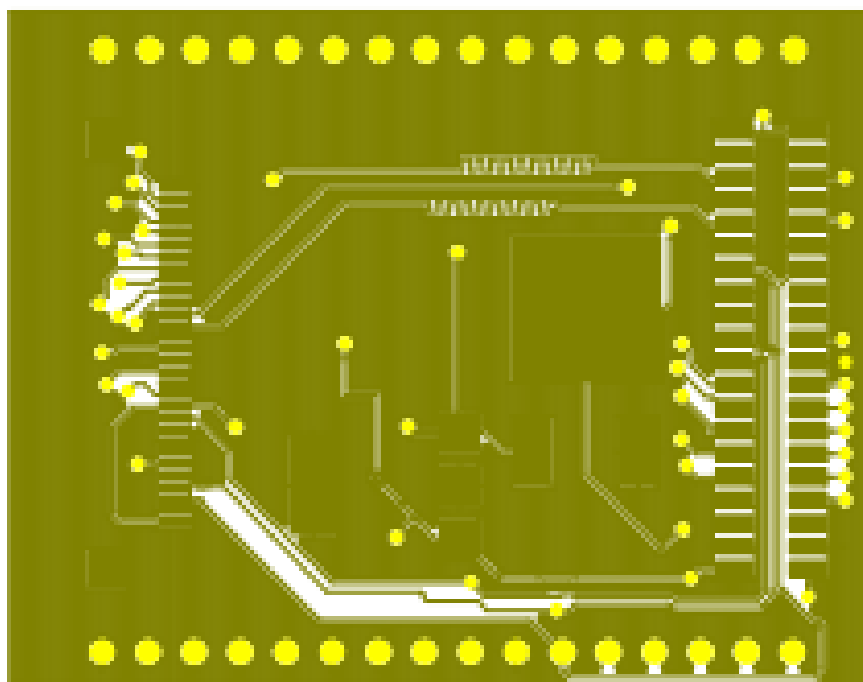


FIGURA 4.5 BOTTOM LAYER SCHEDA DI TEST

Nell'immagine figura 4.6 è mostrato il *top* della scheda di test. Sono visibili i regolatori di tensione, il connettore DCMI a destra e il connettore in parallelo per l'ITU sulla sinistra. Il componente U10 che genera A_VDIG=1.8V è stato utilizzato il componente LD1086 e per A_VANA=2.8V il componente TC1262. I connettori DCMI tra le due schede sono messi in comunicazione da una *flex* della Wuerth: fornita di una lunghezza di 20 cm, è stato necessaria renderla il più corto possibile (2-3 cm) per una trasmissione valida dei dati.

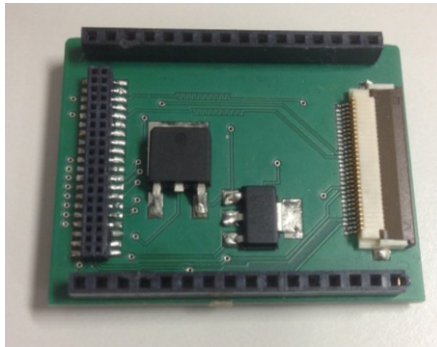


FIGURA 4.6 TOP SCHEDA DI TEST CON COMPONENTI SALDATI

4.4 Scheda di Integrazione

La scheda di integrazione è stata progettata con l'intento di avere una scheda indipendente da altri componenti e capace di essere integrata nel sistema *Real-Time PCR* per poter effettivamente verificare la bontà del sensore per l'applicazione specifica. Per questi motivi è stato indispensabile predisporre i componenti per l'ingresso della flex che comunica con la TCS e porte GPIO (*General-Purpose I/Os*) per il pilotaggio dei MOS per l'accensione dei LED.

Per raggiungere questo fine è necessario che i componenti presenti sulla 32F746GDISCOVERY devono essere implementate nella scheda integrativa

- Microcontrollore
- Debugger
- Regolatori di tensione
- Memoria esterna
- Oscillatore

Prima di tutto è stato scelto lo stesso microcontrollore della 32F746GDISCOVERY ma con un package che fosse possibile saldare a mano, è stato selezionato il modello STM32F746IGT6 con package LQFP, 176 pin. È stata scelta la versione con 176 pin poiché è l'unica che soddisfa le specifiche di risoluzione a 12bit.



FIGURA 4.7 ST-LINK/V2-1

Bisogna inoltre, considerare che sulla 32F746GDISCOVERY è presente il programmatore on-board ST-Link/V2-1 alimentato dall'USB_MINI, porta i 5V di alimentazione al resto della scheda. Ed è presente un regolatore di tensione per alimentare la camera a 3.3V. In questo modo tramite l'USB-MINI venivano effettuate le operazioni di *debug*.

Nella scheda d'integrazione le due funzioni di alimentazione e debug sono state separate: è stato inserito un connettore per il *debugging* del firmware tramite ST-Link/V2 esterno tramite protocollo *Serial Wire*. L'alimentazione 5V e la trasmissione dei dati acquisiti al PC possono essere portate o dal USB_MINI o dalla flex della TCS. In figura 4.7 sono messi in evidenza i cinque pin che verranno connessi alla scheda per il debug e in figura 4.9 lo schematico mostra le connessioni tra i pin e il microcontrollore.

La figura 4.8 rappresenta lo schematico del componente USB-Mini (J6). In questo modo l'USB può essere utilizzato per la comunicazione con PC con una coppia di linee dati differenziale: *mini_usb_dm* e *mini_usb_dp*. Tra pin e connettore USB è posto un integrato (USBF01W6 di STMicroelectronics) che svolge la funzione di filtro EMI e terminazione di linea. I segnali *mini_usb_dm* e *mini_usb_dp* sono direttamente connessi ai pin PA11 e PA12 del microcontrollore.

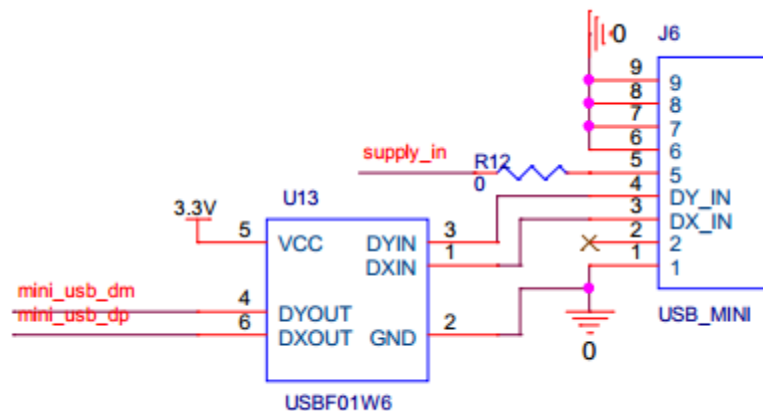


FIGURA 4.8 SCHEMATICO USB CON RELATIVO FILTRO EMI

Il debug viene effettuato tramite ST-Link/V2 esterno che è connesso al microcontrollore con il connettore U3 direttamente connesso con le uscite del microcontrollore SWDIO(PA13) e SWCLK (PA14).

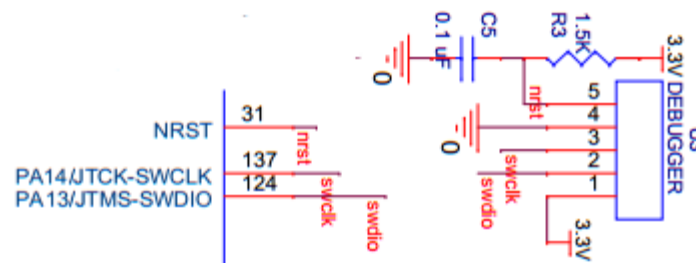


FIGURA 4.9 SCHEMATICO CONNESSIONI DEBUGGER CON MICROCONTROLLORE

Rispetto alla scheda precedente, ora abbiamo un'alimentazione d'ingresso di 5V portata dal pin 5 del componente J6, connettore USB_MINI. In figura 4.8, R12 è una resistenza da 0Ω usata per scegliere la sorgente di alimentazione, in fase di debug utilizzeremo l'alimentazione proveniente dall'USB, mentre quando sarà testato il sistema l'alimentazione sarà fornita dalla TCS (flex rappresentata dal componente J2, figura 4.10); in questo caso sarà necessario dissaldare R12 e saldare R4. Anche il connettore TCS dispone

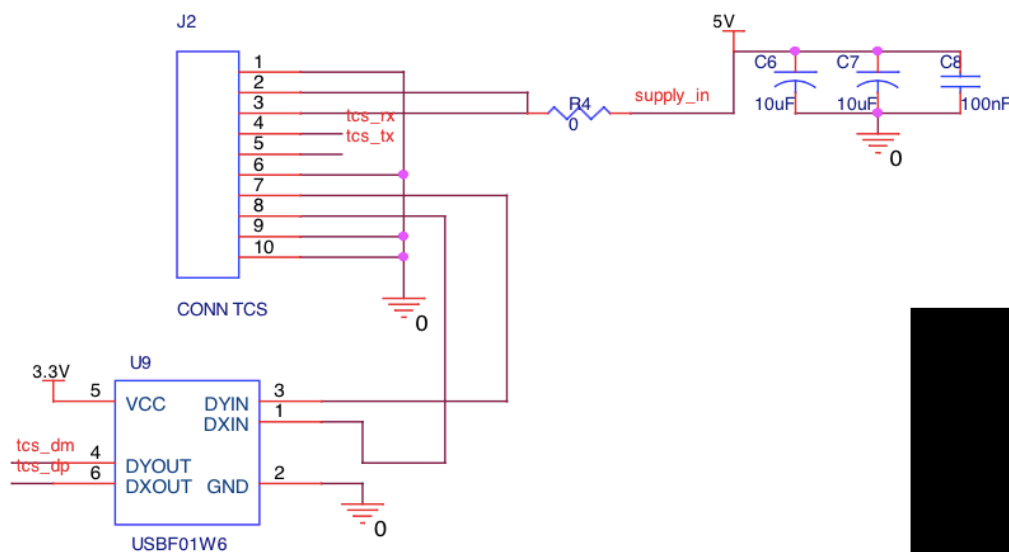


FIGURA 4.10 SCHEMATICO CONNETTORE FLEX COMUNICANTE CON TCS

di un filtro EMI posto il più vicino possibile al connettore per schermare le linee da disturbi esterni. Come l'alimentazione anche i segnali *mini_usb_dm* e *mini_usb_dp* sono utilizzati in fase d'implementazione firmware come input della periferica OTG-FS chiudendo le linee con R6 e R8.

In fase d'integrazione verranno utilizzati, invece, le linee provenienti dalla TCS: *tcs_dm* e *tcs_dp*, saldando R7 e R5, figura 4.11. In questa figura sono visibili anche i resistori di *pull-up* R11 e R10, per il funzionamento della periferica I²C.

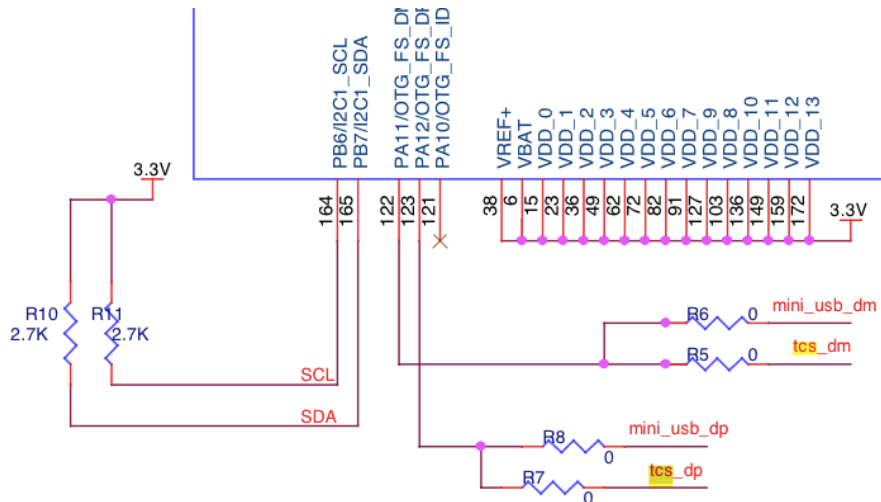


FIGURA 4.11 PILOTAGGIO PIN OTG AD OPERA DELLA TCS O DEL MINI-USB

Per generare le tensioni necessarie al sensore, vengono generati i 3.3V, necessari al funzionamento del microcontrollore, grazie a U7, da cui poi ricaviamo VANA e VDIG dai regolatori U8 e U12. figura 4.12

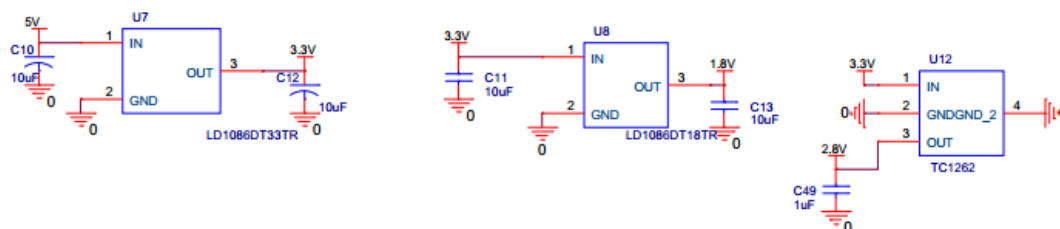


FIGURA 4.12 REGOLATORI DI TENSIONE DELLA SCHEDA D' INTEGRAZIONE

La 32F746GDISCOVERY integrava due memorie gestite dal *FMC (Flexible Memory Controller)*: 128-Mbit Quad-SPI Flash memory e 128-Mbit SDRAM (di cui 64-Mbit accessibili). Per la nostra applicazione è risultato sufficiente l'utilizzo di una SDRAM Micron MT48LC4M16A2 da 64 Mb suddiviso in quattro banchi da 16Mbyte ciascuno. La SDRAM comunica con il microcontrollore attraverso la relativa periferica *FMC* con un'interfaccia parallela a 16 linee per i dati(DQ0-DQ15), un bus per l'indirizzo a 12 bit (A0-A11), linea di *clock* (CLK), una linea per l'abilitazione del decoder di indirizzo (CKE), BA0 e BA1 per la selezione del banco e quattro linee per i comandi di *input* (CS, CAS, RAS, WE).

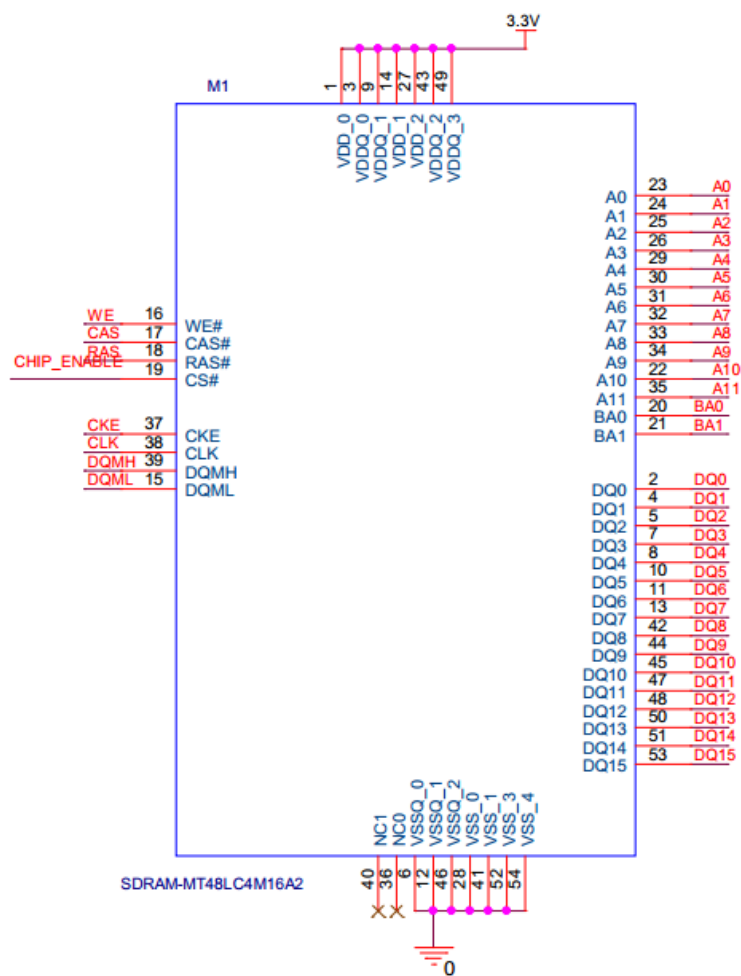


FIGURA 4.13 SCHEMATICO SDRAM

Nella scheda 32F746GDISCOVERY il segnale di clock era fornito via DCMI da un oscillatore a 24MHz (figura 4.1), nella scheda di integrazione è stato utilizzato un oscillatore da 25MHz Si501 connesso in PH0(componente U2 figura 4.14). Le capacità collegate alle alimentazioni sono necessarie per disaccoppiare le alimentazioni per un corretto funzionamento, figura 4.14.

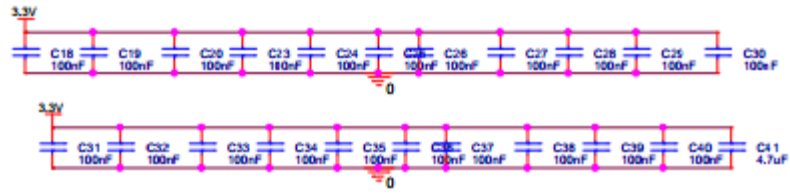


FIGURA 4.14 CAPACITÀ DI DISACCOPIAMENTO DELLE ALIMENTAZIONI

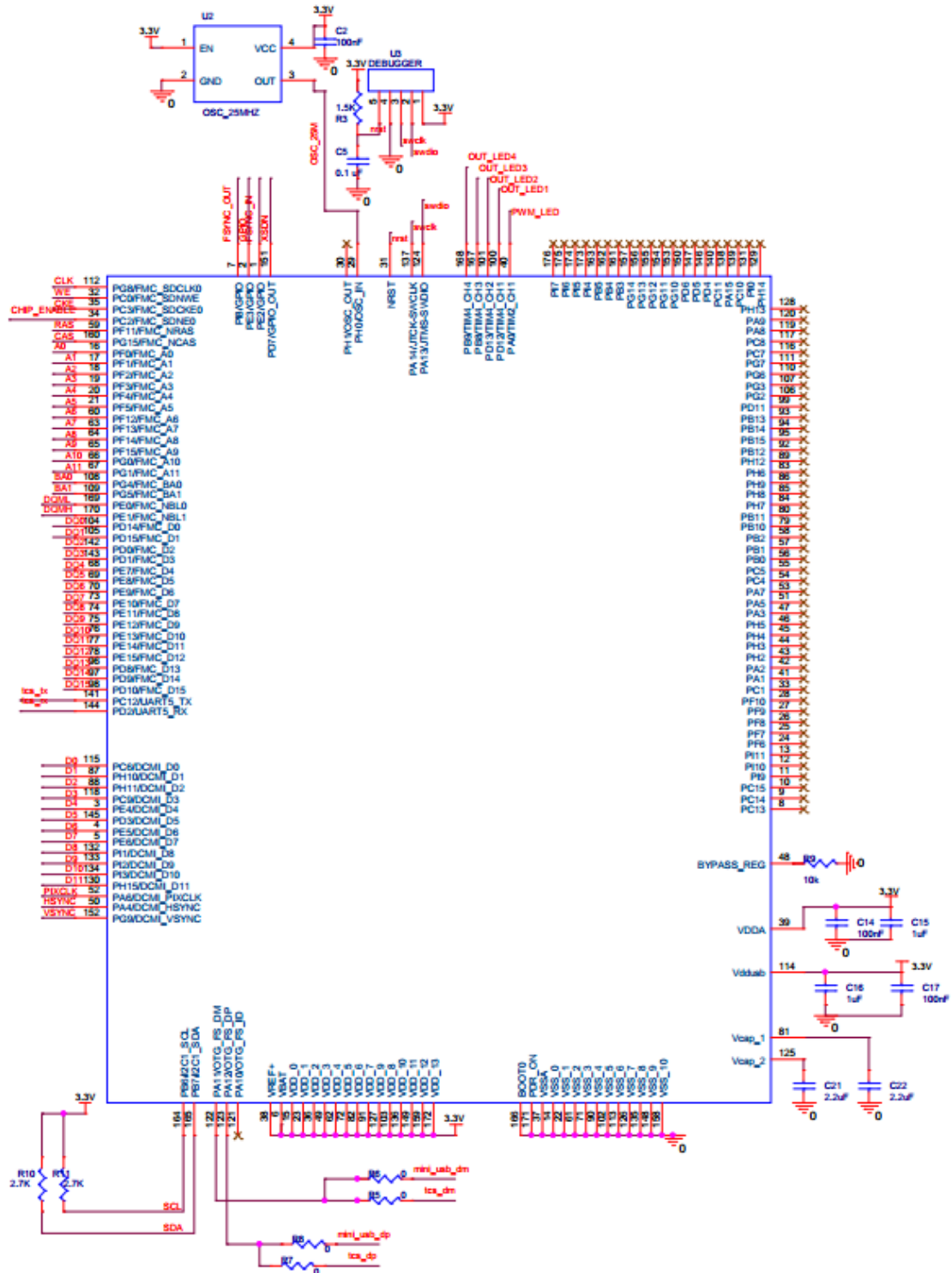


FIGURA 4.15 CONNESSIONI MICROCONTROLORE

In figura 4.16 e 4.17 sono visualizzato i layer del PCB della scheda di integrazione. Nella scheda di integrazione è stata rivolta particolare accortezza nella realizzazione di piste di circa uguale lunghezza per evitare possibili problemi di comunicazione dovuti a ritardi e sfasamenti tra i segnali.

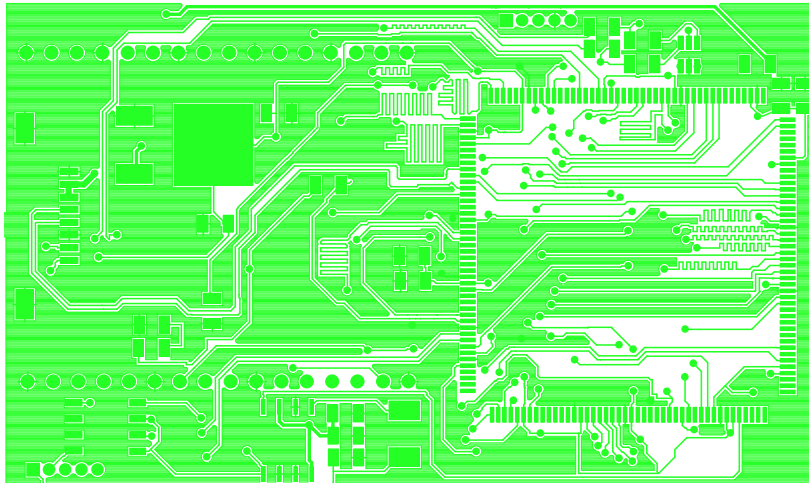


FIGURA 4.17 TOP LAYER

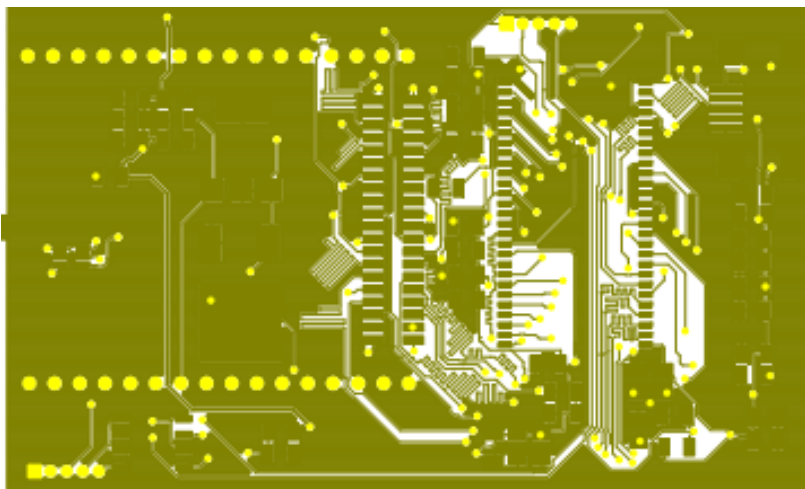


FIGURA 4.16 BOTTOM LAYER

In figura 4.18 sono mostrate le scheda con i componenti saldati. Sopra si può visualizzare la RAM, connettore USB, oscillatore e capacità del microcontrollore. Nell'immagine sottostante è presente il microcontrollore e il regolatore di tensione da 5 a 3.3V e sono evidenziate le predisposizioni per la flex per comunicare con la TCS, a sinistra, e i footprint per i componenti di gestione dei LED, in basso.

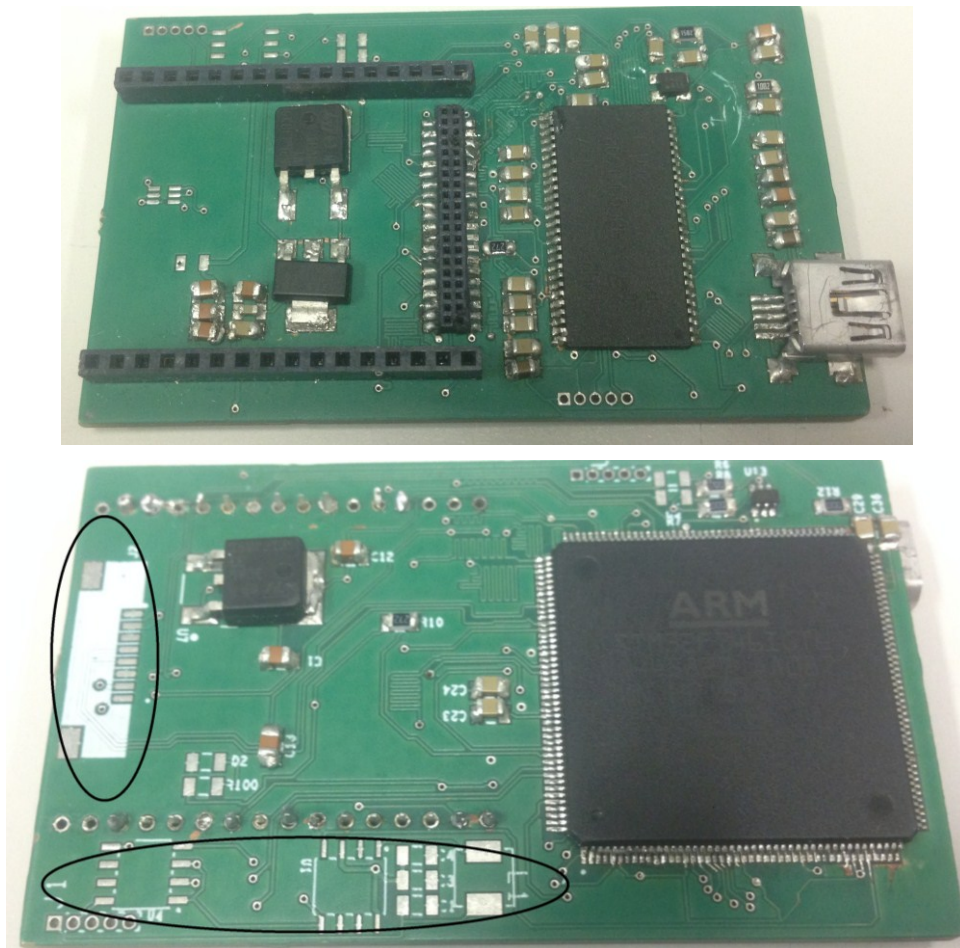


FIGURA 4.18 SOPRA: TOP SCHEDA DI VALUTAZIONE, SOTTO: BOTTOM SCHEDA DI VALUTAZIONE

Per quanto riguarda l'implementazione hardware, la fase di test ha portato alla luce problemi nella lettura dei dati acquisiti. La scheda d'integrazione si proponeva di realizzare una progettazione ottimizzata delle lunghezze delle piste per evitare problemi di sincronia. Nonostante questa accortezza e nonostante siano stati usati valori di *prescaler* per ottenere un *PixelClock* più basso possibile, il DMA ha continuato a dare problemi nel riconoscimento del fronte di salita del medesimo. Per questo motivo in entrambe le schede è stato necessario inserire una capacità di tra il *PixelClock* e massa (figura 4.19), per eliminare i disturbi di fase provocate dal PLL del sensore. Poiché nella scheda di integrazione non è richiesta la visualizzazione dell'immagine sullo schermo, si potrebbe andare a frequenze maggiori di campionamento, aumentando al contempo la capacità di compensazione.

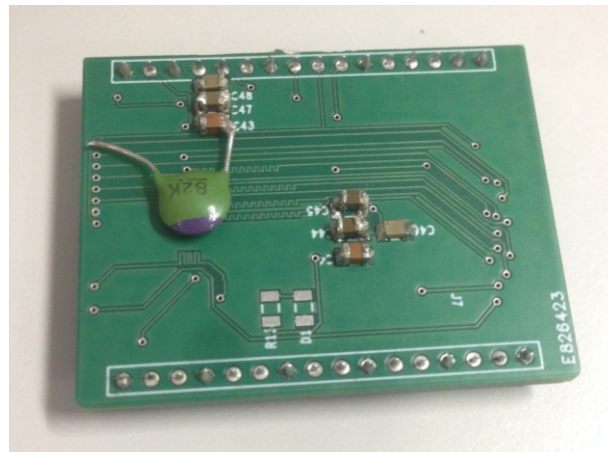


FIGURA 4.19 BOTTOM SCHEDA DI TEST, CON CAPACITÀ DI COMPENSAZIONE

4.5 Firmware

Per la scrittura del firmware, caricato nella memoria Flash del microcontrollore, si è utilizzato il software Keil uVision per la compilazione e il debugger ST-Link per il download. Il linguaggio di programmazione utilizzato è C. Per semplificare l'operazione di scrittura, sono state utilizzate funzioni di basso livello per la gestione dei registri e funzioni di medio livello per facilitare la gestione delle periferiche (inizializzazioni, abilitazioni di interrupt, configurazione DMA, DCMI, LTDC, I²C e USB). Le inizializzazioni delle periferiche avvengono tramite settaggio dei driver della relativa periferica. I *driver* sono funzioni di basso livello chiamati HAL (*Hardware Abstraction Layer*) forniti da STMicroelectronics per dialogare con le periferiche del microcontrollore.

Le risorse comuni degli HAL come strutture, enumerazioni e macro sono definite in un generico *driver header file* *stm32f7xx_hal_def.h*. Le inizializzazioni delle periferiche avvengono modificando strutture di dati contenenti le impostazioni della periferica. Il puntatore alla struttura dati viene poi passato alle funzioni di inizializzazione della periferica. Le strutture specifiche di ogni periferica sono contenute nei file *stm32f7xx_hal_XXX.h*, dove XXX corrisponde al nome della periferica.

Le periferiche sono inizializzate tramite funzioni con nomenclature HAL_XXX_Init (). Le *callback* HAL_XXX_MspInit () effettuano invece delle inizializzazioni a basso livello delle risorse hardware: RCC (*Reset and clock control*), GPIO (*General Purpose IO*), NVIC (*Nested Vectored Interrupt Controller*) e DMA. Oltre queste funzioni è necessario anche abilitare il clock della periferica considerata.

Le funzioni necessarie al funzionamento del sistema sono organizzate all'interno di diversi file:

system_stm32f7xx.c: questo file contiene *SystemInit()*, funzione chiamata ad ogni *startup* dopo il *reset* e prima di passare al programma principale. Non contiene le configurazioni del *system clock*, le quali sono accessibili dall'apposito driver ma permette di riallocare il *vector table* della SDRAM interna.

startup_stm32f7xx.s: che effettua l'inizializzazione di *Stack Pointer* e *Program Counter*. Alloca inoltre la memoria dello Stack prima di passare all'esecuzione delle funzioni di inizializzazione e poi al *main*

stm32f7xx_hal_msp.c: contiene le inizializzazioni e le deinizializzazione del file MSP (le routine principali e le callbacks della periferiche utilizzate).

stm32f7xx_it.c/.h: questi file contengono le *routine* per gli *interrupt* delle periferiche. Molto importante è la chiamata a HAL_IncTick() che a intervalli regolari incrementa una variabile locale (dichiarata nel stm32f7xx_hal.c) utilizzata come riferimento di tempo dai driver HAL. In questo file devono essere riportate tutte le funzioni in interrupt utilizzate nel progetto.

main.c/.h: contiene il programma principale; per un corretto funzionamento del firmware è necessario che siano implementati: HAL_Init(), le configurazioni del system clock e inizializzazione delle periferiche, oltre che il codice dell'applicazione.

4.5.1 Inizializzazione

- MPU_Config(): in questa applicazione MPU è configurato per la protezione della SRAM1 e SRAM2 interne al microcontrollore per una dimensione totale di 256KB.
- CPU_CACHE_Enable(): vengono abilitate le *instruction cache* e *data cache*,
- HAL_Init(): è necessaria per inizializzare le librerie HAL, deve essere la prima istruzione ad essere chiamata nel main.c, prima di chiamare altre funzioni HAL. Necessario per le configurazioni del sistema, ad esempio setta il Prefetch, la *instruction cache*, e soprattutto configura il systTick, che costituisce la base del tempo per la funzione di HAL_Delay(),
- SystemClock_Config() è la funzione che si occupa di settare la sorgente *clock* da considerare e i *prescaler* del PLL, da cui dipendono i *clock* delle periferiche. In questo lavoro ogni scheda ha il suo set di impostazione del clock, dato che l'oscillatore scelto per la scheda di integrazione è diverso da quello presente sulla 32F746GDISCOVERY.
- Inizializzazione periferiche:

- Inizializzazione GPIO: è necessaria per inizializzare i pin del microcontrollore per tutte le periferiche. Ciascun pin è definito da una lettera e un numero. Per ciascuno è necessario definire la modalità in cui operano se sono *input*, *output* o *alternate*, se l'attivazione del pin considerato avviene tramite *pull up* o *pull down* e la velocità a cui operano. I DCMI_D0 a DCMI_D11 sono configurati come *input* in modalità *alternate* attivati tramite *pullup*
- Inizializzazione I2C: HAL_I2C_Init(i2c_handler); i2c_handler è il puntatore alla struttura dati che contiene le informazioni di configurazione della I2C. Funzioni di questo tipo restituiscono lo stato della periferica. Per il settaggio del I2C è necessario definire il *timing* della periferica e come sono indirizzati i dati. Il timing risulterà diverso nei due firmware per i suddetti motivi, il modo di indirizzamento è a 7 bit in entrambi.
- Configurazione DMA2_Stream1 Chanel 1 per trasferire I dati dal registro DCMI DR al buffer allocato in memoria. Programmazione della configurazione richiesta tramite i seguenti parametri:
 - Direction: setta la direzione del flusso di dati, in questo caso sarà necessario settare la direzione dalla periferica alla memoria.
 - MemInc e Periphinc: specificano se è l'indirizzo della periferica ad essere incrementato o l'indirizzo della memoria. Il sensore CMOS funziona in modalità *free-running*, quindi sarà l'indirizzo della memoria che sarà incrementato a seguito della ricezione.
 - FIFOMode: la periferica offre la possibilità di *burst* dei dati tramite questa modalità.
 - PeriphDataAlignment: è necessario specificare la dimensione dei file che devono essere trasferiti dal DMA, anche in questo parametro è importante mantenersi coerenti con le impostazioni del sensore CMOS. Il sensore invia per ogni pixel 12 bit che vengono impacchettati in due byte (word), in questo campo dovremo specificare la dimensione dell'impacchettamento;
- Inizializzazione DCMI: HAL_DCMI_Init(phdcmi): La DCMI viene inizializzata settando le impostazioni coerentemente con i settaggi di trasmissione delle immagini generate nel sensore.

- HSPolarity, VSPolarity, PCKPolarity, definiscono se la lettura del segnale avviene con HSYNC e VSYNC alti o bassi e se il campionamento dei dati avviene sul fronte di salita o di discesa dei dati. HSPolarity e VSPolarity sono impostati *low* e PCKPolarity sul fronte di salita.
- SynchroMode: viene specificata se la sincronizzazione è coerente con i segnali HSYNC e VSYNC oppure *embedded*, nel nostro caso la sincronizzazione è operata dal *PixelClock* generato dal sensore, per cui è *hardware*.
- ExtendedDataMode: specifica il formato dei dati ricevuti. Il sensore utilizza un protocollo parallelo di trasmissione a 12 bit. Per cui la nella *struct* inseriremo questo valore
- Configurazione crop tramite le funzioni HAL_DCMI_ConfigCROP, HAL_DCMI_EnableCROP. La prima funzione configura il crop in base alla risoluzione ricercata. Gli vengono passate le variabili: numero di linee, numero di pixel per ciascuna linea e gli offset rispetto alla cornice del *frame*. La seconda funzione lo abilita.

Nella scheda di test si è utilizzato un *cropping* di 480 x 270 pixel, coerente con la risoluzione del LCD. Un crop di 480x270 x 2 Byte/pixel corrisponde a 259200Byte. Questi vengono allocati in un buffer che la periferica DCMI tramite DMA riempie. CAMERA_BUFFER è allocato in una SDRAM esterna di 64 MByte precisamente nel banco 5 della FMC a partire dall'indirizzo (0xC0260000). Poiché la SDRAM che è stata scelta nella scheda di integrazione è fornita dallo stesso produttore della SDRAM presente sulla DISCO, i settaggi non variano da quelli impostati nelle librerie della DISCOVERY. La scelta di memorizzare il buffer a partire dall'indirizzo (0xC0260000) è stata mantenuta anche nel secondo firmware.

Finora sono state descritte le operazioni di inizializzazione delle periferiche comuni ad entrambe le schede. Ora è necessario differenziare la descrizione del firmware per le due schede poiché implementano periferiche differenti e utilizzano timing differenti.

4.5.2 Firmware scheda di test

- Inizializzazione LCD: dopo aver inizializzato la periferica, viene allocato e inizializzato il buffer LCD_BUFFER anch'esso allocato nella SDRAM esterna, a partire dall'indirizzo (0xC0130000).
- DMA2D: il trasferimento tra il CAMERA_BUFFER e LCD_BUFFER avviene mediante DMA2D, che di conseguenza deve essere inizializzato per trasferimenti *memory to memory*.

L'immagine prima di essere visualizzata sul display, è necessario convertirla in un formato che si adatta alla comunicazione con LTDC. I dati che vengono ricevuti nel buffer DCMI descrivono pixel a 12 bit e sono allocati in 2 byte ciascuno. Il driver del LCD utilizza invece una codifica ARGB8888, ossia ogni pixel è descritto con 24bit(RGB) più altri otto bit per il valore di alpha (A) che indica la trasparenza, nell'inizializzazione della periferica quest'ultima viene posta al massimo poiché sfruttiamo solo un layer dei due disponibili dalla periferica.

Per questa operazione è necessario abilitare la *callback* di linea ricevuta. Quando nel CAMERA_BUFFER è raggiunto il valore salvato nel registro CAPCNT, riguardo il numero di colpi di clock in cui viene acquisita una linea del *frame*; viene generato lo scatto di un interrupt. La linea ricevuta è data da input ad un algoritmo di conversione nel formato argb8888.

Algoritmo di conversione ARGB8888: I 12 bit che descrivono il pixel sono compressi in un buffer a 8 bit ossia vengono spostati verso destra perdendo i 4 bit meno significativi. Dopodiché questo valore viene sommato a se stesso spostato di un byte verso sinistra e poi di nuovo spostato di due byte verso sinistra, ottenendo lo stesso valore ripetuto 3 volte. In questo modo viene associato ad ogni componente (RGB) del pixel del LCD lo stesso valore ottenendo un'immagine in scala di grigi risultato di questa operazione viene trasportato dal DMA2D nel LCD_BUFFER.

4.5.2.1 Timing scheda test

La frequenza di *clock* scelta all'interno del progetto per l'input del PLL del sensore le è pari all'oscillatore esterno 24 MHz nel caso della 32F746GDISCOVERY. È necessario scrivere questo valore all'interno del registro prima di abilitare lo *streaming*, insieme ai valori di

prescaler per definire le impostazioni del *timing*. Si è optato di impostare il *PixelClock* più basso possibile poichè non ci sono restrizioni nell'acquisizione, i tempi per analisi di questo tipo sono dell'ordine dei secondi. Inoltre generare un *clock* ad alte frequenza amplifica altre problematiche, condizioni stringenti di progetto per evitare che le piste fungano da antenne a disturbi esterni. Considerando che 32F746GDISCOVERY fornisce un *clock* a 24MHz, settando i registri del PLL nel microcontrollore del sensore: (VT_Pix_Clk_Div = 8₁₆, VT_Sys_Clk_Div=8₁₆, Pre_PLL_Clk_Div=4₁₆, PLL_Multiplier=4B₁₆); otteniamo un *PixelClock* di 3.510MHz).

4.5.2.2 Limitazioni dovute a LTDC

L'operazione di compressione che viene effettuata nella trasmissione dei dati acquisiti nel DCMI_BUFFER al LCD_BUFFER causa una perdita di informazioni, che diminuisce il vantaggio di aver scelto un sensore che utilizza tecniche HDR. Lo scopo per cui questa scheda è stata creata è di testare la compatibilità e l'integrazione del sensore con un sistema basato su microcontrollore e verificare il settaggio dei registri, per cui la perdita di dinamica a questo livello non comporta uno svantaggio. Un'altra limitazione che ha comportato l'utilizzo del LTDC è il numero di *frame* al secondo visualizzabili sul display. Se configuriamo la periferica per una risoluzione di 480x272, vuol dire che è necessario un *refresh time* di almeno: $480 \times 272 \times 24 = 3'133'440$ bit al secondo, valore minimo per ottenere la visualizzazione di un solo frame in un secondo. La scheda 32F746GDISCOVERY è settata per fornire al LTDC un *clock* di 9,6MHz. quando si è provato ad aumentare il numero di frame per secondo, oltre i 4.77 frame per sec (circa 15'000'000 bit/sec), la periferica ha smesso di visualizzare correttamente immagini. I dati acquisiti dal sensore vengono memorizzati nel buffer di arrivo ad una velocità impiegata dal microcontrollore a svolgere le funzioni di conversione dei dati. Questo risulta una forte limitazione nel sistema complessivo nel caso in cui si volesse effettuare un'analisi a frequenza di campionamento maggiore di 4.77fps.

4.5.3 Firmware scheda di integrazione

La scheda di integrazione implementa anche la comunicazione via USB con il PC, per cui è necessario inicializzarla, inoltre non essendoci LCD non è necessario comprimere il dato acquisito.

- Inizializzazione USB: l'inizializzazione della periferica si struttura in tre step:
 - Inizializzazione driver periferica PCD (*Peripheral Control Driver*);
 - Associazione della classe utilizzata: Tra le classi di funzionamento disponibili, viene utilizzata la CDC (*Communication Device Class*) ideale per la comunicazione tra due dispositivi.
 - Caricamento librerie associate alla classe selezionata: nella libreria della classe CDC, ci sono a disposizione delle funzioni per l'invio e la ricezione di buffer di dati al PC.

4.5.3.1 Timing scheda integrazione

Dato che per la nostra applicazione non è necessario avere un altro numero di frame al secondo, il PLL del sensore viene settato per generare un *PixelClock* più basso possibile. Avendo scelto un oscillatore da 25MHz, settando i registri del PLL nel microcontrollore del sensore: (VT_Pix_Clk_Div = 8₁₆, VT_Sys_Clk_Div=8₁₆, Pre_PLL_Clk_Div=4₁₆, PLL_Multiplier=50₁₆); si ottiene un *PixelClock* di 3.906MHz.



FIGURA 4.20 PIXEL CLOCK A 3.9MHZ

La periferica del microcontrollore utilizzata per la comunicazione USB è OTG_FS che opera in modalità *Dual_Role_Device*, ossia può essere sia *host* che *device*. Opera in modalità full speed, cioè con un *throughput* di 12 Mbit/s. La periferica OTG_FS, è collegata al bus AHB

come si può vedere in figura 4.21. I prescaler sono stati impostati come in figura per ottenere il valore di 48 MHz richiesti dalla periferica.

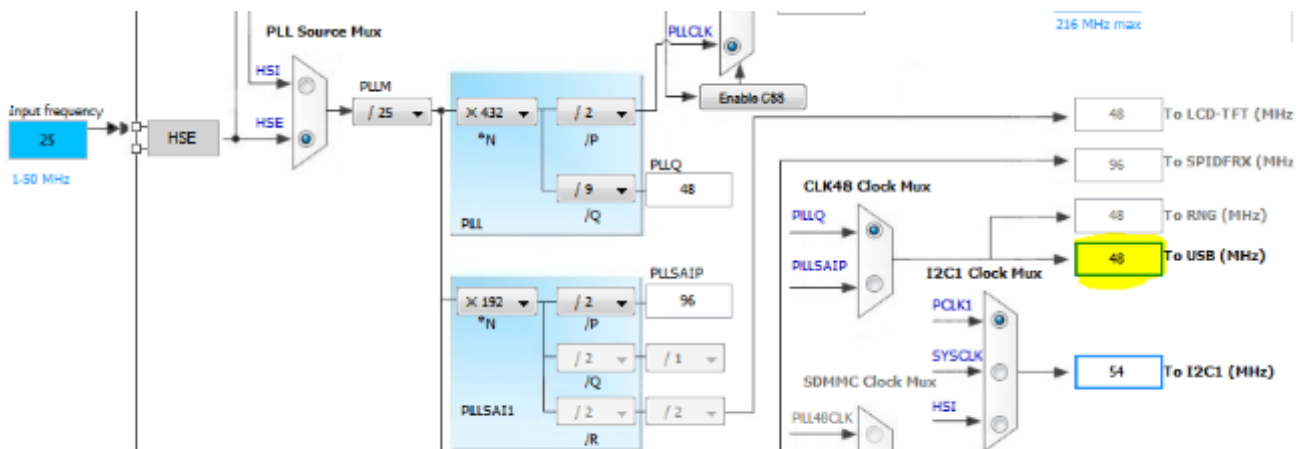


FIGURA 4.21 ALBERO DEL CLOCK PER GENERAZIONE DEI 48MHZ PER USB

4.6 Inizializzazione camera

Utilizzando l'I2C è possibile variare i registri del sensore. Sono state utilizzate le funzioni HAL_I2C_Mem_Read e HAL_I2C_Mem_Write, con le quali è stato possibile leggere e scrivere il contenuto dei registri passandogli l'indirizzo del registro che vogliamo modificare e il valore da scrivere all'interno. È stato creato uno script che permette la gestione di questi registri. È stato definito un buffer a due colonne, nella prima sono elencati gli indirizzi dei registri e nella seconda colonna il relativo valore da scrivere. In questo modo i registri sono settati uno dopo l'altro dall'I2C.

Per ognuno dei due firmware è stato necessario settare

- il valore del *clock* fornito al PLL del sensore
- i *prescaler* per configurare il PLL che genera il *PixelClock*.
- *Frame_lenght* e *Line_lenght*: questi registri insieme ai precedenti definiscono il *frame rate*.
- Protocollo utilizzato per la trasmissione, per entrambe le implementazioni è il protocollo ITU
- *TestPattern*, prima di passare all'acquisizione vera e propria viene effettuata un'acquisizione di un'immagine di test, ossia vengono inseriti valori deterministici

all'interno della HDR *pipeline* per verificare sia il blocco di acquisizione che di trasmissione.

- Infine, per abilitare lo *streaming free running* dei dati acquisiti è necessario settare il registro *mode_select* al valore 0x01. Finché il pin XSDN non viene abbassato, o le tensioni vengono spente oppure viene resettato il registro *software_reset* o *mode_select*, il sensore rimane in stato di *Streaming*.

4.7 Diagramma a blocchi e descrizione dei firmware

4.7.1 Scheda di test

callback abilitate
DCMI_error_callback
segnale errore
Frame_event_callback
frm_ready=1
stop acquisizione
Line_event_callback
compressione <i>line</i> in ARGB888
visualizzazione su display

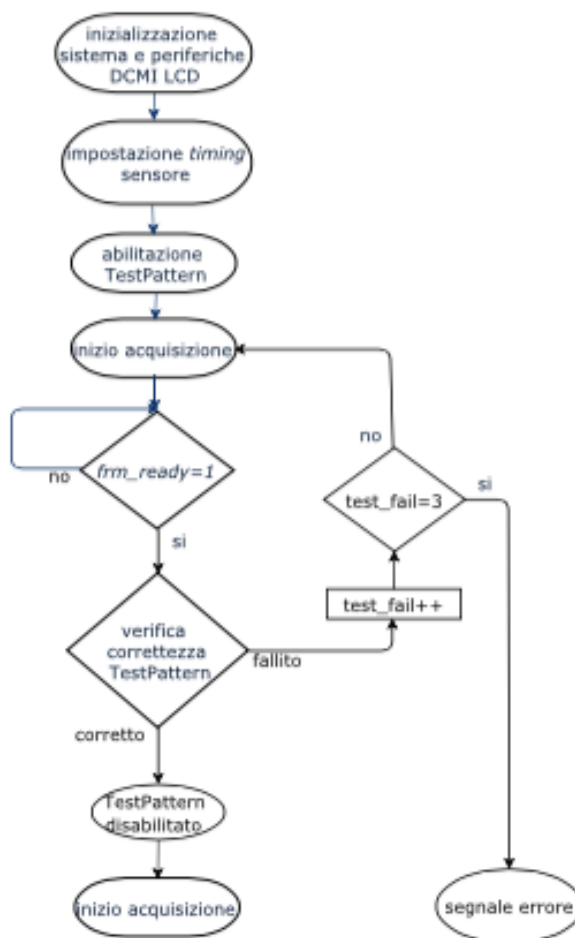


FIGURA 4.22 DIAGRAMMA DI FLUSSO PER IL FIRMWARE DELLA SCHEDA DI TEST

Lo schema mostra la struttura del firmware. A seguito dell'inizializzazione del sistema e delle periferiche, vengono settati i registri del sensore per il TestPattern e il Timing. e abilitato lo *streaming* del test. Di conseguenza viene abilitata l'acquisizione dei dati della periferica DCMI e vengono memorizzati nel CAMERA_BUFFER. Sono stati abilitati tre *interrupt* della DCMI:

callback di linea ricevuta: ad ogni acquisizione di linea, il buffer contenente la *line* del *frame* viene passato ad una funzione che opera una compressione per inviare dei dati compatibili per essere visualizzati dal display.

callback di frame ricevuto. Quando viene ricevuto l'intero *frame*, viene settata una *flag* di *frm_ready*,

callback errore DCMI: viene programmata l'accensione di un LED rosso.

Il primo *frame* ricevuto viene testato per verificare la correttezza dell'acquisizione e della trasmissione. Il contenuto del buffer è confrontato con i valori impostati dal TestPattern, se la verifica di correttezza da risultato positivo si passa all'acquisizione dell'immagine senza TestPattern, altrimenti una *flag* di errore viene incrementata (*test_fail*). Quando il test fallisce tre volte viene segnalato l'errore con l'accensione di un LED rosso.

In conclusione viene mostrata un'immagine del sensore completo di scheda di test, progettata per interfacciarsi con il 32F746GDISCOVERY.

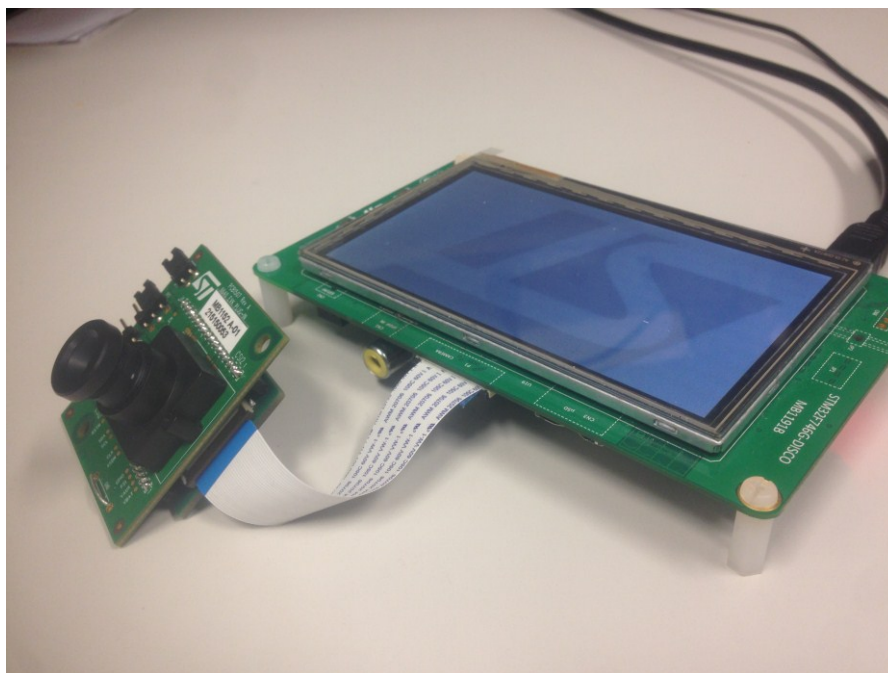


FIGURA 4.23 DAL SENSORE AL DISPLAY

4.7.2 Scheda di integrazione

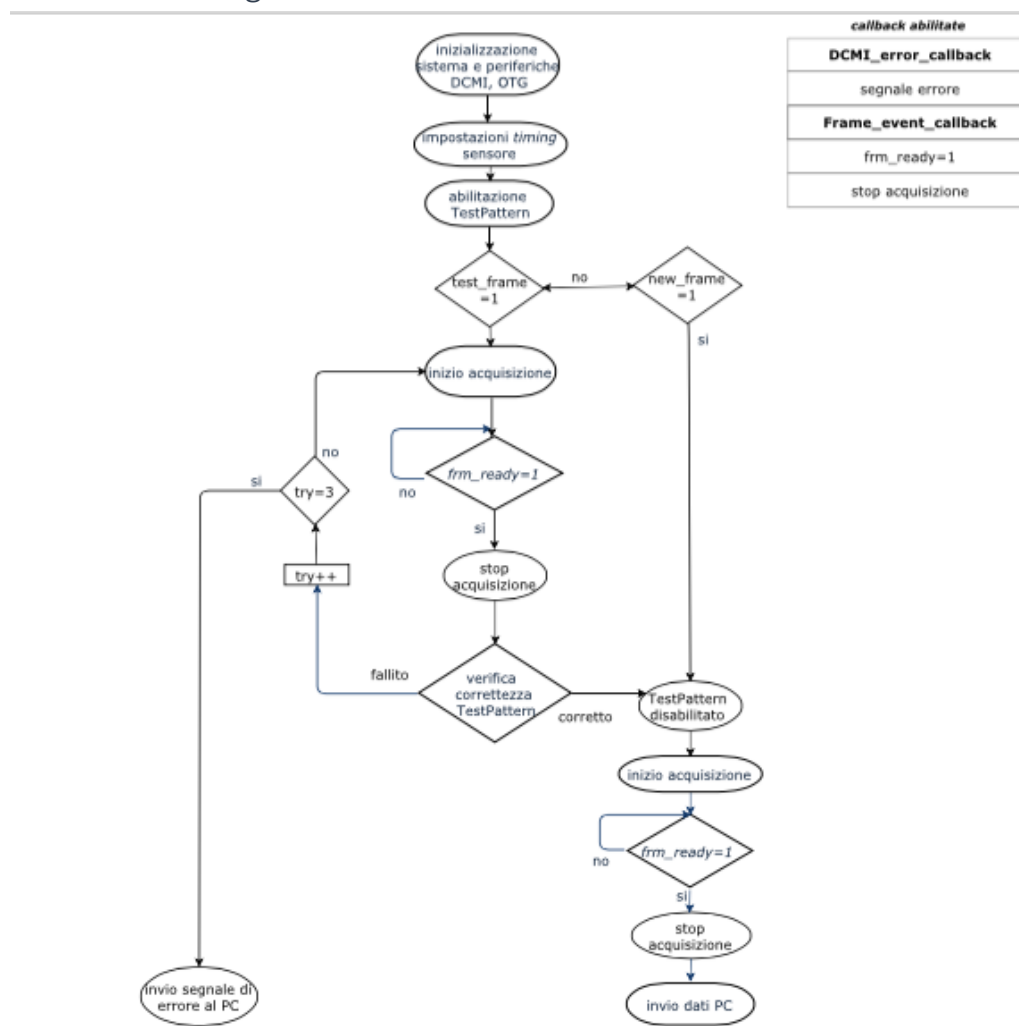


FIGURA 4.24 DIAGRAMMA DI FLUSSO PER IL FIRMWARE DELLA SCHEDA DI INTEGRAZIONE

Il driver della periferica USB mette a disposizione delle funzioni di ricezione e trasmissione che rendono possibile interagire con il microcontrollore da PC. Dal lato PC, si è utilizzato un *driver* fornito da STMicroelectronics per utilizzare il dispositivo come periferica COM virtuale e poter ricevere e inviare dei comandi alla periferica. Ad ogni comando da PC, corrisponde l'invio di un buffer contenente un certo valore. Nella funzione `CDC_Receive_FS()` viene letto il valore del buffer inviato e di conseguenza settata la *flag* corrispondente al segnale inviato dal PC. Le *flag* impostabili sono *new_frame* e *test_frame*. Se viene abilitata la *flag* per il *test*, il contenuto del `CAMERA_BUFFER` viene testato, se il test fallisce per tre volte viene inviato un segnale di errore al PC. Se il test va a buon fine si passa all'acquisizione del *frame* senza *TestPattern*. È stato scelto di usare un *TestPattern* standard. È possibile selezionare dei valori deterministici da due byte da introdurre per ciascun pixel. Considerando la matrice di pixel completa suddivisa in celle 2x2 formata da

quattro pixel, vengono settati i valori di ciascun pixel della cella e inseriti all'inizio della catena di merge dell'HDR. Una volta acquisiti i dati nel buffer, viene eseguito un controllo comparativo tra i dati immessi e quelli ricevuti.

Se invece viene alzata la *flag new_frame*, viene direttamente acquisita l'immagine senza *pattern* e inviata al PC con la funzione `CDC_Transimt_FS()`. I dati sono visualizzati al PC i valori esadecimali dei pixel. Questi valori identificano il livello di grigio per ogni pixel e tramite MatLab saranno poi ricostruiti per ottenere un'immagine visualizzabile.

5. Conclusioni e sviluppi futuri

In questo lavoro di tesi è stata testata e sviluppata l'interfaccia con un sensore CMOS scelto dopo un'analisi delle limitazioni di un sistema esistente e identificando i requisiti per migliorarne le caratteristiche. Il sistema in esame è il Q3 Plus prodotto da STMicroelectronics. Il dispositivo è fornito di quattro sensori ognuno deputato alla rivelazione di un singolo fluoroforo e ognuno fornito di un set di filtri per l'assorbimento. Grazie a queste caratteristiche il dispositivo è in grado di acquisire fino a quattro diverse lunghezze d'onda e quindi di monitorare quattro *target* nel corso di un singolo test. Tuttavia passare all'utilizzo di cinque lunghezze d'onda è possibile utilizzando fluorofori che emettono in porzioni di spettro finora filtrate e incrementando la sensibilità alle basse intensità. Queste esigenze hanno portato alla scelta di un sensore:

- senza lente integrata per poterne progettare una che ottimizzi la focalizzazione,
- che implementi tecniche hardware per l'aumento del *dynamic range*.
- con ampio spettro di acquisizione per poter investigare altre sorgenti di eccitazione e quindi rilevare nuovi tipi fluorofori finora non rilevabili a causa della presenza di filtri RGB e IR posti sull'area sensibile dei sensori CMOS commercialmente disponibili. In questo modo è possibile aumentare il numero di target rilevabili all'interno dello stesso esperimento



FIGURA 5.1 FLUORESCENZA DEL CYS

La precedente figura fa parte di un differente lavoro di tesi, rispetto al presente, incentrato sulla progettazione di una lente per il sensore CMOS Vxx640. La figura 5.1 è stata acquisita con il sensore fornito di un set di quattro filtri e quattro lenti. In questo modo l'area del sensore viene suddivisa in quattro porzioni, ognuna deputata alla rilevazione di una parte di spettro. Nel riquadro in alto a sinistra è mostrata la fluorescenza di CY5 un fluoroforo che emette nell'infrarosso, una porzione di spettro che il Q3 Plus non è in grado di rilevare. Il riquadro in basso a sinistra è saturo a causa dell'eccitazione del LED nella porzione di spettro che coincide con il filtro di emissione di un altro fluoroforo. Ciò accade perché l'ottimizzazione dei parametri per la rivelazione di un fluoroforo non corrisponde all'ottimo per gli altri fluorofori. La scelta dei filtri deve affrontare queste problematiche e trovare dei compromessi.

Considerando, comunque l'utilizzo di un lente progettata per l'applicazione specifica; l'utilizzo di un solo sensore con area maggiore ($9 \times 9\text{mm}^2$ rispetto ai $3 \times 3.5\text{mm}^2$ del precedente) diminuirebbe la complessità del sistema e soprattutto i costi di realizzazione del filtraggio di emissione. Il costo maggiore dello strumento è proprio dato dai filtri ottici: si utilizzerebbero così filtri con aree minori rispetto a quelli utilizzati nell'attuale testa ottica del Q3.

Questo lavoro di tesi è stato incentrato sul test e la verifica della compatibilità del sensore con un sistema basato su microcontrollore, il processo di caratterizzazione del sensore per la valutazione delle prestazioni, sarà oggetto di un futuro lavoro di tesi.

Bibliografia

- [1] Kary B. Mullis - Nobel Lecture: The Polymerase Chain Reaction
- [2] James D. Watson Stephen A. Bustin PhD-The PCR Revolution_ Basic Technologies and Applications (2009)
- [3] Methods and instruments for continuous-flow PCR on a chip Claudia Gärtner, Richard Klemm, Holger Becker, microfluidic ChipShop GmbH, Carl-Zeiss Promenade, D-07745 Jena, Germany Fraunhofer Institute for Applied Optics and Precision Mechanics, Albert-Einstein-Str. 7, D- 07745 Jena, Germany
- [4] K. M. D. G. M. B. Michael Innis, «DNA sequencing with *Thermus aquaticus* DNA polymerase and direct sequencing of polymerase chain reaction-amplified DNA» Biochemistry, 1988.
- [5]] R. Higuchi, G. Dollinger, P. S. Walsh, R. Griffith, *Simultaneous amplification and detection of specific DNA sequence*.
- [6] A. Cocci, *Progetto e sviluppo di un sistema di controllo della temperatura per Real-timePCR su Lab-On-Chip*, tesi di laurea, Politecnico di Milano, 2005/2006. nces, Biotechnology, Vol.10, pp. 413-417, 1992.
- [7] F. Guerinoni, *Progetto e sviluppo di un lettore ottico per la Real-timePCR su lab-on-chip*, tesi di laurea, Università degli Studi di Pavia, 2007/2008
- [8] M. Cereda, *Sviluppo e applicazioni diagnostiche di un sistema point-of-care basato su Real-timePCR*, tesi di laurea, Università degli Studi Milano Bicocca, 2006/2007.
- [9] R. Higuchi, C. Fockler, G. Dollinger, R. Watson, *Kinetic PCR analysis: realtime monitoring of DNA amplification reactions*, Biotechnology, Vol.11, pp. 1026-1063, 1993.
- [10] C. T. Wittwer, M. G. Herrmann, A. A. Moss, R. P. Rasmussen, *Continuous fluorescence monitoring of rapid cycle DNA amplification*, Biotechniques, Vol. 22, pp. 130-131, 134-138, 1997.

[11] Biological Identification DNA Amplification and Sequencing, Optical Sensing, Lab-on-chip and Portable Systems Edited by R. Paul Schaudies

[12] M. Kubista, J. M. Andrade, M. Bengtsson, A. Forootan, J. Jonak, K. Lind, R. Sindelka, R. Sjoback, B. Sjogreen, L. Strombom, *The real time polymerase chain reaction*, Molecular Aspect of Medicine, vol. 27, pp. 95-125, 2006.

[13] J. W. Gardner, V. K. Varadan, O. O. Awadelkarim, *Microsensors, MEMS and smart devices*, Wiley.

[14] Giampaolo Mistura, *Microfluidica*, 2009

[15] A. Fuchs, H. Jeanson, P. Claustre, J. A. Gruss, F. Revol-Cavalier, P. Caillat, U. Mastromatteo, M. Scurati, F. Villa, G. Barlocchi, P. Corona, B. Grieco, *A silicon lab-on chip for integrated sample preparation by PCR and DNA analysis by hybridization*, 2nd Annual International IEEE Special Topic Conference on Microtechnologies in Medicine & Biology, pp. 227-231, 2002.

